

# 一种有效监控及过滤 1394 总线消息的设计实现

王宣明,田 泽,魏美荣,牛少平,徐文进

(中国航空计算技术研究所,陕西 西安 710068)

**摘 要:**IEEE 1394 总线已成功应用于航空领域,机载 1394 总线监控(BM)节点需从监控到的所有总线消息中提取关系到飞行安全的关键数据,提交给上层应用软件进行实时处理。实现该需求的核心是从监控到的消息中提取标识其类型的 ID 信息,并检查与期望值是否匹配。但期望监控的消息种类多达数千种,如采用传统方法使用 CAM 表的方法来检查匹配,需耗费极大的硬件资源。文中提出一种分组轮询的方法,可用更少的硬件开销来获取匹配结果。实验结果表明,该方法可有效降低硬件资源开销,实现监控过滤 1394 总线消息。

**关键词:**总线监控;过滤监控;CAM;分组轮询

中图分类号:TP39

文献标识码:A

文章编号:1673-629X(2015)07-0155-03

doi:10.3969/j.issn.1673-629X.2015.07.034

## Design and Implementation of an Effective Monitor and Filter 1394 Bus Message

WANG Xuan-ming, TIAN Ze, WEI Mei-rong, NIU Shao-ping, XU Wen-jin

(Aeronautics Computing Technique Research Institute, Xi'an 710068, China)

**Abstract:** With the IEEE-1394b successfully applied in aviation field, bus monitor node need to extract the key data related to flight safety from all the bus information, and then submit to the upper layer software for real-time processing. To meet the requirements, the key point is to check if the message ID which is extracted from monitor message matches the expected value. But expected monitoring information is thousands of varieties, for example, the traditional method checks the matching using CAM table, which takes a great deal of hardware resources. In this paper, put forward a method of multi-team search for specific messages. Experimental results show that the method can filter and monitor specific 1394 message in the cost of less hardware resources.

**Key words:** bus monitor; filtering and monitoring; CAM; multi-team search

## 0 引 言

IEEE-1394b 总线具有热插拔、高传输速率、高带宽、低延迟和传输距离长等优点<sup>[1-2]</sup>,使其广泛应用于数据摄像机、计算机、工业测控,甚至航空航天等高安全领域<sup>[3]</sup>。在 IEEE-1394b 总线的实际应用中,有大量不同类型的消息在 1394 总线上传输,而机载 1394 总线监控节点需对 1394 消息进行过滤<sup>[4]</sup>,提取关系到飞行安全的关键数据实时上报应用软件。实现该需求的核心是从获取到的消息中提取标识其类型的 ID 信息,并与期望值比较检查是否匹配。传统方式一般采用 CAM 表(Content-Addressable Memory)来实现此检查工作:首先在 CAM 表中保存期望监控的消息 ID 信

息;再将监控到的消息 ID 信息输入 CAM 表;CAM 表输出是否匹配信号,如匹配则可判定该消息为期望监控的消息。但是期望监控的消息种类多达数千种,将其都存入 CAM 表会极大地耗费硬件资源,增加芯片面积、功耗和成本<sup>[5-6]</sup>。文中提出一种分组轮询特定消息号的方法,以更少的硬件资源,来实现过滤监控特定 1394 消息。

文中首先提出了总线监控节点的逻辑设计架构和 workflow,其次分析了传统 CAM 表实现方式的优缺点<sup>[7-9]</sup>,然后提出了采用分组轮询方式的实现方法,并分析了采用该方式的 FPGA 资源占用以及工作性能,最后给出结论。

收稿日期:2014-08-13

修回日期:2014-11-21

网络出版时间:2015-06-23

基金项目:“十二五”微电子预研(51308010601,51308010701);总装预研基金(9140A08010712HK6101)

作者简介:王宣明(1983-),男,硕士,工程师,主要从事数字集成电路设计和验证等方面的研究;田 泽,博士,研究员,研究方向为 SoC 设计、VLSI 设计、嵌入式系统开发和应用等。

网络出版地址: <http://www.cnki.net/kcms/detail/61.1450.TP.20150623.1054.055.html>

## 1 逻辑设计架构及工作流程

### 1.1 逻辑设计架构

1394 消息通过使用消息 ID、源 ID 和目的 ID 组成的消息号来标识某一类型的消息,机载 1394 总线监控节点需要过滤监控 2 048 种具有不同类型的消息<sup>[4,10]</sup>,逻辑设计架构框图如图 1 所示。

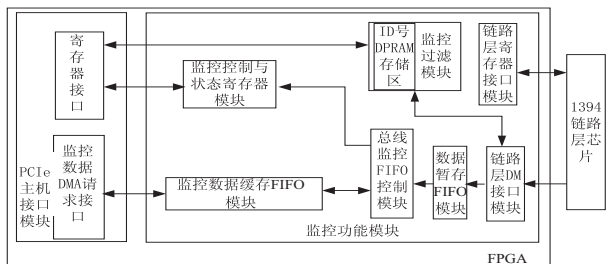


图 1 总线监控节点的逻辑系统架构

其中,链路层寄存器接口模块主要为主机访问 LLC 链路层芯片寄存器提供接口。

链路层数据搬移(DM)接口模块主要提供从 1394 链路层芯片接收消息的接口,根据监控过滤模块运行结果,将需要监控的消息存入数据暂存 FIFO 模块,对不需要监控的消息进行丢弃处理。

总线监控 FIFO 控制模块主要根据监控过滤模块运行结果,将需要监控的数据从数据暂存 FIFO 模块中取出,并写入到总线监控 FIFO 中。

监控过滤模块主要实现保存期望监控的消息号,并与实际接收到的消息号进行比较,得出本条接收消息是否需要监控的结果,并给链路层 DM 接口模块、总线监控 FIFO 控制模块输出计算结果。

监控控制与状态寄存器模块主要实现控制总线监控节点工作的寄存器功能及返回当前工作状态的寄存器功能。

数据暂存 FIFO 模块主要实现暂存从 1394 链路层芯片接收到的信息。

监控数据缓存 FIFO 模块主要实现保存需要监控的数据,等待发送给主机。

### 1.2 电路工作流程

按照上述方法设计电路,其工作流程如下:

步骤 1:主机将需要监控的消息号(消息 ID、源 ID 和目的 ID)写入到消息号存储区;

步骤 2:链路层 DM 接口模块从链路层芯片接收到消息,将该消息负载存入数据暂存 FIFO 模块,与此同时提取出该消息的消息号,输送到控制过滤模块;

步骤 3:控制过滤模块中的轮询控制单元,同时从 3×16 片 DPRAM 的首地址开始,依次读出保存的消息号,并将其与 DM 接口模块提取出的消息号进行比较,如消息 ID、源 ID 和目的 ID 的同一分区(0 区,1 区, ..., 15 区)同时轮询到该消息号与保存值相匹配,则输

出该分区匹配信号为“1”;

步骤 4:在轮询完成所有消息号存储区后,如有一个分区匹配信号为“1”,则输出该消息匹配信号为“1”,否则输出为“0”;

步骤 5:如消息匹配信号为“1”,则该消息在缓冲 FIFO 保存完成后,保存该消息有效信号,并提交给主机接口电路;如消息匹配信号为“0”,则复位缓冲 FIFO,后续接收的消息负载不再写入缓冲 FIFO,即丢弃该数据包。

工作流程图如图 2 所示。

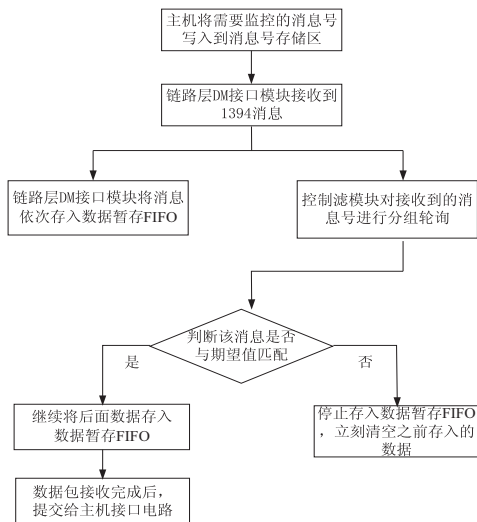


图 2 轮询查找消息号过滤监控 1394 总线流程图

## 2 监控过滤模块逻辑设计

上述电路的技术关键是监控过滤模块的设计,即需要检查接收消息的特定消息号与期望监控的消息号是否匹配。

### 2.1 使用 CAM 表方式电路设计

CAM 是一种专用存储器件,可进行快速大量并行的搜索。搜索时,存储器中所有的数据同时与被搜索数据相比较,搜索结果就是匹配项的物理地址。它可以在硬件中完成数据表查询,需要使用专用比较电路,对每个存储位进行比较。为了保证快速搜索,CAM 表通常采用管线结构,每个时钟周期都能启动搜索,运行速度可以维持在每时钟周期搜索一次<sup>[11-12]</sup>。

根据 CAM 表上述特性,可以看出采用该方式优点是运行速度快,在输入特定消息号的下一时钟周期即可给出是否匹配的结果。但是缺点是占用 FPGA 资源大,需选用数据位宽 96 位、深度为 2 048 的 CAM 表,占用内部 640 块 RAM(36 kb/块)资源,如需实现该功能需使用更大的 FPGA 芯片,将会增加板卡面积、功耗和成本。

### 2.2 分组轮询方式电路设计

鉴于采用 CAM 表实现的缺点,文中提出采用分组

轮询方式的电路设计,其主要由消息号存储区和轮询控制单元组成。轮询控制单元在接收到从链路层 DM 接口提取到的消息 ID、源 ID 和目的 ID 号后,启动从消息号存储区中轮询负载内容,如与消息号存储区保存内容一致,则认为该消息为期望接收的消息,允许将数据负载写入数据暂存 FIFO 中,否则丢弃该消息。

消息号存储区由双端口存储器组 ( $3 \times 16$  块 DPRAM) 实现,主要用于存储期望监控的消息号;一个访问端口与主机接口模块连接,用于主机软件填写负载内容(即期望监控的消息号);另一个访问端口用于轮询控制单元轮询其负载内容。

由于消息 ID、源 ID 和目的 ID 号为 32 位数据<sup>[13-14]</sup>,且主机接口位宽为 32 位,设计 DPRAM 位宽也为 32 位,即把消息号存储区首先分成 3 个数据位宽为 32 位的空间,以分别存储消息 ID、源 ID 和目的 ID 的内容。再把每个数据空间各用 16 个 DPRAM 实现,可使轮询控制单元同时并行轮询该  $3 \times 16$  个存储空间。轮询控制单元如在消息 ID、源 ID 和目的 ID 存储区的同一分区(0 区,1 区,……,15 区)同时轮询到匹配单元,则输出该分区轮询命中,如 16 个分区有一个分区命中,则输出该消息匹配标志。采用该方法可在不增加额外硬件开销的基础上,加速轮询速度。

分组并行轮询示意图如图 3 所示。

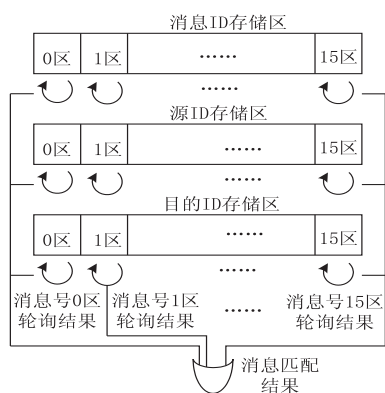


图3 消息号分组并行轮询示意图

### 3 资源占用与性能分析

文中提出的分组轮询方式电路,将消息号存储区分别采用  $3 \times 16$  片 DPRAM 资源实现。共使用 XILINX FPGA 中 36 kb BLOCKRAM 资源 48 块,远小于使用 CAM 表时的 640 块。消息号轮询单元采用 100 MHz 时钟,完成并行轮询  $3 \times 16$  片 DPRAM 存储区(深度 128)需耗时  $128 \times 10 = 1\,280$  ns,即完成一次 2 048 条消息轮询耗时约 1.28  $\mu$ s。而在极限情况下(总线以 S100B 速度传输最短包),当取出消息 ID 后,还需要传输 4 个字的负载,需耗时  $4 \times 32 \times 10 = 1\,280$  ns,约 1.28  $\mu$ s。即采用该方法,可在本条消息传输过程中完成消

息号轮询过程,不影响下条消息监控,性能满足要求并且使用的 FPGA 内部 BLOCKRAM 资源最少。

### 4 结束语

文中通过总结采用 CAM 表实现电路的优缺点,提出一种分组轮询方式来实现过滤监控 1394 总线 FPGA 的实现方法,并描述使用该方法的电路工作流程。设计的电路可满足过滤监控 2 048 个特定消息的需求,并且使 FPGA 内部 BLOCKRAM 资源最少,为一种低开销高效的实现方式。该方法已经通过产品测试,功能完善,性能满足使用要求。

### 参考文献:

- [1] 李肇庆,朱险峰. IEEE1394 接口技术[M]. 北京:国防工业出版社,2004.
- [2] 张大朴,王 晓. IEEE1394 协议及接口设计[M]. 西安:西安电子科技大学出版社,2004.
- [3] IEEE standard for a high performance serial bus[S]. IEEE 1394b-2002,2002.
- [4] 1394b:IEEE standard for a high performance serial bus - amendment 2[S]. [s. l.]:The Institute of Electrical and Electronics Engineers,2002.
- [5] Bai Haowei. Analysis of a SAE AS5643 Mil-1394b based high-speed avionics network architecture for space and defense applications[C]//Proc of IEEE aerospace conference. [s. l.]:IEEE,2007.
- [6] SAE-AS5643:IEEE-1394b interface requirements for military and aerospace vehicle applications[S]. 2006.
- [7] 魏美荣,田 泽,王宣明,等. 一种 1394 总线监控器数据包处理关键技术研究[J]. 计算机技术与发展,2014,24(4):6-11.
- [8] 张少锋,田 泽,杨 峰,等. 基于 AS5643 协议的 Mil-1394 仿真卡设计与实现[J]. 计算机技术与发展,2013,23(8):168-171.
- [9] 赵 彬,田 泽,杨 峰,等. 基于 AS5643 协议的接口模块设计与实现[J]. 计算机技术与发展,2013,23(8):100-102.
- [10] 马 宁,田 泽,史嘉涛,等. AS5643 协议处理 FPGA 的仿真验证[J]. 计算机技术与发展,2014,24(5):153-156.
- [11] 魏艳艳,田 泽,王宣明. 一种 CCDL 的 FPGA 设计与实现[J]. 计算机技术与发展,2014,24(5):120-124.
- [12] 郑 斐,田 泽,马 宁,等. 1394 与 RS422 总线桥的设计与实现[J]. 计算机技术与发展,2013,23(7):253-256.
- [13] SAE AS5657 test plan/procedure for AS5643 IEEE-1394b interface requirements for military and aerospace vehicle applications[S]. 2007.
- [14] SAE AS5706 test plan/procedure for AS5643/1 S400 copper media interface characteristics over extended distances[S]. 2007.

# 一种有效监控及过滤1394总线消息的设计实现


作者:

[王宣明](#), [田泽](#), [魏美荣](#), [牛少平](#), [徐文进](#), [WANG Xuan-ming](#), [TIAN Ze](#), [WEI Mei-rong](#), [NIU Shao-ping](#), [XU Wen-jin](#)

作者单位:

[中国航空计算技术研究所, 陕西 西安, 710068](#)

刊名:

[计算机技术与发展](#) 

英文刊名:

[Computer Technology and Development](#)

年, 卷(期):

[2015\(7\)](#)

引用本文格式: [王宣明](#). [田泽](#). [魏美荣](#). [牛少平](#). [徐文进](#). [WANG Xuan-ming](#). [TIAN Ze](#). [WEI Mei-rong](#). [NIU Shao-ping](#).

[XU Wen-jin](#) [一种有效监控及过滤1394总线消息的设计实现](#) [期刊论文] - [计算机技术与发展](#) 2015(7)