

ARINC429 总线控制器模块设计与实现

淮治华¹, 田 泽¹, 田 锋², 李 波², 杨 峰¹

(1. 中国航空计算技术研究所, 陕西 西安 710119;

2. 西安翔腾微电子科技有限公司, 陕西 西安 710119)

摘 要: ARINC429 总线是美国航空无线电公司为统一航空电子设备的技术指标、电气特性、外形和接插件规范而制定的一种单向高速差分信号的航空总线标准, 它具有性能可靠、技术成熟、简单有效、维护成本低、接口方便等特性, 被广泛应用于民用和军用航空领域, 作为机载电子系统之间的通信规范。文中提出了一种 ARINC429 总线控制器的功能结构的设计与实现方案, 详细阐述了各功能模块的实现, ARINC429 总线控制器驱动软件的设计, 最后通过仿真和 FPGA 验证。实验结果充分表明, 该 ARINC429 总线控制器功能完备, 性能良好。目前 ARINC429 总线控制器已经应用于嵌入式设计中。

关键词: ARINC429 总线; 总线控制器; FPGA 验证; 缓冲区

中图分类号: TP301

文献标识码: A

文章编号: 1673-629X(2015)04-0197-03

doi:10.3969/j.issn.1673-629X.2015.04.045

Design and Implementation of ARINC429 Bus-controller Module

HUAI Zhi-hua¹, TIAN Ze¹, TIAN Feng², LI Bo², YANG Feng¹

(1. Aeronautical Computing Technique Research Institute, Xi'an 710119, China;

2. Xi'an Xiangteng Microelectronics Technology Company Limited, Xi'an 710119, China)

Abstract: To unify avionics technical indicators, electrical properties, appearance and connector specification, ARINC429 bus is customized a one-way standard high speed differential signal of new avionics bus, which has the characteristics of reliable performance, mature technology, simpleness and effectiveness, low maintenance cost and convenient connector and is widely used in civil and military aviations as a telecommunication criterion among electronic airborne systems. In this paper, present the design and implementation scheme of functional structure of ARINC429 bus-controller module, and also elaborate on each functional module realization in details. The design of ARINC429 bus-controller driver software finally passes the simulation and verification of FPGA. The experimental results full shows that it has complete equipments and good performances. Nowadays, ARINC429 bus-controller has been used in embedded design.

Key words: ARINC429 bus; bus controller; FPGA verification; buffer

0 引言

ARINC429 总线是美国航空无线电公司制定的民用航空数字总线的传输标准^[1], 是日前航空电子设备之间最常用的通信总线之一。它是一种标准的高速差分信号通信总线, 支持 12.5 kbit/s 和 100 kbit/s 两种传输速率, 具有技术成熟、简单有效、性能可靠、成本低廉等特性, 广泛应用于商务运输航空领域, 包括空客、Bell 直升机、波音公司在内的许多机型^[2-4], 另外 ARINC429 在导弹、雷达领域也有一些应用^[5]。

传统的 ARINC429 总线系统设计大都采用专用芯片的解决方案^[6-7], 随着航电技术的发展, 旧的方案集

成度小、成本高、性能低^[8-9]、研制周期长、可靠性差等缺点逐渐显现, 已经不能满足新型航电系统的需求^[10]。随着大规模集成电路的发展, 以 SOPC 或 SoC 设计的嵌入式应用中需要集成 ARINC429 总线控制器的要求也越来越高, 但国外 ARINC429 总线控制器的 IP 价格很贵; 相对于国外, 国内 ARINC429 总线的 IP 相对较少, 兼容性也不是很好, 因此有必要开发一款兼容性高的 ARINC429 总线控制器的 IP 核。文中分别介绍了 ARINC429 总线控制器的逻辑、软件的设计和实现以及 ARINC429 总线控制器的验证。

收稿日期: 2014-06-15

修回日期: 2014-09-21

网络出版时间: 2015-03-31

基金项目: 国家“十二五”微电子预研基金项目(51308010601, 51308010710); 总装预研基金(9140A08010712HK6101)

作者简介: 淮治华(1982-), 男, 硕士, 工程师, 研究方向为 SoC 设计、验证及嵌入式系统设计; 田 泽, 博士, 研究员, 中国航空工业集团首席技术专家, 研究方向为 SoC 设计、嵌入式系统设计、VLSI 设计。

网络出版地址: <http://www.cnki.net/kcms/detail/61.1450.TP.20150331.0941.006.html>

1 ARINC429 总线控制器 IP 核的功能结构和特点

ARINC429 总线控制器为标准航空类型的串行数据总线和 32 位宽度的数据总线之间提供了一个接口。接口电路由一个带有 32×32 位缓冲的单通道发送器、两个独立的接收通道和用来选择工作方式的主机可编程控制寄存器组成。两个接收通道的操作相同。每个接收通道都有独立可配置的 S/D 解码器,发送通道带有校验控制。

ARINC429 总线控制器具有如下特征:

- (1)两个接收器和一个发送器;
- (2)循环自测试方式;
- (3)25 或 32 位字长;
- (4)校验位以及接收与发送字的生成;
- (5)32 个字的发送缓冲;
- (6)32 个字的接收缓冲;
- (7)与 DEH1016、HS-3282 兼容。

具体的 ARINC429 总线控制器 IP 核的功能框图如图 1 所示。

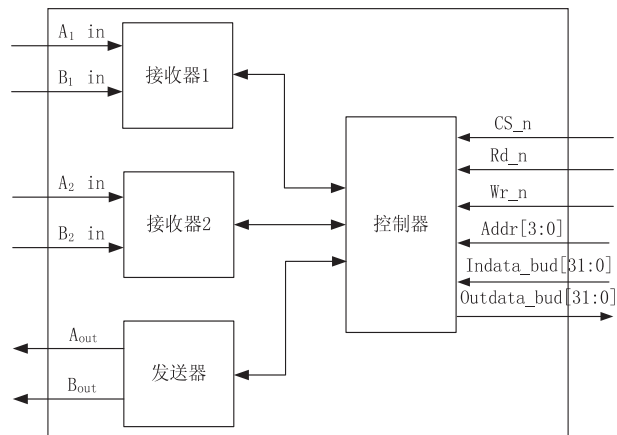


图 1 ARINC429 总线控制器 IP 核功能框图

2 ARINC429 总线控制器 IP 核功能设计

ARINC429 总线控制器 IP 核中各部分功能设计如下所述。

2.1 ARINC429 总线控制模块

该模块是用来将总线上传来的地址信号和数据进行译码,将输入数据总线上的数据存入指定的寄存器中或将总线所有读取的数据放到输出总线上,并将寄存器中的值输入到指定模块中,或组合不同模块来的信号以供读取。

2.2 ARINC429 总线分频模块

该模块是用来将 1 MHz 时钟按照配置信息进行分频计时,得到所需要的发送或接收采样时钟以及分频时钟窗口脉冲。接收器时钟和发送器时钟都是独立可配置产生的。

2.3 ARINC429 总线接收缓冲模块

该模块的主要功能就是控制一个 32 位 * 32 字的双口存储器,接收来自接收模块的输入数据,并根据总线的操作将接收到的数据输出。模块主要通过控制读写地址,将数据存储到指定的存储器空间或读出指定存储器空间中的数据。根据需求该模块要根据地址状况来产生缓冲区空、缓冲区溢出和缓冲区达到预满标志等信号。

2.4 ARINC429 总线发送缓冲模块

该模块的主要功能就是控制一个 32 位 * 32 字的双口存储器,接收来自控制模块写入的数据,并根据发送模块发出的信号将缓冲区的数据输出。模块主要通过控制读写地址,将数据存储到指定的存储器空间或读出指定存储器空间中的数据。根据需求该模块要根据地址状况来产生缓冲区空标志等信号。

2.5 ARINC429 总线接收模块

该模块的主要功能是接收一对差分信号,按照 ARINC429 总线协议和配置参数来对接收到的串行数据译码,符合协议和配置参数的信息将会写入接收缓冲区中。

2.6 ARINC429 总线发送模块

当总线写入一个要发送的数据时,该模块就会按照 ARINC429 总线协议和配置参数,将数据从发送缓冲区读出然后转换为符合协议和配置参数串行数据,通过一对差分信号发送出去。

2.7 ARINC429 总线同步模块

该模块的主要功能是将 2 个不同时钟阈下的信号进行同步,以保证信息可以正确地在 2 个时钟阈下传递。

2.8 ARINC429 总线中断控制模块

该模块的主要功能是根据从接收缓冲区和发送缓冲区发来的中断状态信息和控制模块的配置参数产生中断和中断状态值。

3 ARINC429 总线控制器驱动软件设计

ARINC429 总线驱动软件作为主机应用层与传输层的中间层,负责提供应用层软件访问、设置 ARINC429 总线传输层的接口函数。这些接口函数由主机应用层软件进行调用。ARINC429 总线驱动软件的功能模块结构如图 2 所示。

初始化接口主要完成 ARINC429 的字长、数据收发速率、数据字格式、奇偶校验、标号辨识和中断使能等初始设计,使之能正确实现相应功能。

基本资源访问接口,读写访问寄存器,读写访问存储器。

消息控制接口主要完成当系统需要通过

ARINC429 发送数据时,处理器配置 ARINC429 总线控制器,启动发送,将数据缓冲中的数据发给 ARINC429 总线,接收 ARINC429 消息时,在选定接收通道号后,以中断或查询方式从 ARINC429 总线接收信息,存放到指定的空间中。

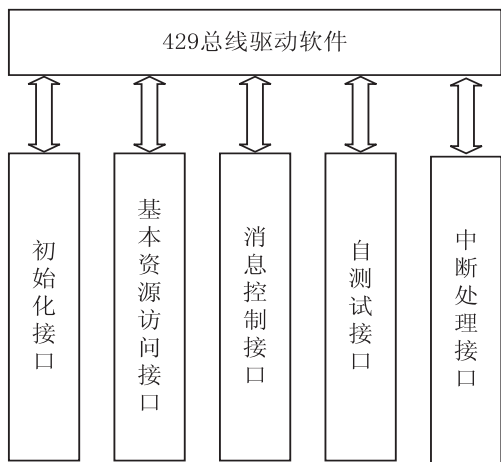


图2 ARINC429 总线驱动软件的功能模块

自测试接口,把 ARINC429 总线控制器配置为自测试模式,通过收发数据来测试 ARINC429 总线控制器功能是否正常。

中断控制接口,挂接和响应中断事件,使能或禁止中断等。当硬件产生中断时,在 ARINC429 总线驱动软件的中断服务程序中,首先判断是否是 ARINC429 总线控制器产生的中断,若不是,报错返回,否则,保存中断相关状态信息,清中断,退出中断服务程序,避免中断的丢失和中断响应的实时性。保存的中断信息传递给 ARINC429 的处理函数对中断信息进行处理,之后将应用关心的中断信息传递给用户以供应用程序处理,这就是整个中断响应过程。

4 验证

验证是电路设计中的重要步骤,只有经过和通过完整的功能验证,才能造就正确的电路^[11-12]。ARINC429 总线控制器的验证包括虚拟仿真环境的验证和 FPGA 验证^[13],虚拟仿真的验证是采用 Mentor 公司的 QuestaSim 仿真器完成功能验证,通过 ARINC429 总线功能模型对总线控制器内部寄存器进行读写,向 ARINC429 总线控制器发送不同的信息,同时接收来自 ARINC429 总线控制器的信息并进行判断,验证其各种功能的正确性。

FPGA 验证是将设计好的逻辑下载到 FPGA 芯片^[14],然后在 PC 机上进行验证软件开发并加载到 SRAM 中,通过仿真器控制处理器运行,实现对 ARINC429 总线控制器的在线调试,调试信息通过超

级终端进行输出,来判断结果是否正确。在验证板上对 ARINC429 总线控制器的寄存器读写、功能、中断并与 ARINC429 总线的商用成熟芯片进行通信验证。

5 结束语

文中设计实现的 ARINC429 总线控制器经过充分的验证,结果表明其功能正确,满足了 ARINC429 总线协议的要求,能够在 100 kHz 或 12.5 kHz 的速率下可靠地与商用成熟芯片进行通信。同时在设计时,考虑到可重用性,使得本 ARINC429 总线控制器具备高度的可移植性,可复用于以后 SoC 设计,具有良好的应用前景。

参考文献:

- [1] ARINC specification 429-12 Mark33 digital information transfer system[S]. [s. l.]: The Airline Electronic Engineering Connnittee,1990.
- [2] 何菲玲,龚静康. ARINC429 总线接口模块的实现[J]. 声学电子工程,2005,9(4):35-36.
- [3] 李 榕,刘卫国,刘晓剑. 航空用 ARINC429 总线收发系统设计与实现[J]. 计算机测量与控制,2005,13(9):970-972.
- [4] 田 泽. 嵌入式系统开发与应用[M]. 北京:北京航空航天大学出版社,2010.
- [5] 曲建清,陈 欣,吕迅兹. 基于单片机和 CPLD 的 ARINC 429 接口设计[J]. 计算机测量与控制,2009,17(3):558-560.
- [6] Specification ARINC 429-16[S]. [s. l.]: ARINC Inc,2002.
- [7] 苗剑峰,刘建业,孙永荣. 高性能导航计算机的 ARINC429 总线通讯研究与实现[J]. 计算机测量与控制,2007,15(11):1614-1617.
- [8] 王世好,王歆民,刘明业. 嵌入式系统软硬件协同验证中软件验证方法[J]. 计算机研究与发展,2005,42(3):514-519.
- [9] 吴英攀,于立新,薛 可,等. 基于层次化验证平台的存储器控制器功能验证[J]. 微电子学与计算机,2009,26(2):69-73.
- [10] Dell016 ARINC429 transceiver[R]. [s. l.]: Device Engineering Inc,2012.
- [11] 田 泽,于敦山,盛世敏. SoC 设计与测试[M]. 北京:北京航空航天大学出版社,2003.
- [12] SBS. An overview of ARINC429[M]. [s. l.]: SBS Technologies, Incorporated,2000.
- [13] 宾辰忠. 基于 MCF5206 的 ARINC429 通信板卡的设计与实现[D]. 西安:西北工业大学,2005.
- [14] 高 扬,徐景硕. 实现 ARINC429 总线数据传输的方法[J]. 测控技术,2002,21(8):64-65.

作者：[淮治华](#)，[田泽](#)，[田锋](#)，[李波](#)，[杨峰](#)，[HUI Zhi-hua](#)，[TIAN Ze](#)，[TIAN Feng](#)，[LI Bo](#)，[YANG Feng](#)

作者单位：[淮治华, 田泽, 杨峰, HUI Zhi-hua, TIAN Ze, YANG Feng \(中国航空计算技术研究所, 陕西 西安, 710119\)](#)，[田锋, 李波, TIAN Feng, LI Bo \(西安翔腾微电子科技有限公司, 陕西 西安, 710119\)](#)

刊名：[计算机技术与发展](#)

英文刊名：[Computer Technology and Development](#)

年，卷(期)：2015(4)

引用本文格式：[淮治华](#). [田泽](#). [田锋](#). [李波](#). [杨峰](#). [HUI Zhi-hua](#). [TIAN Ze](#). [TIAN Feng](#). [LI Bo](#). [YANG Feng](#) [ARINC429总线控制器模块设计与实现](#)[期刊论文]-[计算机技术与发展](#) 2015(4)