

一种长距离传输的高速自适应均衡 1394b 收发器

唐龙飞, 田 泽, 王 晋

(中国航空计算技术研究所, 陕西 西安 710119)

摘要: 为了满足飞控系统对总线传输速度和传输距离的要求, 文中提出了一种适用于长距离传输的高速自适应均衡 1394b 收发器电路结构。该收发器发送端采用了输出幅度、共模电平可调的驱动器电路, 通过增加输出电压的幅度可以适应更长的传输距离; 接收端采用了自适应的连续时间线性均衡电路, 通过负反馈分别针对信道的高频特性和低频特性进行不同幅度的增益补偿, 解决了由于信道与频率相关的衰减特性带来的码间干扰的影响, 提高了接收电路的误码性能。该收发器电路采用 0.13 μm CMOS 工艺设计, 仿真结果表明, 在 1394b 协议规定的 S800 模式下, 采用 UTP CAT5e 线缆时, 该电路最高可以支持 50 m 的传输距离。

关键词: 1394b 收发器; 自适应; 均衡; 码间干扰; 长距离

中图分类号: TP31

文献标识码: A

文章编号: 1673-629X(2015)03-0184-04

doi: 10.3969/j.issn.1673-629X.2015.03.042

Design of a Long Distance High Speed Adaptive Equalization 1394b Transceiver

TANG Long-fei, TIAN Ze, WANG Jin

(Aeronautical Computing Technique Research Institute, Xi'an 710119, China)

Abstract: In order to meet the transmission speed and distance requirements of the flight control system, propose a high speed adaptive equalization structure for long distance transmission of 1394b transceiver chip. The transmitter of the chip takes a driver with adjustable output common and difference voltage which can achieve long transmit distance by increasing output voltage. The receiver uses a continuous time adaptive linear equalization circuit to compensate the different loss character of high frequency and low frequency by negative feedback, solves the ISI problem and improves the bit error performance of the receiving circuit. The chip uses 0.13 μm CMOS technology. Simulation result shows that the chip can support 50 m using UTP CAT5-e cable at S800 mode of 1394b protocol.

Key words: 1394b transceiver; adaptive; equalization; ISI; long distance

0 引言

伴随着航空航天技术的飞速发展, 传统总线已经不能满足新型航空及航天电子系统的技术总体设计要求, 因此目前的传统总线技术正逐步被新一代航空数据总线技术所替代, 国外新型的商业和军用航空航天项目中的电子系统总线已开始转向 FC、AFDX、TTB、IEEE1394。新一代总线技术相比于传统的总线可以提供更高的带宽、更好的可靠性和低延迟性, 能够很好地满足新一代航空航天电子系统的技术设计要求^[1]。

IEEE1394b 是一种新型高速数据总线, 已成功应用于航空航天领域。其异步传输保证数据传输的可靠

性, 广泛应用于命令、状态数据的传输; 等时传输又能满足航电系统中大容量数据实时传输的要求。在 IEEE1394 协议中, 对 S100、S200、S400 的通信距离做了相应的规定。对于 S100、S200 模式, 可以支持 100 m 的 CAT5-e UTP 线缆; 对于 S400 模式, 可以支持 50 m CAT5-e UTP 线缆。为了能够在更高速率下支持长距离数据传输, IEEE 1394 协议针对 S800 速率定义了一种新的传输模式, 使得采用 1394 总线的系统可以通过 IEEE 802.3 Gbit 以太网芯片来传输符合 1394 协议的数据^[2-3]。

在通常的长距离传输 1394 网络系统结构中, 为了

收稿日期: 2014-05-14

修回日期: 2014-08-19

网络出版时间: 2015-01-25

基金项目: 国家“十二五”微电子预研项目(51308010601)

作者简介: 唐龙飞(1984-), 男, 博士, 研究方向为高速数模混合集成电路设计; 田 泽, 博士, 研究员, 研究方向为 SoC 设计、嵌入式系统设计、VLSI 设计。

网络出版地址: <http://www.cnki.net/kcms/detail/61.1450.TP.20150126.0924.003.html>

支持长距离 UTP 线缆传输,采用了 LDR (Long Distance Repeater) 来转发 1394 协议数据,提高了系统成本,降低了系统的可靠性。针对该问题,文中提出了一种适用于长距离传输的 1394b 收发器结构,其中发送器电路采用输出幅度可调的驱动器电路,接收器电路采用连续时间均衡电路最大化接收灵敏度^[4-6],使得芯片在 S800 模式下,无需 LDR,即可支持 50 m 的 CAT5-e UTP 线缆。

1 1394b 长距离数据收发器结构

针对 CAT5-e UTP 线缆的衰减在 800 MHz 频率时较大的特点,文中设计了如图 1 所示的 1394b 收发器结构。该 1394b 收发器主要包括发送器 (Tx)、接收器 (Rx) 以及锁相环电路 (PLL)。其中,PLL 电路用来为芯片提供频率以及相位都稳定的时钟信号,其抖动性能直接影响着 Tx 电路以及 Rx 电路的性能;Tx 电路主要用来在 PLL 生成的时钟控制下,将并行输入的低速数据转换成串行输出的高速数据输出;Rx 电路用来对接收到的信号进行频率补偿以及增益补偿后,在时钟信号的作用下将串行数据恢复成并行数据并输出。

在图 1 所示的 1394b 收发器结构中,Tx 电路主要包括串并转换电路 (MUX)、预加重电路 (FFE) 以及驱动电路 (Driver);Rx 电路主要包括均衡电路 (Eq)、时钟恢复电路 (CDR) 以及串并转换电路 (DEMUX)^[7-8]。

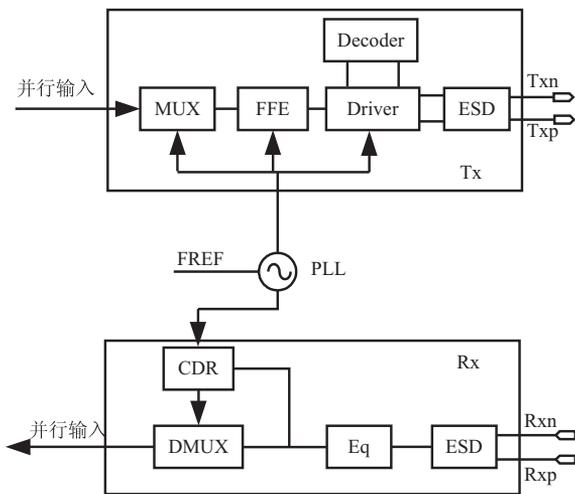


图 1 长距离传输 1394b 收发器电路结构

2 1394b 长距离数据收发器电路实现

2.1 PLL 电路

PLL 电路用来为数据发送器提供频率稳定的时钟信号,由鉴频鉴相器、电荷泵、环路滤波器、振荡器、可编程分频器以及占空比调整电路构成。通过控制信号控制分频电路的分频系数,电路可以输出不同速率模式下的时钟频率。为了降低 PLL 电路的输出时钟频

率,时钟信号在上升沿和下降沿分别对数据信号进行采样,但是需要保证其占空比为 50%,在电路中提供过占空比调整电路 (DCC 电路) 来调整输出时钟信号的占空比。

图 2 给出了文中所采用的差分 VCO 电路。其中, I_{VCO} 为电荷泵电路的输出电流,每一级反相器的输出分别存在对电源的电容 C_p 以及对地的电容 C_n 。电荷泵电路通过改变 I_{VCO} 的大小,改变电容 C_p 以及 C_n 的充放电时间,从而改变输出时钟频率。

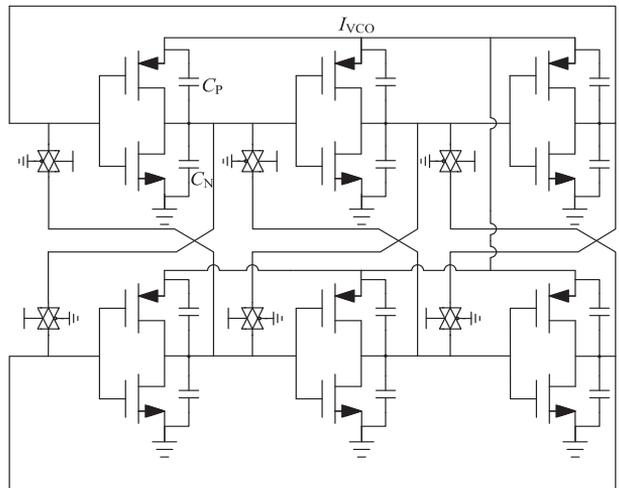


图 2 差分 VCO 电路结构

在 PLL 电路中,通常的电荷泵电路 (CP) 会受到脉冲信号延迟不匹配、时钟馈通、电流不匹配以及电荷注入不匹配效应的影响,造成输出信号周期性的抖动增大^[9-10]。

鉴频/鉴相器电路的输出通过延迟相等的传输门和反相器后控制电荷泵电路,可以解决脉冲信号延迟不匹配的问题^[11]。通常的电荷泵电路面临着沟道长度调制效应的影响,对于采用短沟道器件而未采取任何措施的电荷泵电路而言,其电流变化引起的失配可能会达到 30% ~ 48%^[12]。当时钟馈通、电荷注入以及电流源不匹配影响电荷泵时,其影响均可等效为电流源不匹配对电路的影响。通过采取带有反馈的差分电荷泵电路,可以解决充放电电流不匹配导致的上述问题^[13]。

2.2 发送器电路

发送器电路由 MUX 电路和由解码电路控制的驱动电路组成^[14]。MUX 电路用来将输入的低速并行信号转换为高速串行输出信号。驱动电路由若干个相同的驱动单元构成,根据输入控制信号来决定驱动单元的开启个数,从而改变输出电压的幅值。

由于采用了半速时钟结构,MUX 电路采用了奇偶序列分别转换成两路串行数据后再合并为一 outputs 的方式,其结构如图 3 所示。其中,MUX 模块首先对输入的时钟信号 clk_m/clk_p 进行五分频,产生占空比

为 20% 的时钟信号。分频后的时钟信号分别控制两个 5:1 的数据选择器,将输入数据按奇偶序列转换为两路输出。

2.3 接收器电路

接收器电路主要由均衡电路、CDR 电路以及串并转换电路构成,其结构如图 4 所示。在图 4 所示电路中,给出了均衡器的系统结构。接收器电路接收到的信号进入连续时间均衡电路 (CTLE) 模块进行高频和低频的增益补偿后,经过驱动电路后作为串并转换电路的输入,在 CDR 电路的控制下恢复出输出。

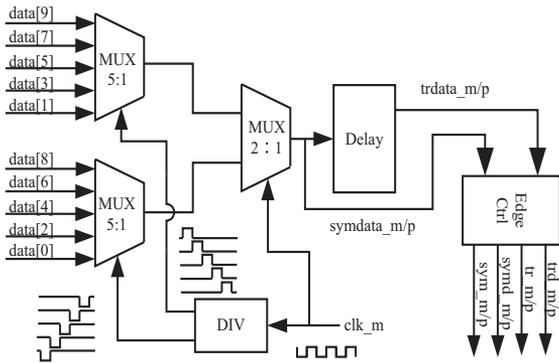


图 3 MUX 电路结构图

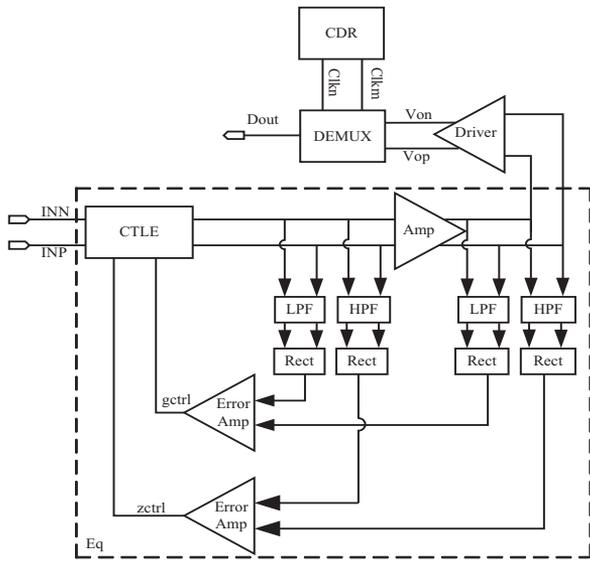


图 4 接收器电路结构

CTLE 电路低频增益补偿和高频增益补偿的控制由后续模块组成的负反馈系统来完成。CTLE 电路的输出信号经过限幅放大器放大后,与其输出信号分别经过滤波器以及整流电路后,通过误差放大器 (Error Amp) 比较,输出信号分别控制滤波单元电路的零点和极点,从而来改变整个系统的频率响应。限幅放大器对 CTLE 电路的输出进行放大,其输出幅度为一固定值,提供给 CDR 电路。

图 5 给出了 CDR 电路结构。该电路由 PLL 电路、时钟驱动电路 (CLK Buffer)、插值器 (PI) 电路、控制逻辑

辑电路构成。其中,PLL 电路采用环形振荡器 (VCO),用来提供具有不同相位输出的时钟信号;时钟驱动电路用来将 VCO 电路的输出转化为满足 PI 电路输入范围内的时钟信号;PI 电路在循环移位寄存器的控制下,将输入时钟信号按比例合成为符合要求的时钟信号;控制逻辑用来将 PI 电路的输出时钟相位与输入数据相位进行比较,并产生相应的控制信息控制 PI 电路的工作。控制逻辑的输出通过控制循环移位寄存器电路改变 PI 电路的电流,从而改变 PI 电路的输出信号相位。

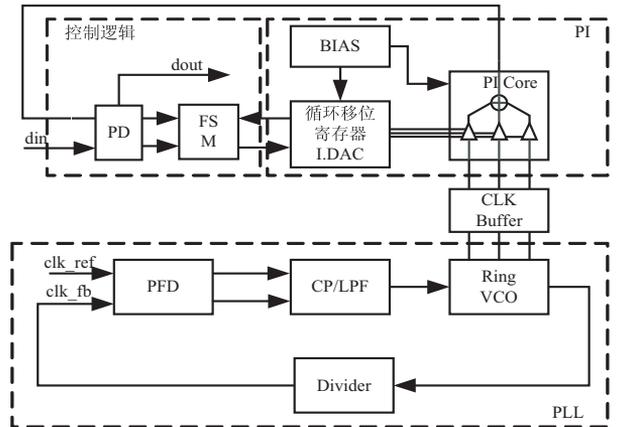
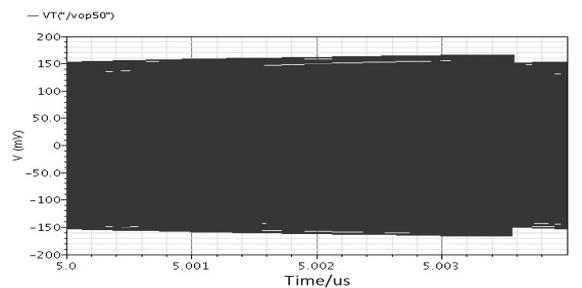


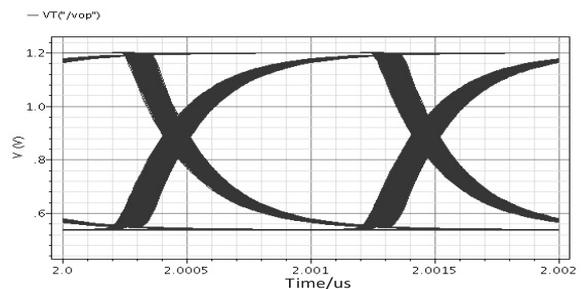
图 5 CDR 电路结构

3 芯片仿真结果

文中所提出的适用于长距离传输的高速低抖动 1394b CMOS 收发器在 0.13 μm CMOS 工艺下设计,图 6 给出了电路的仿真结果。其中,图 (a) 为经过 50 m CAT5-e UTP 线缆传输后接收端输入信号的眼图,图 (b) 为接收端经过均衡电路处理后的信号眼图。从图



(a) 接收端输入信号眼图



(b) 接收端输出信号眼图

图 6 芯片仿真结果

中可以看出,经过线缆传输后由于线缆对不同频率信号的衰减不同,接收端输入信号的眼图完全无法分辨;经过均衡电路以及 CDR 电路处理后,输出信号的眼图较为理想。从上述仿真结果可以看出,发送器输出的信号在通过 50 m CAT5-e UTP 线缆传输后可以被接收器电路正确恢复。

4 结束语

文中设计了一种适用于高速长距离传输的 1394b 芯片结构,通过采用输出幅度可调的发送器电路以及基于连续时间均衡电路的接收器电路,在增大了输出信号幅度的同时提升了接收端的误码性能。文中所提出的芯片结构,在 1394b 协议规定的 S800 模式下,无需 LDR 即可支持 50 m 的 CAT5-e UTP 线缆,降低了相应的 1394 网络系统成本,提高了系统可靠性。

参考文献:

- [1] Stauffer D R, Mechler J T. High speed Serdes device and applications[M]. [s. l.]: [s. n.], 2009: 8-15.
- [2] 陈 钰,洪志良. 用于 2.5Gbps 千兆以太网发接器的时钟倍频器设计[J]. 固体电子学研究与发展, 2003, 23(3): 256-261.
- [3] Choi J S, Hwang M S, Jeong D K. A 0.18 μ m CMOS 3.5-Gb/s continuous-time adaptive cable equalizer using enhanced low-frequency gain control method[J]. IEEE Journal of Solid-state Circuits, 2004, 39(3): 419-425.
- [4] Gondi S, Razavi B. Equalization and clock and data recovery techniques for 10-Gb/s CMOS serial-link receiver[J]. IEEE Journal of Solid-state Circuits, 2007, 42(9): 1999-2011.
- [5] Cheng K H, Tsai Y C, Wu Y H, et al. A 5-Gb/s inductorless

CMOS adaptive equalizer for PCI express generation II applications[J]. IEEE Trans on Circuits Syst II: Exp Briefs, 2010, 57(5): 324-328.

- [6] 李乐民,叶佳祥. 数字传输设备中的均衡器[M]. 北京: 人民邮电出版社, 1980.
- [7] Toifl T, Schmatz M, Menolfi C. Low-complexity adaptive equalization for high-speed chip-to-chip communication paths by zero-forcing of jitter components[J]. IEEE Transactions on Communications, 2006, 54(9): 1554-1557.
- [8] Williams S, Thompson H. An improved CMOS ring oscillator PLL with less than 4ps accumulated jitter[C]//Proceedings of IEEE custom integrated circuits conference. [s. l.]: [s. n.], 2004: 151-154.
- [9] 姜 梅,刘三清,李乃平,等. 用于电荷泵锁相环的无源滤波器的设计[J]. 微电子学, 2003, 33(4): 339-343.
- [10] 何小威,李少青,唐世民. 一种用于微处理器的高频锁相环设计与实现[C]//第十届中国计算机工程与工艺学术年会. 广西,桂林: 出版者不详, 2006.
- [11] 陈一辉,郭 淦,叶菁华,等. 一种采用常跨导偏置技术的高速多相时钟发生器[J]. 微电子学, 2004, 34(3): 345-348.
- [12] Loke A L, Barnes R K, Wee T T, et al. A versatile 90-nm CMOS charge-pump PLL for SerDes transmitter clocking[J]. IEEE Journal of Solid-state Circuits, 2006, 41(8): 1894-1907.
- [13] Payne R, Landman P, Bhakta R, et al. A 6.25-Gb/s binary transceiver in 0.13 μ m CMOS for serial data transmission across high loss legacy backplane channel[J]. IEEE JSSC, 2005, 40(12): 2646-2657.
- [14] 李优杏,周先敏,吕军红. 基于 FPGA 的 SERDES 接口设计与实现[C]//中国通信学会第五届学术年会论文集. 北京: 电子工业出版社, 2008.

(上接第 183 页)

- 的 EMS 数据库平台[J]. 电网技术, 2012, 36(9): 162-167.
- [10] Google. LevelDB—a fast and lightweight key/value database library by Google [EB/OL]. [2014-05-04]. <http://code.google.com/p/leveldb/>.
- [11] Thanriwattte T A M C, Keppetiyagama C I. NoSQL query processing system for wireless ad-hoc and sensor networks[C]//Proc of 2011 international conference on advances in ICT for emerging regions. Colombo: IEEE, 2011: 78-82.
- [12] 张 博,徐 慧. 基于 Berkeley DB 煤矿安全实时数据库设计[J]. 软件, 2011, 32(4): 119-121.
- [13] Lu Huiming, Zhou Zhao. The researching and application of historical data processing in real-time database system[C]//Proc of international conference on computer application and system modeling. Taiyuan: IEEE, 2010: 162-166.

- [14] Irfan M, Zhu Hong. Key role of value-oriented requirements to develop real-time database systems[C]//Proc of IEEE 2nd international conference on computing, control and industrial engineering. Wuhan: IEEE, 2011: 405-408.
- [15] 宋清昆,孙元娜,王学伟,等. 组态软件实时数据库系统的设计[J]. 自动化技术与应用, 2008, 27(1): 55-57.
- [16] 鲍 婧,叶 桦,孙晓洁,等. Berkeley DB 在家庭监控系统中的应用[J]. 东南大学学报: 自然科学版, 2010(S1): 92-97.
- [17] Siau K L, Chan H C, Wei K K. Effects of query complexity and learning on novice user query performance with conceptual and logical database interfaces[J]. IEEE Transactions on Systems, Man and Cybernetics, Part A: Systems and Humans, 2004, 34(2): 276-281.

一种长距离传输的高速自适应均衡1394 b收发器

作者: [唐龙飞](#), [田泽](#), [王晋](#), [TANG Long-fei](#), [TIAN Ze](#), [WANG Jin](#)
作者单位: [中国航空计算技术研究所, 陕西 西安, 710119](#)
刊名: [计算机技术与发展](#) 
英文刊名: [Computer Technology and Development](#)
年, 卷(期): 2015(3)

引用本文格式: [唐龙飞](#). [田泽](#). [王晋](#). [TANG Long-fei](#). [TIAN Ze](#). [WANG Jin](#) 一种长距离传输的高速自适应均衡1394 b收发器[期刊论文]-[计算机技术与发展](#) 2015(3)