

# 基于 TMS320C6415 的飞控计算机接口模块设计

董 妍,杨菊平

(中航工业西安航空计算技术研究所,陕西 西安 710119)

**摘 要:**文中以 DSP TMS320C6415 为核心处理器,设计并实现了飞控计算机接口模块。该模块采用 JTAG 接口进行 DSP 芯片内部测试,扩展了存储器,使用 FPGA 芯片对模块内的资源进行逻辑控制,可以满足飞控计算机中的模拟量处理、离散量处理以及 RS422 串行接口通讯。飞控计算机接口模块被应用于多个项目中,实践证明,该模块能够正确、快速地实现其接口信号处理功能。文中不仅对接口模块硬件资源选择、工作原理的关键问题进行了评述,而且对 DSP 的软件流程和工作方式进行了描述。

**关键词:**飞控计算机;数字信号处理;FPGA

中图分类号:TP39

文献标识码:A

文章编号:1673-629X(2014)06-0059-04

doi:10.3969/j.issn.1673-629X.2014.06.015

## Design of IO Module of Flight Control Computer Based on TMS320C6415

DONG Yan, YANG Ju-ping

(Xi'an Aeronautics Computing Technique Research Institute of AVIC, Xi'an 710119, China)

**Abstract:** A flight control computer IO module which uses DSP TMS320C6415 as the core processor is designed. In this design, JTAG is applied for DSP testing, memory is expanded, FPGA is used to match the control of analog, discrete and RS422 serial communication. The flight control computer IO module is used in many projects, practice proves that the module can realize its IO signal processing function precisely and quickly. In this paper, not only the problems of how to select hardware resources and how the system works are described, but also software process and work mode of the DSP are described in details.

**Key words:** flight control computer; DSP; FPGA

## 0 引 言

飞控计算机作为飞行控制系统的核心控制处理单元<sup>[1]</sup>,通过采集飞机运行参数以及各种输入数据,按照指定的控制算法及逻辑产生控制指令,全权限通过执行机构控制飞机的飞行<sup>[2]</sup>,因此需要进行大量复杂的数据处理与数学运算。数字信号处理器(DSP)以其较强的性能和低廉的成本应用在通用数字信号处理、通讯、语音处理、图像处理、自动控制和仪表仪器及军事科技等尖端技术方面,具有速度快、开发方便等特点<sup>[3-5]</sup>。DSP的这些性能,可以有效地解决高速与微型的矛盾,使飞行控制计算机集高速度、高精度和小型化于一体<sup>[6]</sup>。

文中提出了一种基于 TI 公司的高速定点 DSP TMS320C6415 的飞控计算机接口模块设计方法。首

先介绍了 TMS320C6415 的结构与特点,然后详细介绍了接口模块的硬件设计方法与软件流程,最后介绍了通过 JTAG 接口进行调试仿真的过程。

## 1 DSPTMS320C6415 的结构与特点

TMS320C6415(以下简称 C6415)是 TI 公司推出的高性能定点 DSP,主频高达 720 MHz,处理能力可达 5 760 MIPS。主要特点如下<sup>[7-9]</sup>:

(1)超长指令字(VLIW)体系结构,有 8 个功能单元、64 个 32 bit 通用寄存器。一个时钟周期同时执行 8 条指令。指令获取、分配、执行和数据存储需要多级流水线完成。两个乘法累加单元一个时钟周期可同时执行 4 组 16×16 bit 乘法或 8 组 8×8 bit 乘法,每个功能单元在硬件上都增加了附加功能,增强了指令集的

收稿日期:2013-09-02

修回日期:2013-11-06

网络出版时间:2014-02-24

基金项目:陕西省自然科学基金项目(2011JQ8018)

作者简介:董 妍(1979-),女,陕西西安人,工程师,硕士研究生,研究方向为容错计算机技术。

网络出版地址: <http://www.cnki.net/kcms/detail/61.1450.TP.20140224.0916.045.html>

正交性。除此之外还增加了一些指令用以削减代码长度和增加寄存器的灵活性。

(2) 每条指令都是条件执行指令,减少了代价昂贵的跳转开销,增加了并行度。

(3) 外部存储器接口(EMIFA 和 EMIFB)支持与各种外部存储器件的无缝连接,包括 SBSRAM、SDRAM 以及非同步存储器件,如 EPROM、FLASH ROM、FIFO、SRAM 等。

(4) EDMA 共有 64 个通道,每个通道的优先级都可编程设置,每个通道都对应一个专用同步触发事件、使能 EDMA 可以被外设来的中断、外部硬件中断、其他 EDMA 传输完成的中断等事件触发,开始进行数据的搬移。EDMA 独立于 CPU 进行工作。

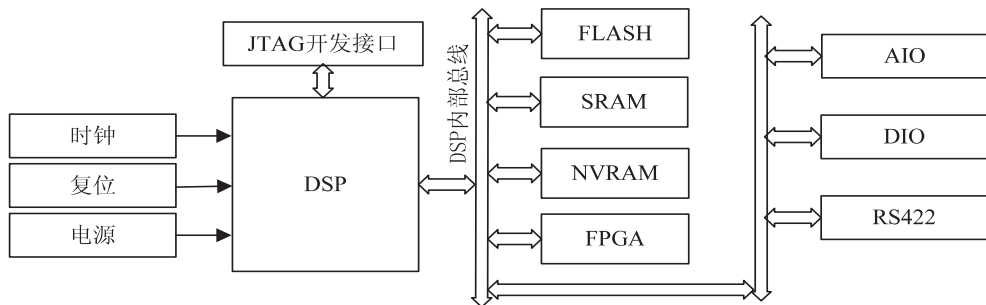


图 1 接口模块结构框图

由于 DSP 的内部 RAM 为 8 M-Bit (1 024 k-Byte),不能满足更多的数据存储,对 C6415 进行了 SRAM 存储器扩展,选用 512 k×32 bit 的 SRAM WS512K32V 芯片作为片外扩展存储器;FLASH 用于引导和固化程序,选用 1 M×32 bit 的 FLASH WF1M32B 芯片;FPGA 芯片负责模块上的控制和状态信号的产生,选用 ACTEL 的 APA1000 芯片;NVRAM 用于记录飞控计算机的 BIT 检测结果。选用 SIMTEK 公司的 32 k×8 bit 的 STK14C88 芯片。

## 2.1 DSP 配置及其外围电路

### 2.1.1 时钟设置

C6415 采用 40 MHz 的输入时钟,由外接晶振产生。该设计通过设置下列信号状态,来配置 C6415 的 CPU 时钟及 EMIFA 和 EMIFB 的 IO 接口时钟,其中 EMIFA 有 AECLKOUT1 和 AECLKOUT2 两个时钟输出,EMIFB 有 BECLKOUT1 和 BECLKOUT2 两个时钟输出。

(1) 设置 CLKMODE1 和 CLKMODE0 为‘1’和‘0’,使 CPU 时钟为输入时钟的 12 倍频,即 480 MHz。

(2) 设置 BEA15 和 BEA14 为‘1’和‘0’,将 BECLKOUT1 设置为 CPU 时钟的 1/6,即 80 MHz。

(3) 设置 BEA17 和 BEA16 为‘1’和‘0’,将 AECLKOUT1 设置为 CPU 时钟的 1/6,即 80 MHz。

(4) AECLKOUT2 和 BECLKOUT2 的频率分别取决

(5) 采用了两级缓存(CACHE)结构,即 16 k 字节的一级数据缓存、16 k 字节的一级程序缓存和 1 024 k 字节的数据和程序统一内存。为了达到更大的扩展,1 024 k 字节内存中的 256 k 字节存储空间可设置为二级缓存。

基于 C6415 的以上优点,选用该芯片实现飞控计算机接口模块的设计。

## 2 飞控计算机接口模块硬件平台设计

飞控计算机接口模块包含 DSP、SRAM、FLASH、NVRAM 及 FPGA 等,完成模拟量输入输出(AIO)、离散量输入输出(DIO)以及 RS422 串行接口通讯功能,接口模块结构框图如图 1 所示。

于全局寄存器 AGBLCTL 和 BGBLCTL 的 19 位和 18 位,该模块设其均为‘01’,即 AECLKOUT2 和 BECLKOUT2 为 40 MHz。

DSP 外围接口的时钟同步,将 AECLKOUT2(周期为 25 ns)引入 FPGA 完成 DSP 时序逻辑控制。

### 2.1.2 复位电路

复位电路会中断 DSP 的执行,复位板上资源,同时使处理器从 0X0000 0000H 地址开始执行指令序列。C6415 处理器外部复位源采用 MAX791 芯片进行复位,MAX791 复位的产生条件有以下 3 种情况:

(1) 加电复位,当  $V_{cc} > 4.65$  V(典型值)时产生复位,并保持 200 ms 复位有效;

(2) 掉电复位,当  $V_{cc} < 4.65$  V 时产生复位;

(3) 系统复位,当系统复位信号  $> 25 \mu s$ ,产生复位。

### 2.1.3 供电电源

飞控计算机接口模块的输入电压使用由 28 V 电源电压转换而来的 5 V 电压及  $\pm 15$  V 电压,C6415 需要的核电压为 1.25 V,IO 电压为 3.3 V,设计中选用 2 片 LTM4600 芯片分别实现 5 V 转 1.25 V、5 V 转 3.3 V 的电压。

## 2.2 模拟量输入输出

### 2.2.1 模拟量输入

模拟量以单端形式输入接口模块,范围为 -10 V

~+10 V,经过电压跟随器后送至 A/D 转换器,由 A/D 转换器完成模拟向数字信号的转换,转换得到的数值经过隔离缓冲器后被 C6415 读取,进行计算和处理。

A/D 采集电路中电压跟随器采用 OP467 芯片,A/D 转换器选用 AD7892 集成芯片,它是高速的 12 位 A/D 转换器,转换时间为 1.47  $\mu$ s。A/D 转换电路框图如图 2 所示。

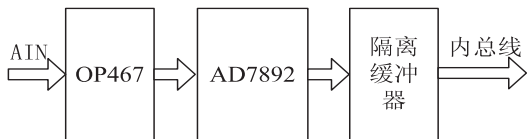


图2 A/D 转换电路框图

### 2.2.2 模拟量输出

模拟量输出由 12 位的 D/A 转换器 AD7547 完成,该芯片可以同时输出 2 路模拟量(芯片的参考电压为直流时,输出直流模拟量,参考电压为交流时,输出交流模拟量),接口模块的 D/A 转换电路输出 1 路直流模拟量,电压范围为 -10 V ~ +10 V。D/A 转换电路框图如图 3 所示。

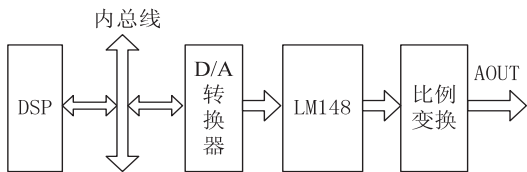


图3 D/A 转换电路框图

接口模块中由 +10 V 电压基准源给 D/A 芯片提供参考电压,首先通过数据总线向 AD7547 写数值,该芯片输出的是电流值,经过运算放大器 LM148 后成为 -10 V ~ 0 V 的电压值,然后经过比例变换,成为 -10 V ~ +10 V 的电压值进行输出。

## 2.3 离散量输入/输出

### 2.3.1 离散量输入

接口模块中离散量输入为 15 V/地的 CMOS 电平信号,经过离散量采集电路转换成 TTL 电平,然后输入 FPGA 进行处理。离散量输入采集电路主要使用了比较器 FX139,比较器的负端输入 6 V 电压,它是通过对 15 V 电压进行电阻分压而得,比较器的正端输入 15 V/地信号,当输入为 15 V 时,比较器的正端电压 > 负端电压,比较器输出开路,在 FX139 的输出端通过电阻上拉到 5V 电压,因此 15 V 信号成为 5 V 信号进入 FPGA;当离散量输入为地时,比较器的正端电压 < 负端电压,FX139 比较器输出 0 V 进入 FPGA。

### 2.3.2 离散量输出

离散量输出由锁存器输出 TTL 电平,再经过电平转换器 CD4504,转换为 15 V/地的 CMOS 电平输出。给锁存器的某数据位写‘1’时,经过 CD4504 后输出 15 V 电压,给锁存器的某数据位写‘0’时,经过 CD4504

后输出 0 V 电压,离散量输出电路框图如图 4 所示。

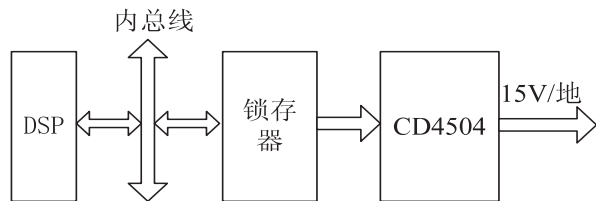


图4 15 V/地离散量输出电路框图

## 2.4 RS422 串行接口电路

飞控计算机接口模块通过 RS422 串行接口电路实现和外部设备的通信,这部分电路采用 1 片协议芯片 TL16C552 实现 2 路 RS422 数据的接收和发送,电平转换器使用 1 片 DS26C31 实现信号单端到差分的变换,1 片 DS26C32 实现信号差分到单端的变换。RS422 串行接口电路框图如图 5 所示。

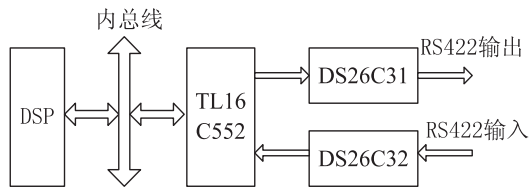


图5 RS422 串行接口电路框图

## 2.5 控制逻辑电路

控制逻辑电路负责接口模块上控制和状态信号的产生,该功能由通用器件 FPGA 通过逻辑编程实现<sup>[10-12]</sup>,译码逻辑采用 VHDL 语言编译,控制逻辑电路主要完成以下功能:

- (1) C6415 总线时序支持;
- (2) 地址译码、转换及地址三态控制;
- (3) 模拟量的输入/输出逻辑控制;
- (4) 离散量的输入/输出逻辑控制;
- (5) RS422 串行数据的接收和发送逻辑控制。

由于 C6415 上电引导必须使用 EMIFB 接口,而引导程序存放在 FLASH 中,所以飞控计算机接口模块的地址分配,FLASH 使用 EMIFB 接口,为了方便起见,其余资源均使用 EMIFA 接口。EMIFA 具有 20 位地址线 AEA3 ~ AEA22,64 位数据线 AED0 ~ AED63,接口模块只用到低 32 位数据线,EMIFB 具有 20 位地址线 BEA1 ~ BEA20,16 位数据线 BED0 ~ BED15。

## 3 软件设计

飞控计算机接口模块软件设计的一个重要要求就是实时性和可靠性设计<sup>[13]</sup>,上电后首先进行硬件和软件初始化,设置 C6415 的时钟、全局寄存器及其他寄存器等,然后进入上电自测试,之后进入周期任务,进行周期自测试,对模拟量、离散量及 RS422 串口通讯进行处理,同时进行控制律的计算,输出控制信号,在每次周期任务的最后判断飞行任务是否结束,若没有结

束,再次执行周期任务,若结束,退出周期任务。程序流程如图 6 所示。

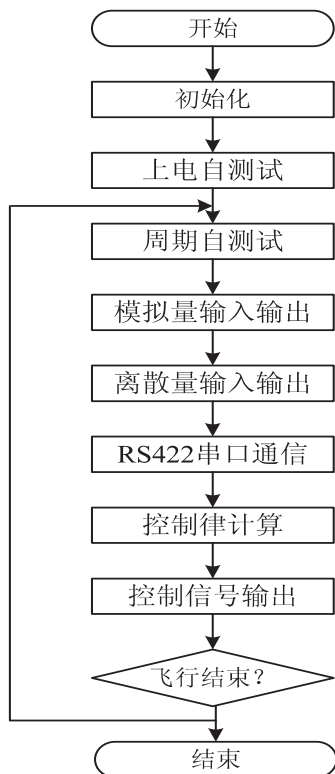


图 6 程序流程

## 4 调试仿真

首先通过 JTAG 接口对 C6415 主控制芯片进行调试以及搭建配置目标硬件,仿真系统是在 TI 公司的开发平台 CCS (Code Composer Studio) 上完成的,CCS 代码调试器是一种合成开发环境,在 Windows 操作系统下,采用图形接口界面,提供环境配置、源文件编辑、程序调试、跟踪和分析等工具,可以实现在软件环境下的编辑、编译、调试和数据分析等<sup>[14]</sup>。

CCS 有 2 种工作模式,即软件仿真器和硬件仿真器。软件部分编写完成后脱离 DSP 芯片,在 PC 机上模拟 DSP 的指令集和工作机制实现算法和调试软件;硬件仿真主要包括模拟量输入输出、离散量输入输出和 RS422 串行接口通信部分的调试,将电路板和 DSP 芯片运行相结合,实时进行在线编程和应用程序调试。

## 5 结束语

飞控计算机接口模块经过调试,硬件平台各项功能测试均符合设计要求,达到了设计目的,采用 C 语言编写的程序保持了算法的实时性,使得结构清晰明了。该模块被应用于多个型号任务中,在实践中得到了验证,能够正确、快速地完成飞控计算机中模拟量、离散量和 RS422 串行接口信号的处理。

### 参考文献:

- [1] 宋翔贵,张新国. 电传飞行控制系统[M]. 北京:国防工业出版社,2003.
- [2] 王国静,成书锋. 某三余度计算机及其接口模块工作模式设计[J]. 航空计算技术,2012,42(2):113-116.
- [3] 李哲英. DSP 基础理论与应用技术[M]. 北京:北京航空航天大学出版社,2002.
- [4] 靳 越. DSP 应用技术研究[J]. 张家口职业技术学院学报,2007,20(1):36-38.
- [5] Frantz G. Digital signal processor trends[J]. IEEE Micro, 2000,20(6):52-59.
- [6] 江思敏. TMS320LF240x DSP 硬件开发教程[M]. 北京:机械工业出版社,2005.
- [7] TI Company. TMS320C6000 peripherals reference guide[M]. US:Texas Instrument,2003.
- [8] TI Company. TMS320C6415 data sheet[M]. US:Texas Instrument,2003.
- [9] 国澄明,李铁盘,朱永松,等. 基于 TMS320C6415 的图像匹配处理机的设计和实现[J]. 红外与激光工程,2005,34(4):481-485.
- [10] 崔旭涛,杨日杰,何 友. 基于 DSP+FPGA 的信号处理实验系统研制[J]. 仪器仪表学报,2007,28(5):918-922.
- [11] 鄢永明,曾 云,赵建业. FPGA 器件结构及系统集成研究[J]. 吉首大学学报(自然科学版),2006,27(2):77-79.
- [12] Zuchowski P S, Reynolds C B, Grupp R J, et al. A hybrid ASIC and FPGA architecture[C]//Proceedings of the 2002 IEEE/ACM international conference on computer-aided design. New York, NY, USA: ACM,2002:187-194.
- [13] 罗 伟,吴森堂. 无人机嵌入式飞行控制系统软件设计方法[J]. 计算机测量与控制,2011,19(12):3169-3171.
- [14] 赵菲菲,田梦君,李 侦. DSP 的飞控系统信号处理模块设计[J]. 机械与电子,2010,28(4):17-20.


(上接第 58 页)

watershed algorithm and contour information[C]//Proceedings of international conference on image processing. Kobe, Japan:[s. n.],1999:405-409.

- [9] 马丽红,张 宇,邓健平. 基于形态开闭滤波二值标记和纹理特征合并的分水岭算法[J]. 中国图象图形学报,2003,8(1):77-83.

- [10] 王 娜. 医学图像分割方法研究[J]. 价值工程,2011(19):156-156.
- [11] Shafarenko L, Petrou M, Kittler J. Automatic watershed segmentation of randomly textured color images[J]. IEEE Transactions on Image Processing,1997,6(11):1530-1544.
- [12] 张翠萍,杨善超. 叶类中药显微图像的阈值分割和自动分类[J]. 计算机工程与科学,2012,34(11):114-119.

## 基于TMS320 C6415的飞控计算机接口模块设计

作者: [董妍](#), [杨菊平](#), [DONG Yan](#), [YANG Ju-ping](#)  
作者单位: [中航工业西安航空计算技术研究所, 陕西 西安, 710119](#)  
刊名: [计算机技术与发展](#)   
英文刊名: [Computer Technology and Development](#)  
年, 卷(期): 2014(6)

本文链接: [http://d.wanfangdata.com.cn/Periodical\\_wjfz201406015.aspx](http://d.wanfangdata.com.cn/Periodical_wjfz201406015.aspx)