

# PEX8311 芯片在图像模拟源中的应用

申得玉<sup>1,2,3,4</sup>, 张善从<sup>2,4</sup>

- (1. 中国科学院 光电研究院, 北京 100094;
2. 中国科学院 空间应用工程与技术中心, 北京 100094;
3. 中国科学院 研究生院, 北京 100094;
4. 北京国科环宇空间技术有限公司, 北京 100190)

**摘要:**针对一些基于 FPGA 的图像模拟源只能通过上下电来控制发送数据的局限性,文中搭建了一套测试系统,该系统分为 FPGA 逻辑数据源模块和 PC 上位机软件两部分。FPGA 逻辑数据源模块负责模拟数据的生成和发送;PC 上位机软件负责对 FPGA 逻辑数据源模块的控制;两部分之间通过 PEX8311 芯片进行交互。采用 PEX8311 芯片,连接 PC 上位机软件和 FPGA 逻辑,通过 PC 上位机软件向 PEX8311 发送指令,利用 PEX8311 将指令传给 FPGA,实现了 PC 上位机软件与 FPGA 板卡之间的交互,实现了 PC 机对 FPGA 逻辑的灵活控制,使得图像模拟源能够被灵活控制发送数据,也使测试人员能够更好地测试数据传输设备功能并及时发现漏洞。

**关键词:**PCIE; PEX8311; FPGA; 图像模拟源

中图分类号:TP399

文献标识码:A

文章编号:1673-629X(2013)10-0143-03

doi:10.3969/j.issn.1673-629X.2013.10.036

## Application of PEX8311 Chip in Image Emulator

SHEN De-yu<sup>1,2,3,4</sup>, ZHANG Shan-cong<sup>2,4</sup>

- (1. Academy of Opto-electronics, China Academy of Science, Beijing 100094, China;
2. Technology and Engineering Center for Space Utilization, Chinese Academy of Science, Beijing 100094, China;
3. Graduate University of Chinese Academy of Science, Beijing 100094, China;
4. Beijing Trans-universe Space Technology Co., Ltd., Beijing 100190, China)

**Abstract:** For the limitation that some image emulators based on FPGA are controlled to send data only through power on and off, a test system is set up. The system is divided into two parts of the FPGA logic data source module and PC software module. FPGA logic data source module is responsible for the generation and the sending of simulation data; PC software module is responsible for the control of FPGA logic data source module. The two parts interact through the PEX8311 chip. The system adopts PEX8311 chip, connects the PC host computer software and FPGA logic, sends instructions to the PEX8311 chip via a PC host computer software, and the instructions will be passed to the FPGA logic via the PEX8311 chip, realizing the control of the FPGA logic by the PC and realizing the interaction between the FPGA devices and the PC, not only making the image emulator to be controlled flexibly to send data, but also making test engineers better test the function of the data transmission devices and detect the vulnerability.

**Key words:** PCIE; PEX8311; FPGA; image emulator

## 0 引言

文中的图像模拟源用于模拟卫星上的图像数据,应用于有效载荷数据处理与传输系统上天之前的地面测试,是有效载荷数据处理与传输系统地面测试阶段重要的设备。一些基于 FPGA 的图像模拟源只能通过

上下电来控制发送数据,通过传输设备下行后,导致接收的模拟数据包前面部分包丢失;另外,这类模拟源中的不同类型数据包,上电后全部同时向外发送,无法模拟传输单个载荷或部分载荷的数据情况。

文中应用了 PEX8311 芯片的图像模拟源,可以在

收稿日期:2012-12-13

修回日期:2013-03-16

网络出版时间:2013-05-09

基金项目:国家“863”高技术发展计划项目(2008AA12A221)

作者简介:申得玉(1989-),男,山西临汾人,硕士研究生,研究方向为空间信息处理;张善从,博士,研究员,载人航天空间应用系统副总设计师,研究方向为空间电子技术。

网络出版地址: <http://www.cnki.net/kcms/detail/61.1450.TP.20130509.1101.059.html>

模拟源上电和下行接收设备准备完毕后,通过 PC 上位机软件控制,发出让 FPGA 发送所选数据模式的指令,实现了通过 PC 上位机软件对模拟源发送数据的灵活控制,使测试人员更好地测试有效载荷数据处理与传输功能并及时发现漏洞。

## 1 系统概述

模拟源是有效载荷数据处理与传输测试系统的重要设备,有效载荷数据处理与传输测试系统分为图像模拟源、数据传输设备、数据接收设备,图像模拟源是负责对有效载荷数据处理与传输测试系统提供图像源数据。

模拟源系统分为 FPGA 逻辑数据源模块和 PC 上位机软件两部分。FPGA 逻辑数据源模块负责模拟数据的生成和发送;PC 上位机软件负责对 FPGA 逻辑数据源模块的控制;两部分之间通过 PCIE PEX8311 芯片进行交互。

FPGA 和 PEX8311 之间通过 Local Bus 来连接、发送和接收命令及数据,其中 FPGA 主要控制 Local Bus 的运行<sup>[1]</sup>。文中在研究 Xilinx FPGA 芯片中 PCI Express 固核<sup>[2-4]</sup>等 PCIE 设备实现的基础上,设计了该系统的控制核心 Local Bus 控制器,该控制器通过 FPGA 采用 VHDL 实现;FPGA 选用 Altera 公司的 Stratix II EP2S30F672I4,具有低功耗、低成本的特点。图 1 为系统拓扑图。

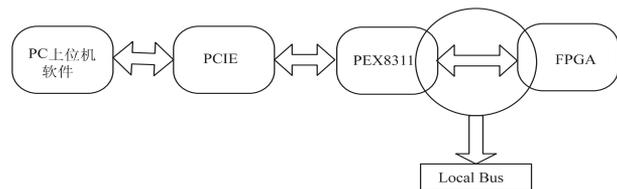


图 1 模拟源系统拓扑

## 2 PEX8311 芯片介绍

PCI Express 作为面向芯片间和板间互连的、高性能、点对点、基于报文交换的新型 I/O 互连技术,已被公认为行业的标准<sup>[5-7]</sup>。在数据传输模式上,PCIE 总线采用独特的双通道传输模式,即独立的发送和接收,与全双工模式相似。同时由于 PCIE 具有电源消耗低、在软件上向后兼容 PCI 等优点,使得其正逐步取代 PCI 总线被应用在高性能的嵌入式系统中<sup>[8]</sup>。

PEX8311 是 PLX 公司的一款 x1 的 PCI Express 接口芯片,本地端总线频率最高可达 66 MHz,数据位宽为 32 bit。PEX8311 有主模式、从模式和 DMA 三种数据传输模式,可灵活、方便地与各 CPU, FPGA 和 ASIC 无缝连接,实现高速传输<sup>[9]</sup>。

PEX8311 芯片的 Local Bus 端具有 32 位数据总线

宽度和 66 MHz 时钟频率,接口模式由 MODE0 和 MODE1 两个管脚确定。PEX8311 支持三种局部总线数据传输模式:单周期模式、四周期突发模式、连续突发模式<sup>[10-11]</sup>。

DMA 传输数据使传输任务从主控设备中解脱出来,由短且有效的传输描述符来承担,让主控设备可以有时间去处理其他事件。PEX8311 有两个 DMA 通道,可以同时处理两侧总线上要求的传输,免去外部设备的等待。另外,DMA 传输可以与主模式和从模式传输同步操作,但后者比 DMA 传输优先级高<sup>[11]</sup>。本设计 PCIE 接口采用单周期从传输模式,Local Bus 总线接口采用 C 模式,即非复用的地址/数据总线模式。

## 3 系统软件设计

### 3.1 FPGA 逻辑程序设计

FPGA 逻辑程序在 Quartus II 8.0 环境下开发,使用 VHDL 编写,程序模块划分为 1 个顶层模块和 4 个底层模块,每个程序模块负责不同的功能。

顶层逻辑模块通过调用其他逻辑模块来实现整个 FPGA 逻辑系统的功能;数据源模块负责数据源的打包、编码、发送,包含九种数据模式,每种模式数据格式不相同;时钟分频模块为其他模块提供所需不同频率时钟;PEX8311 芯片控制模块控制 PCIE 接口部分的读写,即对 PEX8311 芯片进行控制,实现 PCIE 总线的关键是对 PEX8311 的控制;Local Bus 寄存器模块负责将 PEX8311 接收的地址和数据信号转化为控制数据源模块中不同数据模式的控制使能信号。

(1) Local Bus 控制信号介绍。

程序中主要用了以下控制信号:

LCLK:时钟信号;

Hold:为请求控制总线信号,该信号负责从 FPGA 向 PEX8311 发出控制总线的请求指令;

Holda:为 PEX8311 响应 FPGA 请求的信号;

BLAST:为最后一个数据的同步信号;

LD[31:0]:为数据线信号;

LA[31:2]:为地址线信号;

ADS:为地址选通信号;

Ready:为数据有效信号;

LW/R:为读写控制信号。

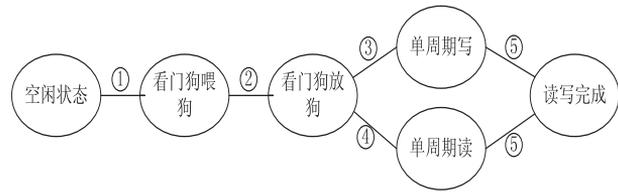
(2) Local Bus 总线读写操作介绍。

Local Bus 总线操作有单次读写和 Burst 读写方式,本设计中采用单次读写设计用来传输 FPGA 内部的寄存器读写控制,这些寄存器是用于配置各逻辑模块的功能控制,通过 CPU 或软件来实时控制。

(3) Local Bus 状态机设计及工作流程。

通过编写状态机来对 PEX8311 的读写进行控制,

Local Bus 状态机有六个状态,图 2 为 PEX8311 的单周期读写时序控制状态机状态转移图。



状态转移条件:①Hold = '1'; ②ADS = '1'; ③LW = '1'; ④LR = '1'; ⑤BLAST = '1'

图 2 PEX8311 单周期读写时序控制状态转移图

在空闲状态中,Ready 置为 0,即数据无效;Hold 被置为 1 时,状态转移到看门狗喂狗状态,看门狗计数信号被复位,Holda 被置为 1;当 ADS 被置为 1 时,状态转移到看门狗放狗状态,开始看门狗放狗;当 LW 被置 1 时,状态由看门狗放狗状态转移到单周期写状态;当 LR 被置 1 时,状态开始由看门狗放狗状态转移为单周期读状态;读状态或写状态下,须置 Ready 为 1,表示读写数据信号有效;当 BLAST 被置 1 时,即信号有效时,状态从写状态或读状态转移到读写完成状态,在此状态下,Ready 被置为 0;当 Hold 被置为 0 时,表明 PEX8311 不再请求本地总线,转到空闲状态。

(4) 控制模拟源数据发送模块设计及工作流程。

PEX8311 芯片控制模块将上位机软件写入的寄存器地址和数据传递给 Local Bus 寄存器模块,在此模块中,事先约定的 9 个地址和数据对应 9 种数据模式的发送使能信号,比如模式一数据发送指令约定的寄存器地址为 00007000h,数据值为 00000001h,当 PEX8311 传递来的地址和数据与约定模式一的地址和数据对应时,将触发模式一的发送使能信号(model\_en1)将其置为 1,进而使数据源模块中模式一数据开始发数;所有模式的停止指令约定的寄存器地址为 00007004h,数据值为 00000005h,当 PEX8311 传递来的地址和数据与约定停止的地址和数据值对应时,将触发所有模式的发送/停止使能信号(model\_en1)将其置为 0,进而使数据源模块中所有模式数据停止发数。

3.2 上位机软件程序设计

PEX8311 板卡读写是通过调用 WinDriver 内部 API 函数,其封装了 PEX8311 板卡的驱动函数,本软件系统包括检测 PEX8311 设备、打开 PEX8311 设备、读/写 PEX8311 地址和数据、关闭 PEX8311 设备。

系统所用到的 API 函数如表 1 所示<sup>[12]</sup>。

其中,PlxBusIopWrite( ) 中参数 HANDLE hDevice 表示已打开的 PCIE 设备的句柄;IOP\_SPACE IopSpace 表示 PCIE-to-Local Space 0/1 映射空间;U32 address 表示若 bRemap = FALSE,代表 IOPSpace 相对地址,否则为绝对地址;BOOLEAN bRemap 表示绝对地址与相

对地址布尔值;VOID \* pBuffer 表示指向用户用于存放读取数据的缓冲区;U32 ByteCount 表示读取的数据量大小;ACCESS\_TYPE AccessType 表示读数据方式,支持本地总线使用 8 位、16 位或 32 位进行传输。

表 1 系统所用 API 函数列表

API 函数	描述
PlxPciDeviceFind( DEVICE_LOCATION * pDevice, U32 * pRequestLimit)	首先在 PCI 总线上寻找 PLX 公司的 PCI 接口芯片,获得一个指向 DEVICE_LOCATION 类型的指针变量 pDevice
PlxPciDeviceOpen( DEVICE_LOCATION * pDevice, HANDLE * pHandle)	打开这个设备,获得一个句柄 * pHandle
PlxBusIopWrite( HANDLE hDevice, IOP_SPACE IopSpace, U32 address, BOOLEAN bRemap, VOID * pBuffer, U32 ByteCount, ACCESS_TYPE AccessType)	往总线写数据
PlxPciDeviceClose( HANDLE hDevice)	程序结束时,与 PlxPciDeviceOpen() 相对应,释放该设备

软件开发工具为 Visual Studio 2008,基于 MFC,界面如图 3 所示,界面左上区有识别 PCIE 卡信息区;下半区为选择要发送的载荷数据模式,右上区为开始/结束指令按钮,点击“RUN”,使 FPGA 模拟源开始发送所选择数据模式的有效载荷数据,运行时间开始计时;点击“STOP”则停止发送,运行时间清零。



图 3 模拟数据源控制软件界面图

4 测试结果

通过对模拟源发送、传输、下行等整个系统的测试,上位机软件发送指令控制 FPGA 发送数据准确无误,整个系统运行稳定,未发现异常情况,满足了该系统通过 PC 上位机软件对模拟源发送数据的灵活控制。

利用两次开发语言开发的 VC 插件,实现了 VC 与数据库 SQL2005 的连通,VC 场景中选择相应的加工设备,实现自动获取当前设备的时间配置和数据库中该设备的时间配置,可以根据实际需求更改仿真参数的配置,将数据库仿真数据更新到当前场景中选中的加工设备,也可以将新配置的数据更新到数据库。通过虚拟仿真系统进行物流统计分析,产生科学统计的报表,验证前期的设计方案,为进一步优化提供参考,通过选择不同布局类型,验证不同方案下流水线性能。

### 3 结束语

通过 VSFMA 系统实现了多阶段仿真,可以对比同一现实系统的多种不同策略、方案,在系统多个性能参数方面的异同和差别的验证,定性和定量地对多个方案进行直观分析评价,为决策者提供全面、可信的参考依据。尤其针对尚未建成的车间,车间设计方案未最终确定的情况,借助基于 VC 的物流仿真系统,实现快速建模、仿真,从根本上解决现实车间设计早期的仿真涉及较大的返工工作量的问题。同时也为后续一系列施工、验收、生产运行等各环节仿真打好基础。VS-FMA 系统已在一家用于回转体工件加工的新建自动化制造车间的布局与物流设计中,取得初步效果。

(上接第 145 页)

图 4 为系统测试结构及数据流向图。

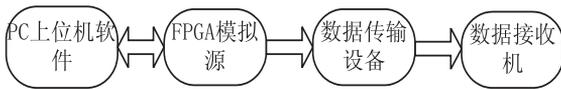


图 4 系统测试结构及数据流向图

### 5 结束语

文中将 PEX8311 芯片应用到图像模拟源,编写了 FPGA 的逻辑控制程序,并开发了上位机应用程序,经测试运行状态正常,稳定性强。成功实现了通过 PC 上位机软件对模拟源发送数据的灵活控制,能够更好地测试数据传输设备功能并及时发现漏洞。

#### 参考文献:

- [1] 刘 铎. 基于 FPGA 的 PEX8311 的 LBS 控制器的实现[J]. 现代电子技术, 2011, 34(19): 97-99.
- [2] Cartigny J, Ingelrest F, Simplot-Ryl D. Localized LMST and RNG based minimum-energy broadcast protocols in ad hoc networks[J]. Ad Hoc Networks, 2005, 3(1): 1-16.
- [3] 李 政, 李德英. 无线自组织网络中能量有效的广播与组播[J]. 软件学报, 2010, 21(8): 2023-2036.

#### 参考文献:

- [1] 潘 磊. 变速箱装配线车间虚拟规划仿真[D]. 南昌: 华东交通大学, 2006.
- [2] 陈 奎. 虚拟工厂规划仿真系统的研究与实现[D]. 杭州: 杭州电子科技大学, 2009.
- [3] 张 庆. 虚拟制造技术在车间设计中的应用[J]. 制造业自动化, 2011, 33(11): 100-102.
- [4] 熊光楞, 徐晓萍. 计算机仿真在制造车间设计中的应用[J]. 计算机仿真, 1996, 13(2): 41-48.
- [5] 王雪兰. 基于 Flexsim 的凸轮轴生产物流系统仿真[D]. 武汉: 武汉科技大学, 2008.
- [6] 杨 堃. 流水线型制造企业生产物流系统仿真与应用研究[D]. 重庆: 重庆大学, 2008.
- [7] 黄辉祥. 制造单元的三维可视化重构及其仿真技术的研究[D]. 广州: 广东工业大学, 2010.
- [8] 何 迪. 基于 DELMIA 的船厂生产三维仿真[D]. 上海: 上海交通大学, 2012.
- [9] 祁宏赞. Flexsim 在连接器制造单元仿真中的应用研究[D]. 上海: 上海交通大学, 2010.
- [10] 朋学琴. 可重构制造系统的设施布局优化方法研究[D]. 重庆: 重庆大学, 2010.
- [11] 王国新, 宁汝新, 王爱民. 面向可重构制造单元的仿真建模技术的研究[J]. 系统仿真学报, 2007, 19(17): 3894-3898.
- [12] 黄辉祥. 可重构制造系统的关键技术研究[D]. 兰州: 兰州理工大学, 2010.

- [4] Ramanathan R. On the performance of ad hoc networks with beam forming antennas[DB/OL]. 2001. <http://www.ir.bbn.com/~ramanath/pdf/mobihoc01-beamform.pdf>.
- [5] Budruk R, Anderson D, Shanley T. PCI Express 系统体系结构标准教材[M]. 北京: 电子工业出版社, 2005.
- [6] 马鸣锦, 朱剑冰, 何红旗, 等. PCI、PCI-X 和 PCI Express 的原理及体系结构[M]. 北京: 清华大学出版社, 2007.
- [7] 许 军, 李玉山, 贺占庄, 等. PCI-Express 总线技术研究[J]. 计算机工程与科学, 2006, 28(5): 141-143.
- [8] 刘 娟, 田 泽, 黎小玉. PCI-E 接口驱动软件设计与实现[J]. 计算机技术与发展, 2012, 22(8): 53-55.
- [9] Datasheet; PLX. ExpressLane PEX8311 AA PCI Express-to-Generic Local Bus Bridge Data Book, Rev 1.0[M]. [s. l.]: [s. n.], 2009.
- [10] PLX Technology Inc. PCI express hardware development kit version1.0 alpha[EB/OL]. 2005. <http://www.Plxtech.com>.
- [11] 黄小红, 李 峰, 倪卫芳. PEX8311 芯片数据传输研究[J]. 电子工程师, 2007, 33(10): 64-67.
- [12] PLX Technology Inc. PCI SDK Software Development Kit Programmer's Reference Manual version 4.40[M]. [s. l.]: [s. n.], 2006.

# PEX8311芯片在图像模拟源中的应用

作者: [申得玉](#), [张善从](#), [SHEN De-yu](#), [ZHANG Shan-cong](#)  
作者单位: [申得玉, SHEN De-yu\(中国科学院 光电研究院, 北京 100094; 中国科学院 空间应用工程与技术中心, 北京 100094; 中国科学院 研究生院, 北京 100094; 北京国科环宇空间技术有限公司, 北京 100190\)](#), [张善从, ZHANG Shan-cong\(中国科学院 空间应用工程与技术中心, 北京 100094; 北京国科环宇空间技术有限公司, 北京 100190\)](#)  
刊名: [计算机技术与发展](#)

---

ISTIC

英文刊名: [Computer Technology and Development](#)

---

年, 卷(期): 2013(10)

本文链接: [http://d.g.wanfangdata.com.cn/Periodical\\_wjfz201310036.aspx](http://d.g.wanfangdata.com.cn/Periodical_wjfz201310036.aspx)