

应用于集成电路设计的遗传算法研究

吕琳君, 张 瑛

(南京邮电大学 功率与射频微电子研究中心, 江苏 南京 210003)

摘要:随着集成电路规模的不断增大,其设计成本越来越高,设计周期也随之变得更长,以遗传算法为代表的现代优化算法提供了一种提升电路设计效率的有效途径。文章从描述具体电路实例入手,阐述了遗传算法应用于模拟、射频与数字集成电路设计中的研究现状和成果。针对集成电路设计不同应用方向,深入探讨了各种电路的拓扑结构,以及算法在编码方式、适应度函数和交叉机理等方面的改进,并对遗传算法在未来集成电路设计中的应用进行了展望。

关键词:遗传算法;集成电路;优化设计

中图分类号:TN432

文献标识码:A

文章编号:1673-629X(2013)04-0033-006

doi:10.3969/j.issn.1673-629X.2013.04.008

Research of Genetic Algorithm Applied in Integrated Circuit Design

LÜ Lin-jun, ZHANG Ying

(Power and RF Microelectronic Lab, Nanjing Univ. of Posts and Telecomm., Nanjing 210003, China)

Abstract: As the scale of integrated circuits is increasing, it makes higher design costs and longer design cycles. Modern optimization algorithm provides an effective way to improve the efficiency of circuit design, which is represented by the genetic algorithm. From the beginning of the description of the specific circuit, it describes genetic algorithm research status and results in analog, RF and digital IC design. Focusing on different applications, deeply discuss the circuit topology structure and the algorithm improvement in coding method, fitness function and cross mechanism, etc. And finally a perspective for the genetic algorithm application in the future integrated circuit design is dressed out in the paper.

Key words: genetic algorithm; integrated circuit; optimization design

0 引言

随着芯片制造技术的飞速发展,集成电路(Integrated Circuit, IC)的规模越来越大,设计的复杂性呈指数型增长,提高设计生产率已成为集成电路设计业的主要目标。集成电路的设计主要依靠集成电路设计人员通过人为修改电路的元件参数以及电路的结构进行优化,并经过反复实验之后才能满足和提高整个商用芯片的性能,这样会耗费很多的人力和计算资源。以遗传算法(Genetic Algorithm, GA)为代表的现代优化算法能够以较少的资源实现电路的自动设计优化,降低硬件成本的同时大大缩短设计周期。

将遗传算法应用于集成电路设计需要考虑几个关键问题:首先,电路拓扑结构的选择决定了遗传算法能

否很快收敛到全局最优解;其次,集成电路设计优化通常为多目标优化,而各个目标要求之间是相互矛盾的,只能通过遗传算法对多个目标相互权衡获得最优解,所以遗传算法目标函数的确定以及整体适应度函数的选择很重要;最后,编码是遗传算法的一个关键步骤,影响到交叉、变异算子等遗传算子的运算方法,很大程度上决定了遗传进化的效率。传统的遗传算法会因部分个体的过分早熟使种群陷入局部最优,最终降低收敛速度。从上面几个关键问题着手对遗传算法进行改进,能够提高算法的效率并且保证算法的全局收敛性。文中从一些新的改进技术方面对遗传算法在集成电路优化设计中的研究现状进行了综述,并对它们的应用前景进行了讨论。

1 遗传算法的基本原理

遗传算法是美国的 J. Holland 教授首先提出的,它是一类借鉴生物界自然选择和自然遗传机制的随机化搜索方法。虽然遗传算法有不同的编码方案、选择策

收稿日期:2012-08-06;修回日期:2012-11-10

基金项目:江苏省高校自然科学研究面上项目(11KJB510019)

作者简介:吕琳君(1986-),女,江苏南通人,硕士研究生,研究方向为集成电路智能优化设计;张 瑛,讲师,研究方向为集成电路设计。

略和遗传算子,但是遗传算法的一般操作过程是由初始化、选择、交叉和变异四个部分组成,算法基本流程图如图 1 所示。

1) 初始化。遗传算法的初始化就是产生初始种群的过程,即从代表问题可能潜在的解集里随机选择一组解作为初始种群。

2) 选择。选择就是从群体中选择优胜的个体淘汰劣质的个体。选择操作是建立在群体中个体的适应度评估基础上的。

3) 交叉。交叉是指把两个父代个体的部分结构加以替换重组而生成新个体的操作。交叉操作是遗传算法产生新个体的主要手段。

4) 变异。变异是从父代中选择一个个体进行变异,产生新的个体。变异操作能够维持遗传算法群体多样性。

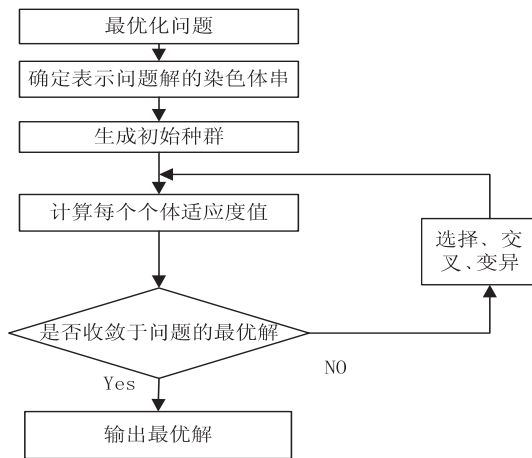


图 1 算法基本流程图

2 遗传算法在集成电路设计中的应用

遗传算法是通过模仿自然界的选择与遗传机理来寻找最优解的,其主要优点是:

1) 整体搜索策略和优化搜索方法不依赖于梯度信息或其它辅助知识,只受目标函数和相应的适应度函数的影响;

2) 具有并行性和更好的全局寻优能力,对问题种类有很强的鲁棒性;

3) 采用概率的变迁规则,直接对对象进行操作,能够自适应地调整搜索方向。

遗传算法的这些优点为复杂系统问题的求解提供了通用的框架。现在,遗传算法已经在集成电路的自动优化设计领域得到了广泛应用。

下面从遗传算法的编码方式、适应度函数的选取以及电路拓扑结构的选择等方面对模拟集成电路、射频集成电路和数字集成电路中的应用研究现状分别进行阐述。

2.1 遗传算法在模拟集成电路中的应用

在参数最优化方面,模拟集成电路以往大都采用 Constrained Quasi - Newton Method (CQN)、Sequential Quadratic Programming (SQP) 等算法,这些算法要求有较好的迭代初值,但需要把系统约束方程转化为非约束方程来处理,会降低求解效率,而遗传算法在解决约束化非线性最优问题上却有很强的适用性。因此,遗传算法的应用能够为模拟集成电路提供新的设计实现方法和技术^[1]。

作为模拟集成电路中应用最广泛的单元模块运算放大器 (Operational Amplifier, OPA), 其优化对象属于多目标优化范畴,设计中可以将多目标优化问题嵌入到遗传算法中,遗传算法凭其强大的全局搜索能力,能够极大地提高 OPA 的设计效率,实现对电路自动合成。为了能够同时使增益、功耗及面积等多个设计目标在合理的取值范围内同时达到最优, R. S. Zebulum 等对密勒补偿二级运放中晶体管的尺寸、偏置电流和补偿电容进行取值范围内的等分离散取值,这些参数的离散的取值能使遗传算法在有一定限制的空间范围内进行全局搜索,从而找到最优解^[2]。优化结果与手动设计相比,实验结果表明采用 GA 优化得到的多个电路性能更接近所要求的设计目标。对于三级运算放大器, Zebulum 等采用了同样的设计思路对其进行优化,能使电路的功耗降低到 $10\mu\text{W}$ 以下^[3]。但上述优化方法精度不够,而且在迭代过程中收敛到全局最优解也需要耗费大量时间。M. S. Taherzudeh 等提出将 GA 和仿真工具 HSPICE 相结合,其中 HSPICE 作为适应度的评估工具对没有精确解析方程的时域性能进行评估,此设计方法提高了运放的精度和收敛速度^[4]。

基于仿真软件的优化设计方法的优点是采用了更精确的器件模型,但由于解空间巨大,往往需要多个工作站并行地进行仿真和评估,所耗费的时间也是惊人的^[5]。因此, M. J. Krasnicki 等提出采用一种基于电路性能解析方程的遗传算法来实现电路优化,这种方法设计时间短,所优化的性能指标最终也能得到一定改善^[6]。在设计目标不是非常苛刻时,采用基于方程的方法设计二级运放一般只需要 $2 \sim 3\text{s}$ 的 CPU 运行时间,这大大缩短了运放的设计周期^[7]。从上述方法可以看出,将电路仿真软件和电路性能解析方程式相结合的方法不仅能够进一步提高仿真结果的精度,又能缩短设计周期。但因遗传算法本身的一些局限性,在寻优过程中 GA 很容易早期就收敛到局部最优解,最终导致搜索结果无法达到全局最优。

近期很多研究者基于电路仿真软件和电路性能解析方程式,对算法提出了很多改进。郑维山等提出一种新的电路参数自动生成和优化的方法,该方法采用

了基于小生境的遗传算法对二级运算放大器进行优化^[8],采用如下的编码方式:每条染色体是一组电路未知设计参数(包括晶体管的尺寸、电容值和偏置电流)的集合,其中每个参数采用二进制代码表示,因此每条染色体则代表一种电路设计方案。算法的适应度函数是由每个性能指标的目标函数相乘得到,如式(1),其中最大化和最小化目标函数分别如式(2)和式(3)。

$$F = \prod_i f_i \quad (1)$$

$$f_i = (1 - e^{-c/a_i}) \quad (2)$$

$$f_i = (1 - e^{-a/c_i}) \quad (3)$$

其中, c_i 是由染色体解码后计算获得的性能值, a_i 是设计的目标值。

小生境淘汰技术是指当两个个体的海明距离小于预先指定的小生境距离 J 时,对其中适应度较小的个体施加一个惩罚函数,使其极大地降低适应度值。这样在进化过程中适应度差的个体经处理后被淘汰的概率极大,从而在距离 J 之内只存在一个优良个体。基于小生境的遗传算法既维护了群体的多样性,又使各个个体之间保持一定的距离,并使得个体能够在整个约束空间中能分散开来,从而增强算法的全局搜索能力。实验结果表明,在 1.8G 主频,256M 内存的 P4 上,完成整个优化过程的时间大约为 2min。

基于电路性能解析方程的方法缩短了优化时间,但其所得到的最优解与真实仿真中的目标结果相差很大。王建海等提出采用精英遗传算法(Elitist Genetic Algorithm, EGA)作为设计工具^[9],其引进了“精英选择”策略,它是把群体在进化过程中迄今出现的最好个体(称为精英个体)不进行配对交叉直接复制到下一代中,这样能够防止当前群体的最优个体在下一代发生丢失,使 GA 不能收敛到全局最优解。研究中所选适应度函数是由每一个性能指标的目标函数乘以权重系数相加得到,如式(4),而权重系数是随上次迭代种群中所有个体目标值的平均值变化的,如式(5)。

$$\text{Fitness}(x) = \sum_{i=1}^n W_i \cdot \text{Fit}_i(x) \quad (4)$$

$$W_{i,t} = a \cdot W_{i,t-1} + (1 - a)(1 - \overline{\text{Fit}}_{i,t-1}) \quad (5)$$

其中 $W_{i,t-1}$ 是上次迭代的权重系数, a 是 0 到 1 之间的控制系数, $\overline{\text{Fit}}_{i,t-1}$ 则是上次迭代种群中所有个体目标值的平均值。文中采用的交叉方式是多点交叉方式,即将染色体之间不同参数对应的二进制码进行交叉。交叉概率随着迭代次数的增加而增加,如式(6)。这种交叉机理可以避免局部收敛。

$$P_m(t) = P_{m0} \cdot e^{-k2 \cdot t1 - t2} \quad (6)$$

实验以二级运放作为优化目标,通过 HSPICE 进行模拟仿真验证,结果表明 EGA 的设计方法能够对晶

体管的尺寸进行更精确的搜索,整个设计共花了 6 个小时,但主要时间是花费在 HSPICE 仿真上。

自适应免疫遗传算法(Adaptive Immune Genetic Algorithm, AIGA)是 GA 的一种新的改进方法,求解过程是模拟生物免疫系统产生大量抗体以排除抗原的过程。AIGA 中采用的是一种克隆选择机制,其中抗体(即优化问题的解)选择概率和整体适应度函数成正比,适应度值越大,抗体选择概率就越大。选择最好的个体直接复制到下一代中,但放弃抗体亲和力(即抗体和抗原的匹配程度,其中优化问题的目标函数和约束条件看作“抗原”)差的个体。基于 AIGA,徐海琴等提出了一种胚胎电路拓扑结构图对低通滤波器进行优化设计,通过分层设置来自动优化设计电路,如图 2 所示^[10]。该算法对所有元件进行编码,每个元件的编码格式是 $C_{ij} = [\text{type}_{ij}, \text{value}_{ij}]$,其中 type_{ij} 是各种元件的类型数(元件类型是开关、电阻、电感或电容), value_{ij} 是对应元件的参数值。适应度函数的选取,即抗体亲和力的设计如式(7)。

$$\min F = \sum_{m=1}^k \alpha(f_i) d(f_i) + \beta/s \quad (7)$$

$$\text{其中 } d(f_i) = |U_{\text{out}}(f_i) - U_{\text{goal}}(f_i)|。$$

上式中 f_i 是目标函数评估的取样频率, $\alpha(f_i)$ 是在频率 f_i 误差重要性的惩罚因子, β 是一个常量, s 是开关个数, $d(f_i)$ 是在频率 f_i 点上实际电压值和目标电压值之差。

AIGA 不仅克服了遗传算法应用中的早熟收敛问题,而且还克服了交叉算子和变异算子操作的盲目性,提高了遗传算法的全局搜索能力及收敛速度。AIGA 产生的最优电路(即亲和力最佳电路)如图 3 所示。

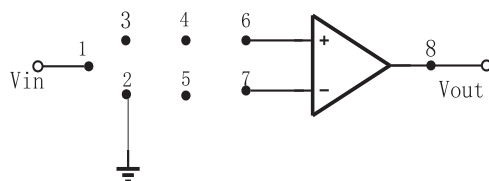


图2 低通滤波器的胚胎电路

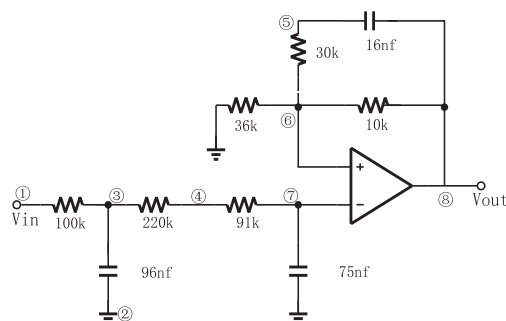


图3 最优低通滤波器

2.2 遗传算法在射频集成电路中的应用

传统的射频(Radio Frequency, RF)集成电路设计

方法是设计者基于专业知识和设计经验,经过反复多次的模拟试验对电路性能进行优化。这种设计方法不但需要很长的设计时间,而且还很难达到多项性能的最优化。随着现代优化算法的发展,人们可以通过计算机进行电路自动优化。这种优化技术最初应用于模拟集成电路的尺寸最优化,设计者可以通过某一优化算法进行电路尺寸自动搜索,直至电路性能达到设计要求。

SRFCC 工具是 2002 年 S. Kaitharam 等提出的射频 CMOS 电路自动合成工具^[11],优化过程中采用的评估工具是分级模拟性能评估器^[12]。应用 SRFCC 工具对低噪声放大器 (Low Noise Amplifier, LNA) 进行设计实验验证,得到三阶互调截点评估误差 8.0%;操作频率评估误差 2.7%;增益评估误差 7.7%。为了降低计算复杂度,王晓木等人提出了一种基于模糊遗传算法的 RFIC 优化设计的新方法^[13],该方法中引进了精英策略,而为了增加搜索的随机性,劣质的种群可以获得最多 2% 的变异几率。算法的特点在于将“模拟逻辑”作为评估器引入到遗传算法中。以 LNA 作为验证电路的实验结果表明与传统的 NSGA-II^[14] 达 18.8 小时的运算时间相比,而模糊 GA 只需 13.7 小时。

Kiyong Choi 等亦于 2002 年提出一种功率放大器 (Power Amplifier, PA) 的自动合成工具—Arsyn 工具^[15],它将局部搜索能力提高的遗传编程和有效的设计架构相结合对 PA 进行优化设计,其特点是采用了一种具有寄生认知能力的合成优化技术,以设计变量的形式将寄生效应加入到设计模型中。

功率放大器的非线性会使频谱扩展到信号带宽以外,从而干扰相邻通道,降低邻道泄漏比 (Adjacent Channel Leakage Ratio, ACLR) 性能。数字预失真技术是补偿 PA 最有前景的线性化技术之一,而采用自适应遗传算法更使得 PA 的数字预失真线性化技术不断发展完善^[16,17],数字预失真实现方法一般采用多项式法,通过遗传算法创建了多项式失真函数如式(8)。

$$\hat{f}(|v_i(t)|^2) = \hat{f}_a(|v_i(t)|^2) e^{j\hat{f}_\varphi(|v_i(t)|^2)} \quad (8)$$

其中,

$$\hat{f}_a(|v_i(t)|^2) = (\bar{A}_a + \tilde{A}_a) + (\bar{B}_a + \tilde{B}_a)|v_i(t)|^2 + (\bar{C}_a + \tilde{C}_a)|v_i(t)|^4 + (\bar{D}_a + \tilde{D}_a)|v_i(t)|^6 \quad (9)$$

$$\hat{f}_\varphi(|v_i(t)|^2) = (\bar{B}_\varphi + \tilde{B}_\varphi)|v_i(t)|^2 + (\bar{C}_\varphi + \tilde{C}_\varphi)|v_i(t)|^4 + (\bar{D}_\varphi + \tilde{D}_\varphi)|v_i(t)|^6 \quad (10)$$

在式(9)和(10)中, $\{\bar{A}, \bar{B}, \bar{C}, \bar{D}\}$ 定义遗传算法搜索空间中心, $\{\tilde{A}, \tilde{B}, \tilde{C}, \tilde{D}\}$ 则定义搜索空间范围。第 i 次迭代种群中的第 k 条染色体定义如式(11)。

$$\{\bar{A}_a(i, k), \bar{B}_a(i, k), \bar{C}_a(i, k), \bar{D}_a(i, k), \bar{B}_\varphi(i, k), \bar{C}_\varphi(i, k), \bar{D}_\varphi(i, k)\} \quad (11)$$

文献[16]的实验结果表明,未采用线性化技术时 ACLR 为 35dBc,采用随机搜索技术后 ACLR 提升到 43dBc,而采用遗传算法使 ACLR 能够超过 65dBc。

国内近几年唐守龙等提出了一种以遗传算法作为全局搜索方法、以性能方程作为评估器的 CMOS 混频器电路自动优化方法^[18,19]。该方法是通过搜索空间限定法实现器件宽和长变量的条件约束,而对于电路的其它设计参数,如偏置信号电流、本振信号振幅和负载电阻,则采用罚函数进行处理。对在解空间中无对应可行解的个体,计算其适应度时处以一个罚函数,从而降低该个体的适应度,使该个体被遗传到下一代群体中的机会减少。设计目标是最大化转换增益和线性度以及最小化噪声系数和功耗。整体适应度延用了模拟集成电路中适应度函数的选取,类似于上述式(1)~(3)。但是该方法预测的电路性能值与仿真结果之间存在一定偏差,方程的模型精度还有待于提高,并且电路表示法的选择、适应度评估技术以及搜索方法在实际操作中还不是很明了。

近期 J. Palecek 等提出一种基于辅助电路设计方法的遗传算法^[20],进行了两种电路的设计优化:15.12GHz 单刀双掷 (SPDT) 开关设计和 5GHz 的单片微波集成电路 (MMIC) 低噪声放大器设计。MMIC LNA 设计中,优化目标是最小化噪声系数和漏极电流以及最大功率增益和电路稳定性;SPDT 开关设计中,优化目标是设计低插入损耗、高隔离以及低功耗的开关。由于两种电路的约束条件和优化模型不同,所以不同的规格参数采用了不同的适应度函数,并在适应度函数中引入了罚值。整体的 GA 模型是通过使总体适应度函数最小化达到优化目的。研究中采用的适应度函数如式(12)。

$$F_{\text{total}} = \sum_{i=1}^m W_i \frac{F_i}{F_{i \text{ average}}} \quad (12)$$

其中 W_i 是不同规格参数 i 的权重系数; F_i 是不同规格参数 i 的适应度; $F_{i \text{ average}}$ 是不同规格参数 i 的适应度平均值。实验结果证明与很多 ADS 内置优化器相比,遗传算法能够更加有效地辅助电路设计得到最优规格参数。

无源 RF 滤波器在射频发射机和接收机是很重要的部分,采用遗传算法优化设计 RF 滤波器可以降低设计成本。该方法将元件的寄生参数考虑在内,将优化问题明确以 ABCD 矩阵公式的形式^[21] 表示出来,如式(13)和式(14)。

$$\begin{bmatrix} A_{kp} & B_{kp} \\ C_{kp} & D_{kp} \end{bmatrix} =$$

$$\begin{bmatrix} 1 & & & 0 \\ j \cdot 2 \cdot \pi \cdot f \cdot C_{kp} + \frac{1}{R_{kp} + j \cdot 2 \cdot \pi \cdot f \cdot L_{kp}} & 1 & & \\ & & & \\ & & & \end{bmatrix} \quad (13)$$
$$\begin{bmatrix} A_{ks} & B_{ks} \\ C_{ks} & D_{ks} \end{bmatrix} = \begin{bmatrix} 1 & R_{ks} + j \cdot \pi \cdot L_{ks} + \frac{1}{j \cdot 2 \cdot \pi \cdot f \cdot C_{ks}} \\ 0 & 1 \end{bmatrix} \quad (14)$$

该设计中 J. Palecek 等采用 Matlab 中的射频工具箱对无源 LC 滤波器部分进行建模,但为考虑实际电路中的寄生参数,将有损无源 LC 滤波器模型放入电路,整个滤波器架构则被划分成两个双端口—并行双端口和串行双端口,如图 4 所示。

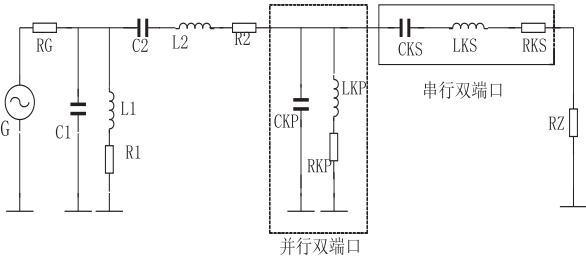


图 4 带通滤波器以及划分的两个双端口

遗传算法控制着常量(如电感染染色体长度、种群数、交叉率和变异率等)和成本函数的权重系数,其中成本函数是优化问题的评估函数,如式(15)。通过对研究中的数学模型—ABCD 矩阵进行重新定义,各种类型的无源滤波器都可以设计出来。为无源 RF 滤波器提供了很好的自动优化设计方法。

$$\text{Cost} = w_1 \cdot \text{Cost}_1 + w_2 \cdot \text{Cost}_2 + w_3 \cdot \text{Cost}_3 + w_4 \cdot \text{Cost}_4 \quad (15)$$

2.3 遗传算法在数字集成电路中的应用

数字集成电路可以很容易抽象出不同层次的逻辑单元,这种抽象大大促进了数字集成电路的设计自动化。从高层次的自动综合到最低层次的集成电路版图布局布线,都有较成熟和实用的自动设计软件工具。

最近几年,包志国等提出了采用遗传算法对具有代表性的全加器进行自动优化设计^[22,23]。所选用的电路拓扑结构图是将全加器中的每个逻辑门看作一个小单元,对于三输入两输出的全加器看成是一个 3 * 3 的二维单元数组,如图 5 所示。

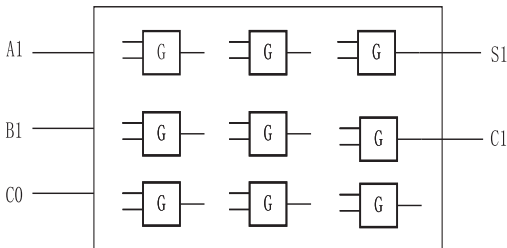


图 5 三输入的全加器的拓扑结构图

染色体用三个基因一组的一系列单元序列表示,第一、二两个基因代表主要输入端的可能,取值范围

在 0 到(主要输入端个数-1)内。对于单元组中的第三个基因,代表的是 10 种可能的逻辑门。交叉操作中采用的交叉方式是单元间的多点交叉。

算法的优化目标是得到 100% 正确的目标电路,以及关于复杂度、功率和时延的最大评估值的解决方法。适应度函数采用了两个函数 F_1 和 F_2 。 F_1 是正确的输出与所有测试数据的比率,如式(16)所示, F_2 则是关于电路复杂度、功率和时延的评估函数,如式(17)所示。

$$F_1 = \text{num_out} * 100 / \text{num_alltestdata} \quad (16)$$

$$F_2 = \left(\sum_{i \in N} (\text{ecv}_i) \right) * a_c + \left(\sum_{i \in N} (\text{epv}_i) \right) * a_p + \left(\sum_{j \in \text{Col}} \left(\min_{k \in \text{Row}} (\text{edv}_{j,k}) \right) \right) * a_d \quad (17)$$

当 $F_1 < 100$ 时, $F = F_1$; 当 $F_1 \geq 100$ 时, $F = F_1 + F_2$ 。适应度函数 F_1 将优化电路的输出响应与真值表中所想要的正确值进行了比较。如果所有的都相匹配,则 F_1 应该是 100。 F_2 则是以复杂度、功率和时延的评估形式来搜索最优解决方法。不同的评估值对应不同的门电路,即对应着不同的设计方法。此设计方法采用了特有的交叉方式、精确的适应度评估函数,可以发展成自适应系统以适应不断变化的操作环境。

3 结束语

以遗传算法为代表的现代优化算法能够在降低硬件设计成本的同时大大缩短设计周期。文中对近些年遗传算法在模拟、射频与数字集成电路设计中的应用进行了研究和阐述,较为细致地介绍了目前该领域的研究热点及难点,并针对不同应用中遗传算法的编码方式、适应度函数和交叉机理等关键技术进行了深入探讨。

目前优化算法在集成电路设计领域的应用虽然有了较大的发展,但还处于研究探索阶段,仍存在不少待解决的关键技术,譬如射频集成电路的性能建模非常复杂,而多目标优化问题中适应度函数的选择也直接影响到算法的收敛性以及收敛速度。将模拟电路的优化设计方法引入到射频电路设计中是一个可行性较大的解决途径,但是作为评估器的性能解析方程的建模依然是个难点,有待于更进一步的研究和探索。

参考文献:

- [1] 郑力新. 采用遗传算法的模拟集成电路参数最优设计[J]. 华侨大学学报, 1998, 19(2): 128-132.
- [2] Zebulum R S, Pacheco M A, Vellasco M. Synthesis of CMOS Operational Amplifiers through Genetic Algorithms[C]//Proceedings of the XI Brazilian Symposium on Integrated Circuit Design. [s. l.]: [s. n.], 1998: 125-128.
- [3] Zebulum R S, Pacheco M A, Vellasco M. A Multi-objective

- Optimisation Methodology Applied to the Synthesis of Low-power Operational Amplifiers[C]//Proceedings of the XIII International Conference in Microelectronics and Packaging. [s. l.]:[s. n.],1998.
- [4] Taherzadeh M S, Lotfi R, Zare H H. Design Optimization of Analog Integrated Circuits Using Simulation-based Genetic Algorithm[C]//Proc of International Symposium on Signals, Circuits and Systems. [s. l.]:[s. n.],2003:73-76.
- [5] Rutenbar R, Gielen G, Antao B. DARWIN:CMOS opamp Synthesis by means of a Genetic Algorithm[C]//Proceedings of the 32nd ACM/IEEE Conference on Design Automation. [s. l.]:[s. n.],2002:139-141.
- [6] Krasnicki M J, Phelps R, Hellums J R, et al. ASF: A practical simulation-based methodology for the synthesis of custom analog circuits[C]//Proc. of IEEE/ACM Int. Conf. on Computer-aided Design. [s. l.]:[s. n.],2001:350-357.
- [7] 解光军,肖 略. 基于遗传算法的运算放大器建模与自动设计[J]. 电子测量与仪器学报,2009,23(1):91-95.
- [8] 郑维山,彭艺频,张 萌,等. 一种新的 CMOS 模拟单元电路优化设计方法[J]. 应用科学学报,2006,24(2):150-153.
- [9] Yu Jianhai, Mao Zhigang. Automated Design Method for Parameters Optimization of CMOS Analog Circuits Based on Adaptive Genetic Algorithm[C]//Proceedings of the 7th International Conference on ASIC. [s. l.]:[s. n.],2007:1217-1220.
- [10] Xu Haiqin, Ding Yongsheng. Optimizing method for analog circuit design using adaptive immune genetic algorithm[C]//The 4th International Conference on Frontier of Computer Science and Technology. [s. l.]:[s. n.],2009:359-363.
- [11] Kaitharam S, Rajagopal C, Nunez-Aldana A. SRFCC: Synthesis of RF CMOS Circuits[C]//The 45th Midwest Symposium on Circuits and Systems. [s. l.]:[s. n.],2002:497-500.
- [12] Nunez-Aldana A, Vemuri R. An analog performance estimator for improving the effectiveness of CMOS analog systems circuit synthesis[C]//Proceedings of Design, Automation and Test in Europe Conference and Exhibition. [s. l.]:[s. n.],1999:406-411.
- [13] Wang Xiaomu, Zhou Changjian, Zhang Zhaohua, et al. Optimal RF IC Design Based on Fuzzy Genetic Algorithm[C]//Asia Pacific Conference on Postgraduate Research in Microelectronics & Electronics. [s. l.]:[s. n.],2009:229-232.
- [14] Deb K, Pratap A, Agarwal S, et al. A fast and elitist multiobjective genetic algorithm: NSGA-II[J]. Evolutionary Computation,2002,6(2):182-197.
- [15] Choi K, Mar M, Rubeiz M, et al. Parasitic-aware synthesis of CMOS RF power amplifiers via simultaneous topology selection and device sizing[C]//IEEE International Conference on Communications, Circuits and Systems and West Sino Expositions. [s. l.]:[s. n.],2002:1243-1247.
- [16] Sills J A, Sperlich R. Adaptive power amplifier linearization by digital pre-distortion using genetic algorithms[C]//IEEE Radio and Wireless Conference. [s. l.]:[s. n.],2002:229-232.
- [17] Sperlich R, Sills J A, Kenney J S. Closed-loop digital pre-distortion for power amplifier linearization using genetic algorithms[C]//IEEE MTT-S Dig. [s. l.]:[s. n.],2003:347-350.
- [18] 唐守龙,郑维山,吴建辉. 一种新的 CMOS 混频器电路优化设计方法[J]. 电路与系统学报,2008,13(2):72-78.
- [19] 唐守龙. 高性能 CMOS 混频器设计技术研究[D]. 南京:东南大学,2005.
- [20] Jer L W, Xiong G L J, Neoh S C, et al. GA-based Optimization for Circuit Design Assistance[C]//The 3rd International Conference on Intelligent Systems, Modeling and Simulation. [s. l.]:[s. n.],2012:732-736.
- [21] Palecek J, Vestenicky M, Vestenicky P, et al. Optimization of RF band pass filter by genetic algorithm[C]//ELEKTRO. [s. l.]:[s. n.],2012:79-82.
- [22] Bao Zhiguo, Watanabe T. A new approach for circuit design optimization using genetic algorithm[C]//International SoC Design Conference. [s. l.]:[s. n.],2008:383-386.
- [23] Bao Zhiguo, Watanabe T. A novel genetic algorithm with cell crossover for circuit design optimization[C]//IEEE International Symposium on Circuits and Systems. [s. l.]:[s. n.],2009:2982-2985.
-
- (上接第 32 页)
- Thirty-sixth Asilomar Conference on Signals, Systems and Computers. Pacific Grove, California, USA:[s. n.],2002:497-501.
- [13] Pennec E L, Mallat S. Image Compression with Geometrical Wavelets[C]//Proc of International Conference on Image Processing. Vancouver, British Columbia:[s. n.],2000:661-664.
- [14] Peyre G, Mallat S. Discrete Bandelets with Geometric Orthogonal Filters[C]//IEEE International Conference on Image Processing. Genova, Italy:[s. n.],2005.
- [15] Peyre G, Mallat S. Surface Compression with Geometric Bandelets[J]. ACM Transactions on Graphics,2005,24(3):601-608.
- [16] Nason G P, Silverman B W. The stationary wavelet transform and some statistical applications[C]//Lecture Notes in Statistics. New York:Springer-Verlag,1995:281-300.

应用于集成电路设计的遗传算法研究

作者: [吕琳君, 张瑛](#)
作者单位: [南京邮电大学 功率与射频微电子研究中心, 江苏 南京 210003](#)
刊名: [计算机技术与发展](#)
英文刊名: [Computer Technology and Development](#)
年, 卷(期): 2013(4)

本文链接: http://d.g.wanfangdata.com.cn/Periodical_wjfz201304010.aspx