

# 一种基于预处理方案的 SAR 成像信号处理机

肖 强,王硕果

(中国空空导弹研究院,河南 洛阳 471009)

**摘要:**介绍一种以高性能 FPGA 为主进行大数据量雷达信号预处理,以 DSP 为辅进行成像算法执行和图像调整的信号处理机改进方案,可以在体积和功耗受到严格限制的条件下完成机载合成孔径雷达(SAR)成像数据实时处理任务。采用该方案设计的信号处理机已成功应用于某小型化调频连续波 SAR 成像系统,并经过多次外场挂飞实验验证,得到了满足设计要求的实时 SAR 图像。基于此方案甚至可以满足弹载雷达成像数据处理需求,在体积、功耗以及软、硬件成本等各方面均远远优于常用的 DSP 解决方案。

**关键词:**小型化 SAR 成像系统;调频连续波;信号处理机;预处理

**中图分类号:**TP39

**文献标识码:**A

**文章编号:**1673-629X(2012)12-0191-04

## A SAR Imaging Signal Processor Based on Pre-processing Scheme

XIAO Qiang, WANG Shuo-guo

(China Airborne Missile Academy, Luoyang 471009, China)

**Abstract:** Introduce an improvement scheme of signal processor, which relies mainly on high-performance FPGA to execute the task of pre-processing the great quantity of radar signal data while DSP to execute the task of imaging algorithms and images adjusting subsidiary, it can accomplish airborne SAR (synthetic aperture radar) data real-time imaging tasks on the strict conditions of size and power dissipation. A signal processor designed by this scheme has been successfully used in a small-size FMCW (frequency-modulated continuous wave) SAR imaging system. It also has been tested and verified in practical airborne tests and got the real-time SAR images which can meet the needs of design. Based on this scheme, it even can meet the requirement of missile-borne radar imaging data processing. It has more advantage than normal DSP scheme from size, power dissipation and cost of software and hardware several aspects.

**Key words:** small-size SAR imaging system; frequency-modulated continuous wave; signal processor; pre-processing

## 0 引言

合成孔径雷达(Synthetic Aperture Radar: SAR)是利用天线沿着长线阵的轨迹等速移动并辐射相参信号,把在不同位置接收的回波进行相干处理,从而获得较高分辨率的成像雷达<sup>[1]</sup>。合成孔径雷达成像距离向高分辨率通常是靠发射宽带信号,接收后再进行脉冲压缩来获得;在获得方位向(或俯仰向)分辨率的方法上,则是利用雷达与目标之间的相对运动所产生的目标上两个相邻位置点之间的多普勒频移增量(也可以称等效的极大孔径)来实现高的方位分辨率的。由于雷达成像具有全天时、全天候、高分辨、远作用距离、抗干扰性强等优点,世界各国都在大力发展雷达成像技术,并广泛应用于军事、地理勘测、灾害预测等各个领域<sup>[2]</sup>。在机载高分辨率 SAR 技术研究方面,国内近年

来取得了长足的进展,研制成功了许多机载高分辨率 SAR 系统,成像分辨率可优于  $0.5\text{m} \times 0.5\text{m}$ ,成像技术相对成熟。

由于 SAR 成像具备全天候工作能力,有一定穿透能力,能鉴别虚假目标等优点,因此在军事目标检测方面具备一定的优势,但在目标识别、目标类型获取以及抗杂波干扰等方面存在一定的缺陷。可见光成像能较好地获取目标的外形尺寸,但其不具备全天候和发现隐蔽目标的能力,且可见光成像受光照强度变化,成像角度、目标阴影以及成像噪声等因素影响,故其使用范围受到一定的限制<sup>[3]</sup>。如果能将 SAR 成像和可见光成像的优势加以组合,则能够大大提高目标检测能力和应用范围。正是出于这样的考虑,探索将 SAR 成像技术引入传统机载光电侦查吊舱中,既增加了光电吊舱的侦查手段,又可以与 SAR 成像两者优势互补,从而极大地增强该侦查设备的侦查能力、适应能力和应用空间。

将 SAR 系统引入光电吊舱需要重点解决的几个问题如下:

收稿日期:2012-03-26;修回日期:2012-06-28

基金项目:航空科学基金资助项目(2005ZD52027)

作者简介:肖 强(1975-),男,工程师,硕士,主要研究方向为嵌入式计算机及系统。

(1) 如何在光电吊舱空间有限的条件下选择合适的 SAR 成像系统并构建可行的方案,即对该 SAR 成像系统的功耗和体积提出了严格的要求。

(2) 如何在体积、功耗都受限的情况下,完成雷达成像大数据量的处理并满足实时成像的计算能力要求,即如何进行信号处理机优化设计。

## 1 SAR 成像系统方案选择

当前军事和民用的机载 SAR 成像系统多采用脉冲体制<sup>[4]</sup>。系统结构复杂,体积、重量和功耗都很大,其信号处理机多采用多 DSP 基于 CPCI 机箱构建,具备功率大,探测距离远,数据处理能力很强且系统扩展性能好等优点。但针对吊舱内的特殊应用场合,其功耗和体积远远无法满足现有要求。因此只能寻求新的解决方案来实现。调频连续波(Frequency-Modulated Continuous Wave; FMCW)<sup>[5]</sup>技术与合成孔径雷达(SAR)技术相结合的调频连续波合成孔径雷达 FMCW-SAR 兼具了连续波雷达和 SAR 的优势,是一种小型化、低成本、低功耗、结构简单的高分辨率成像雷达,具有广阔的军用和民用前景<sup>[6]</sup>。由于其在信号采样前可以进行相干混频处理,系统直接对差频信号进行处理,大大减小了信号处理带宽和传输信号带宽,有利于采用大带宽信号形成高的距离分辨力,同时降低了对信号处理高速采集与处理的要求,相应的其信号处理机的设计也可以进行简化,尤其适合应用于小型机和无人机。其小型化、低成本、低功耗的特点也非常适合应用于光电侦查设备中,因此选择构建调频连续波体制的小型化 SAR 成像系统。

## 2 信号处理机方案选择

SAR 成像信号处理机的数据处理流程如图 1 所示:

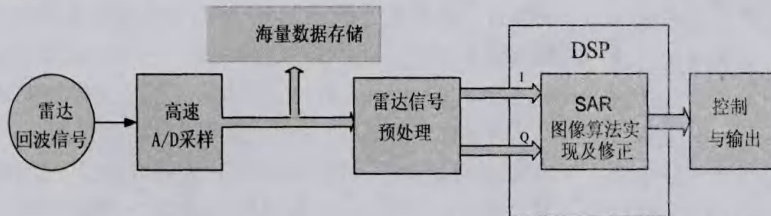


图 1 信号处理机数据处理流程示意图

由图 1 可知,SAR 成像信号处理机主要完成以下功能:

- 1) 对宽带雷达回波信号进行高速采样。
- 2) 对采样后得到的原始数据进行高速存储和预处理。
- 3) 原始数据经过预处理后送至 DSP 进行成像算法实现。

4) DSP 根据各种修正量修正成像算法得到的图像并实时输出。

相应的 SAR 成像信号处理机的功能可以划分为由高速 A/D 采样模块、海量数据存储模块、信号预处理模块、成像算法实现及修正模块和信号输出模块构成。由于处理机体积受限,应尽可能将各功能模块合理的分配和组合在有限的体积内。因此可以按照数据处理的顺序将高速 AD 采样和数据存储功能模块组合成高速采样及存储板,将信号预处理和成像算法实现模块以及图像输出模块组合成为数据处理板,这样两块功能板即可构成完整功能的信号处理机。

### 2.1 高速采样及数据存储板

高速采样模块主要由 2 片 MAXIM 公司的 AD9626 及相应的信号调理电路组成,该芯片为单通道,采样速度最高达到 250MHz,采样位数为 12 位的 AD,适合于精度要求高、速度要求高的场合。完全满足系统要求。

从信息论的理论可以知道,SAR 成像的二维高分辨能力是以海量的信息处理为代价的,所以 SAR 成像信号处理机必然会面临海量信息的存储与处理任务<sup>[7]</sup>。因此数据存储模块不仅对存储容量有较高要求,对存储速度要求也很高。本方案采用 36 片(其中 32 片用来存储数据(16×4),4 片用于提供冗余校验和备份)SAMSUNG 公司的 K9WBG08U1M 型 FLASH 芯片搭建的一个总存储容量达到 128GB 的固态 FLASH 存储阵列,约可存储 2 小时左右的原始雷达回波数据。其稳定运行的数据传输率达到 120MB/s,不但满足了海量数据的实时存储要求,而且其稳定性、可靠性和在振动、低温等恶劣条件下的性能均远优于其他存储系统;其总功耗低于 5W,而且由于 FLASH 芯片是表贴器件,可正反面贴装,完整的 FLASH 存储阵列占用的印制板面积小于 8cm×16cm,适用于对体积功耗及稳定性有极高要求的场合。是信号处理机的设计亮点之一。

关于固态 FLASH 存储阵列的实现原理及应用,有很多资料和文献可以查阅,在此不做详细说明。

### 2.2 雷达信号数据处理板

雷达信号数据处理模块通常是整个 SAR 成像系统的核心,其功耗和体积对整个 SAR 成像系统的功耗和体积有重大影响。在现今的 SAR 信号处理方案中,一般采用的都是以多 DSP 为主的信号处理方案。用 DSP 进行信号处理的优势是基于软件编程(C/汇编)实现,修改容易,适合于实现复杂的信号处理算法。但是,DSP 是基于串行结构实现的,所以其瓶颈在于运算能力有限,对于运算量巨大的 SAR 成像算法一般需要多片 DSP、多块板卡并行处理

实现。而且,当选用高端的 DSP 时,如业界浮点能力最强的 ADI 的 TS201<sup>[8]</sup>,其功耗相当大,需加装散热措施,否则长时间工作后 DSP 工作可能出现异常,选用多少片 DSP 通常取决于 SAR 成像所需要的数据处理能力。对于常用的机载 SAR 成像系统来说,至少需要 4~8 片 TS201 及其配套的外围电路方能满足成像运算要求。

由于要在吊舱内部构建 SAR 成像系统,体积和功耗将受到严格限制,无法采用多 DSP 方案来实现机载 SAR 成像信号的实时处理任务。目前随着 SAR 成像系统在性能、体积、功耗及可靠性方面的更高要求,DSP 已逐渐被高性能、大规模、高灵活性的 FPGA 所替代,FPGA 可以根据成像算法、映射得到合适的算法结构,从而提供比 DSP 更高效的并行度和处理速度<sup>[9]</sup>。因此决定采用新的信号处理方案——以 FPGA 为主处理器来实现雷达成像信号预处理,DSP 芯片为辅实现成像算法及图像修正的方案。

这种以 FPGA 为主的信号处理技术方案能大大提高整个系统的信号处理能力,其优势是基于硬件电路、并行结构的实现。高端的 FPGA 芯片内部集成了大量的 RAM、乘法器、加法器,而且集成了丰富的存储器接口以及通信接口,非常适合应用于实现 SAR 成像算法(典型运算如 FFT、乘加等运算)这种大运算量的场合<sup>[10]</sup>。FPGA 的功耗是和我们设计的硬件电路有关的,一般来讲,资源用的越多功耗也会越大,但是在实现同等任务之下,其功耗要比 DSP 小得多,外围电路的占用面积也远小于 DSP。用 FPGA 实现信号处理算法难点在于硬件电路的设计、优化和仿真比软件实现要难得多,开发周期也会长一些,另外国内尚无这样的先例,因此没有相关资料可以进行参考。所以以 FPGA 为主进行数据预处理的硬件电路设计将是最大的难点。

### 3 FPGA 预处理方案优势分析

如图 2 所示,SAR 成像信号处理的主要思想是二维的脉冲压缩,脉冲压缩的实现主要通过复数乘法和 FFT 来实现,而 FIR 滤波则经常在处理原始数据之前用到,所以复数乘法、FFT 以及 FIR 滤波的实现在 SAR 成像信号的数据处理中占有很重要的地位,同时也是运算量最大的一部分,用高性能 FPGA 实现这些算法将比用 DSP 实现具有更多的优势。

以 FFT 运算为例,FFT 是雷达成像中脉冲压缩的关键技术,FPGA 实现 FFT 的性能要远远优于 DSP。比较不同 DSP 硬件方案的原始算法性能很重要,但 I/O 子系统也同样重要<sup>[11]</sup>。除了一些专用引脚外,FPGA 上几乎所有的引脚均可供用户使用,这使得 FPGA

信号处理方案具有非常高性能的 I/O 带宽。大量的 I/O 引脚和多块存储器可让信号处理工程师在设计中获得优越的并行处理性能。在 FFT 的实现中,独立的存储块可作为输入/工作存储区和结果缓存区,这使得 I/O 可与 FFT 计算同时进行。例如,利用标准的基 4 的 Cooley-Tukey FFT 算法的直接划分,一个计算单元可分配到每个蝶形列(Column of butterfly)<sup>[12]</sup>中。除了相邻蝶形列间的存储器缓存外,这一方法共需 5 个蝶形引擎(Butterfly engine),一个  $N$  点 FFT 可在  $N$  个时钟周期内完成。以 Altera 的 FPGA 为例,采用官方 IP 核设计时,16 位精度的 1024 点定点 FFT 大概占用 5137 个 Les、9 个  $18 \times 18$  乘法器、38 个 M4K 存储器,最高频率工作在 325MHz,变换时间约为 3.14us;2048 点 FFT 大概占用 6946 个 Les、18 个  $18 \times 18$  乘法器、75 个 M4K 存储器,最高频率工作在 300MHz,变换时间约为 6.7us;4096 点 FFT 大概占用 7429 个 Les、18 个  $18 \times 18$  乘法器、144 个 M4K 存储器,最高频率工作在 300MHz,变换时间约为 14us,这个速度是同等级同频率的 DSP 性能的 10 倍以上。高性能 FPGA 芯片进行复数乘法及 FIR 滤波算法的实现时性能也远远优于同等级同频率的 DSP 芯片,效率相差可以达到一个数量级,且功耗及印制板占用面积都远远小于 DSP 芯片,更适合对功耗体积严格要求的应用场合。

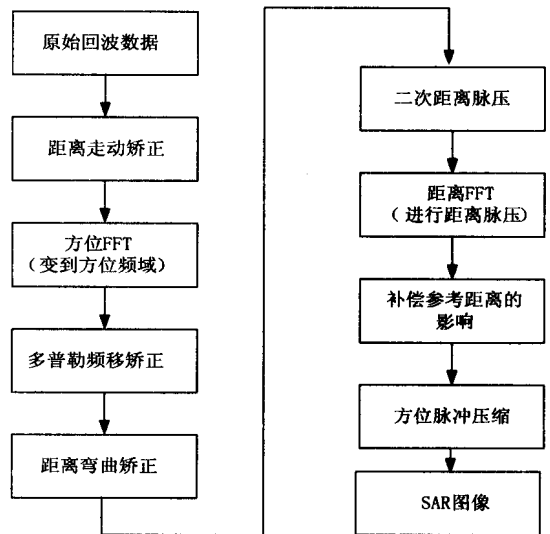


图 2 实时成像算法流程图

由上可知,FPGA 在进行 SAR 成像信号处理的某些重要基本环节上具有比 DSP 更为强大的优势,部分重要运算的处理能力甚至是同等级同频率的 DSP 处理能力的 10 倍以上。而对于需要更多灵活性的参数调整、实时补偿等方面,DSP 则具有更好的性能和灵活性,也更容易实现。因此结合两者的优势,将 FPGA 用于成像预处理,将需要占用大量计算能力的工作分担掉,然后将预处理后的数据传递给 DSP 用于实时成像算法实现及修正,就能将 FPGA 和 DSP 各自的优势发

挥到最大,从而可以大幅度地削减系统所需 DSP 个数,减轻多 DSP 并行处理成像算法的设计难度,进而大幅度减少 SAR 成像信号处理机的功耗和体积。

采用该方案的信号处理任务分配如下:首先在 FPGA 内部完成方位降采样滤波处理,以此来降低方位向的处理点数以及压缩的大部分工作。高速采样得到的原始回波数据经过方位向预滤波后通过板间连接的高速接插件直接发送给数据处理板的 FPGA,在 FPGA 内部完成距离压缩和方位压缩,包括走动和弯曲校正,DSP 主要完成中间的运动补偿,如多普勒中心、多普勒频率估计以及沿视线、沿航向补偿等。相比常用的多 DSP 方案可能要用到的 4~8 片 DSP,本方案采用 2 片 Altera 的 EP2S90F102014 FPGA 芯片+2 片 AD-SP 的 TS101 芯片及外围配置芯片构建了数据处理及成像模块,即可完成实时 SAR 成像所需的信号处理任务。在提供足够的实时处理能力的同时大幅缩减了信号处理机的功耗和印制板面积,是本方案最大的设计亮点。

#### 4 系统实现及验证

本方案构建的调频连续波小型化 SAR 成像系统主要由发射机、频率综合器、发射天线、电源模块及信号处理机等构成,总重量约 6 公斤,系统最大功耗约为 150W。工作在 Ka 波段,在飞行高度小于 5km,波束宽度 6°(距离向)的条件下,采用正侧视和大斜视角斜视两种成像模式均成出了精度小于 1m×1m 的实时图像,其中信号处理机总重量小于 2Kg(含结构件),总功耗低于 20W,由 2 块印制板组成,处理机外形尺寸为 12cm×16cm×10cm。数据存储容量为 128GB,可存储

约 2 小时的原始数据,原始数据还可导出以用于验证成像算法及检验实时成像结果。

#### 参考文献:

- [1] 王 腾,徐向东,董云龙,等.合成孔径雷达发展现状和趋势[J].舰船电子工程,2009,29(5):5-10.
- [2] 朱守保,罗 强,闫常浩.一种 SAR 在大斜视角情况下成像的改进算法[J].四川兵工学报,2011,32(3):78-82.
- [3] 曲长文,周 强,王 颖.无人机载合成孔径雷达遥测技术[J].舰船电子工程,2009,29(1):23-27.
- [4] 保 铮,邢孟道,王 彤.雷达成像技术[M].北京:电子工业出版社,2005.
- [5] Meta A, Hoogeboom P. High Resolution Airborne FMCW SAR: Preliminary Results[C]//European Conf on Synthetic Aperture Radar. [s. l.]: [s. n.], 2004:183-186.
- [6] 张玉玲,王 鹏,曲长文.微型 SAR 发展概况[J].舰船电子对抗,2008,31(5):53-57.
- [7] 董永伟,周良将,唐 波.SAR 实时成像处理平台的设计与实现[J].系统工程与电子技术,2009,31(8):1882-1885.
- [8] Analog Device Cop. ADSP-TS201 Tiger Shark Processor Hardware Reference[M]. USA: Analog Device Cop, 2004.
- [9] 袁俊泉,皇甫堪.基于 DSP 与 FPGA 的实时信号处理系统设计[J].系统工程与电子技术,2004,26(11):1561-1566.
- [10] 吕守业,龙 腾.机载合成孔径雷达实时成像处理系统研究[J].北京理工大学学报,2005,25(2):155-159.
- [11] 张 新.机载 SAR 实时成像算法研究[D].北京:中国科学院电子学研究所,2006.
- [12] Liang Yi, Wang Hongxian, Xing Mengdao, et al. Imaging Study of High Squint SAR Based on FMCW[C]//2007 Asian and Pacific Conference on Synthetic Aperture Radar. Kyoto: [s. n.], 2007:6-9.

(上接第 190 页)

- [1] [J].中国地道科学,2005,26(2):1-7.
- [2] 李 辉,丁 桦.结构动力模型修正方法研究进展[J].力学进展,2005,35(2):170-180.
- [3] 高赞明,孙宗光,倪一清.基于震动方法的汲水门大桥损伤监测研究[J].地震工程与工程震动,2001,21(4):117-123.
- [4] 郭佳凡,于吉全.基于遗传算法的大型钢塔结构的节点损伤识别方法[J].湖北大学学报(自然科学版),2009,31(4):379-383.
- [5] 冯 新,李国强,周 晶.土木工程结构健康诊断中的统计识别方法综述[J].地震工程和工程振动,2005,25(2):105-113.
- [6] Housner G W, Bergman L A, Caughey T K, et al. Structural control: past, present and future[J]. Journal of Engineering Mechanics, 1997, 123(9):897-971.
- [7] 李 苗,黄天立,任伟新.温度影响下基于主成分分析和模态柔度的结构异常检测[J].振动与冲击,2011,30(5):83-87.
- [8] Doebbling S W. A Summary Review of Vibration Based on Damage Identification Methods[J]. The Shock and Vibration Digest, 1998, 30(2):92-105.
- [9] 杨叔子,吴 雅,轩建平,等.时间序列分析的工程应用[M].武汉:华中科技大学出版社,2007.
- [10] Wu Sen, Wei Zhuobin. Damage Identification Based on AR Coefficients and PCA[C]//The 2nd International Conference on Mechanic Automation and Control Engineering. Inner Mongolia, China: [s. n.], 2011.
- [11] Travis J, Kring J. Labview 大学实用教程[M].第 3 版.北京:电子工业出版社,2011.
- [12] 孙宗光.大跨度斜拉桥结构的动力损伤检测[D].杭州:浙江大学,2001.