

# 基于 SoPC 的智能监控卡设计与实现

牛少平,田 泽

(中国航空计算技术研究所,陕西 西安 710119)

**摘 要:**针对机载机电管理计算机传统监控板卡智能化不高、集成度低的缺点,介绍了一种基于 SoPC (System on Programmable Chip) 方案实现的智能监控卡。该卡使用 FPGA 内嵌的 PPC 处理器管理本地各种资源,主机通过 PCI 接口完成与 PPC 处理器的指令及数据交互。在 FPGA 片内集成了多个成熟 IP 产品,提高了系统集成度,缩短了产品开发周期。着重阐述了 FPGA 核心电路的系统架构设计、各功能模块的逻辑设计与实现、软硬件协同验证等。实际的系统测试表明该产品具有功能丰富、集成度高、扩展性强的特点。

**关键词:** SoPC; PPC; PCI; 软硬件协同验证

**中图分类号:** TP39

**文献标识码:** A

**文章编号:** 1673-629X(2012)08-0167-03

## Design and Implementation of Intelligent Monitor Card Based on SoPC

NIU Shao-ping, TIAN Ze

(Aeronautical Computing Technique Research Institute, Xi'an 710119, China)

**Abstract:** Considering the disadvantage of traditional monitor card as low-intelligence, low-integration in some manage computer in aircraft, it introduces an intelligent monitor card based on SoPC (System on Programmable Chip). In this card, the embedded PPC in FPGA takes charge of all local resources, host communicates instructions and data with PPC through PCI interface. In FPGA there are many mature IP, advances system integration, shortens product design period. It puts key points on architecture design of FPGA critical circuits, logical design and implementation of each functional module, hardware/software co-verification. Actual system test indicates this product has characters as function abundance, high-integration, high-expansibility.

**Key words:** SoPC; PPC; PCI; hardware/software co-verification

## 0 引言

机载机电管理计算机主机需要同时处理多种通讯协议模块的管理和通信,并实时监控多达 64 路离散量输入,控制 32 路离散量输出。主机被频繁的中断以处理多个功能模块的管理,严重的影响了主机的运行效率。另外,传统的 PCI 监控卡多采用分离器件设计而成,在体积、重量、功耗上难以满足小型化、标准化的需求。

文中基于 SoPC 方案,使用 FPGA 内嵌的 PPC 处理器管理本地各功能模块<sup>[1]</sup>,通过 PCI 接口接收主机的指令、返回指令执行结果,或与主机进行较大块数据交互,减少了板卡对主机的中断,提高了主机运行效

率<sup>[2,3]</sup>。在设计中,大量采用 PPC、PCI、UIC 等商业 IP, UART、ARINC429、15530 等自行开发的标准 IP,通过系统集成互联将其集成到一片 FPGA 芯片中<sup>[4,5]</sup>,通过软硬件协同验证完成了设计的仿真验证。

## 1 核心电路体系架构

该智能监控卡需要完成的功能主要有:管理 8 路 UART、2 路 ARINC429、1 路 15530 模块与其它子系统进行通讯,实时监控 64 路离散量输入,控制 32 路离散量输出。两类任务中通讯任务对实时性要求不高,离散量输入输出对实时性要求高。

本设计基于 Xilinx 公司 Virtex4 系列 XC4VFX60 FPGA 实现。由 FPGA 内嵌的 PPC 处理器<sup>[6-8]</sup>来管理三种共计十一个串行通讯模块,PPC 与主机之间采用寄存器加双口存储器的方式完成指令及数据交互。对于实时性要求高的离散量,由主机通过 PCI 总线接口直接控制。

核心电路的体系架构如图 1 所示。

收稿日期:2012-03-20;修回日期:2012-06-24

基金项目:装备预先研究项目(51308010601);武器装备预研基金项目(9140A08010712HK6101)

作者简介:牛少平(1979-),男,陕西岐山人,硕士,工程师,研究方向为 SoC 设计与验证;田 泽,博士,研究员,中航工业集团首席技术专家,研究方向为 SoC 设计、嵌入式系统设计、VLSI 设计。

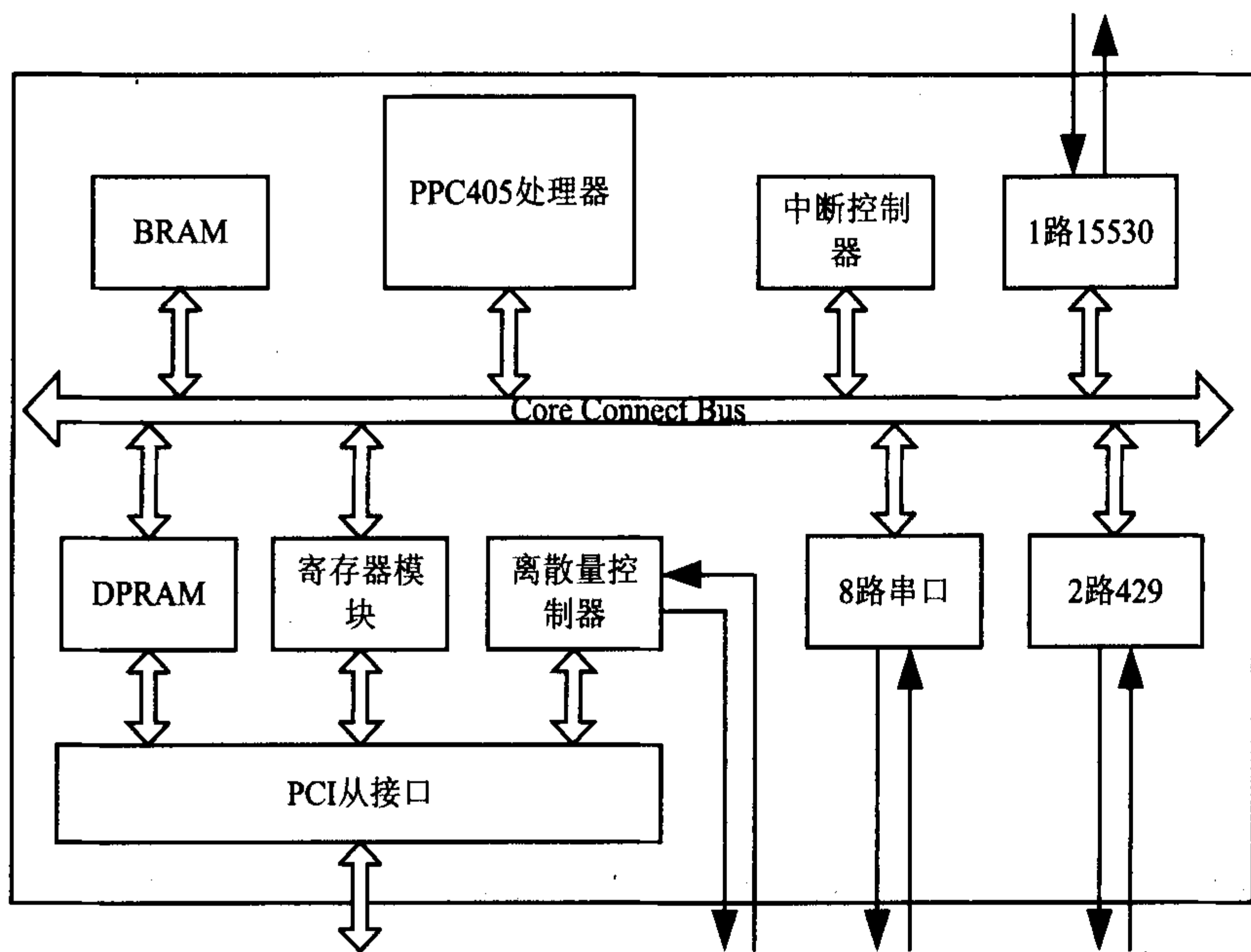


图 1 智能监控卡核心电路体系架构

## 2 主要模块逻辑设计

### 2.1 PCI 总线及用户端接口逻辑设计

本模块设计中采用 Mentor 公司的 PCI IP 核 MPIC32 实现 PCI 从接口功能。PCI IP 完全符合 PCI V2.2 协议标准,32 位数据/地址总线,总线频率为 33MHz。PCI 总线接口主要完成 PCI 总线协议解析以及对接收发送 FIFO 的控制功能,同时完成对配置寄存器和内部寄存器的读写功能<sup>[9]</sup>。在 PCI IP 用户接口的基础上,文中设计了用户端逻辑接口电路,用来访问双口存储器、寄存器模块、离散量控制器。PCI 总线及用户端接口模块的电路结构如图 2 所示<sup>[10]</sup>。

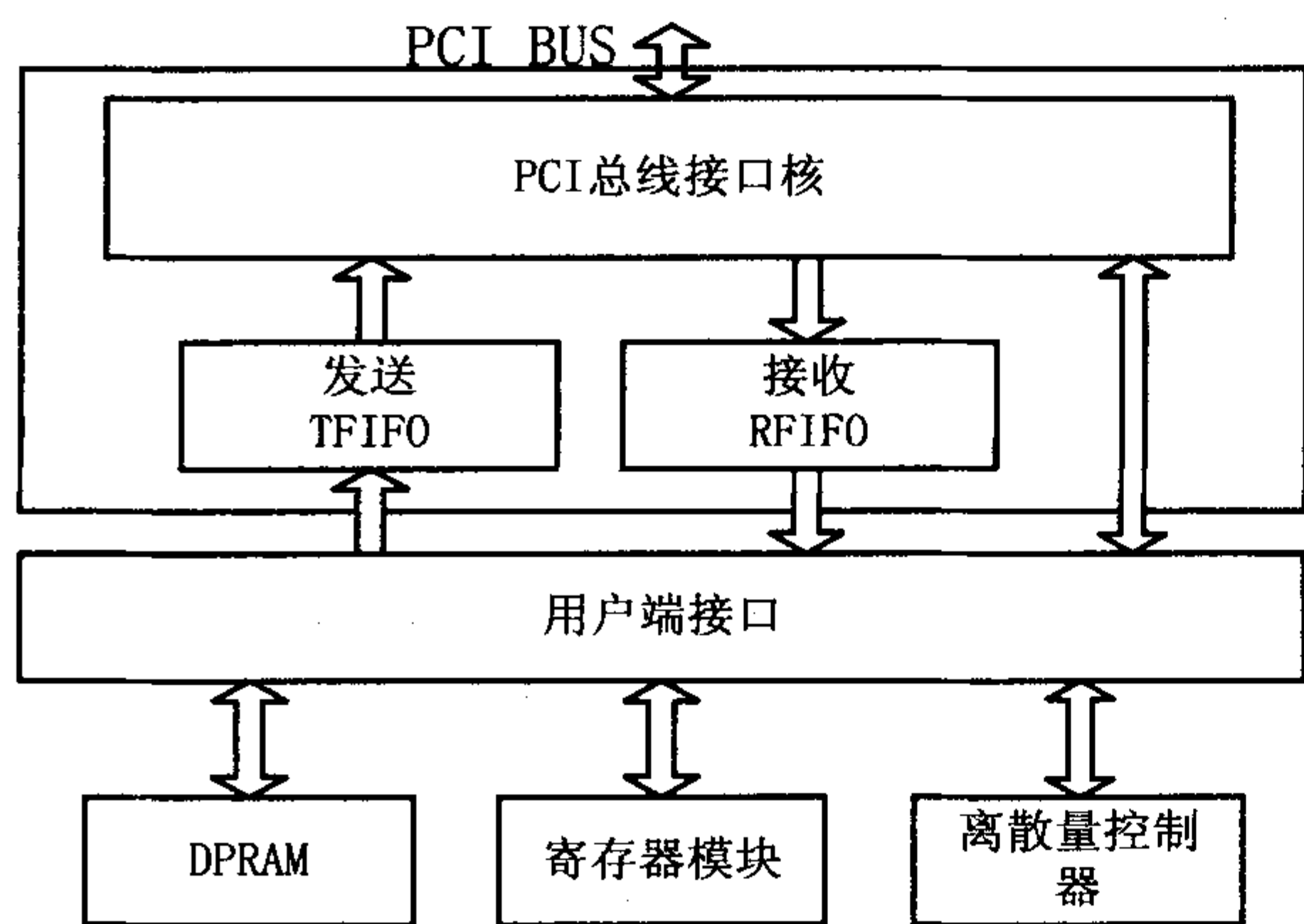


图 2 PCI 总线及用户端接口模块电路结构

该部分逻辑主要完成的功能,是接收并解析主机发出的访问配置寄存器和内部寄存器的操作,接收并解析主机发出的访问用户端资源的操作,并将访问 DPRAM、寄存器模块、离散量控制器的操作转换成相应的接口时序。PPC 处理器向主机发出中断、主机向

PPC 处理器发出中断也是通过此模块发出。PCI 总线及用户端接口共占用主机 1MB 地址空间,基地址由主机在 PCI 设备初始化时配置。1MB 地址空间分配如表 1,中间未标出的地址空间保留。

### 2.2 UART IP 核设计

UART IP 核是自行设计开发,包含一个标准的 8 位寄存器读写访问接口、通用异步收/发器串行电路接口,软件编程和目前流行的串口器件 TI16550 兼容。UART IP 核的电路结构如图 3 所示。

UART 对来自调制解调器或其它串口器件的数据进行串并转换,同时对处理器发送给串口的

数据进行并串转换。UART 内部带有的 256 级发送 FIFO 和接收 FIFO,可以减少 PPC 处理器的软件开销。在数据发送过程中,并行数据被写入 UART IP 核的发送保持寄存器,该数据随后被串行发送,发送完成后可通过中断或状态寄存器方式通知 PPC 处理器;在数据接收过程中,UART 将串行数据转换成并行形式存入接收缓冲寄存器,接收到规定数量的数据后以中断或状态寄存器方式通知 PPC 处理器。PPC 处理器可以随时查询 UART 的状态信息。

表 1 PCI 设备地址空间分配

访问模块	地址空间(偏移)	空间大小	访问宽度
双口存储器	0x0-0x1FFFF	128KB	32 位
寄存器模块	0x80000-0x800ff	256B	32 位
离散量控制器	0xC0000-0xC00ff	256B	32 位

### 2.3 ARINC429 IP 核设计

ARINC429 IP 是在 429 编解码电路的基础上自行开发,包含一个标准的 32 位寄存器访问接口、ARINC429 标准航空类型串行数据总线接口,操作特性与 DEI1016 ARINC429 收发器相同。由于采用标准化 IP 设计思路,ARINC429 IP 电路结构与 UARTIP 的电路结构基本一致,主要区别在于 UART 电路中的通用异步串行编/解码模块更换成了 ARINC 429 串行总线编/解码模块。

ARINC429 IP 由一个带有 256 级 32 位发送 FIFO 的单通道发送器、两个独立的带有 256 级 32 位接收 FIFO 的接收通道、寄存器控制及状态生成逻辑组成。PPC 处理器将数据写入发送 FIFO 后,不需要干预可以自动完成发送,串行电路与 DEI 扩展总线兼容,可方便的连接到 ARINC 型数据总线。两个接收通道操作相同,接收到数据后将其写入接收 FIFO 中,并以中断或

状态寄存器方式通知 PPC 处理器。

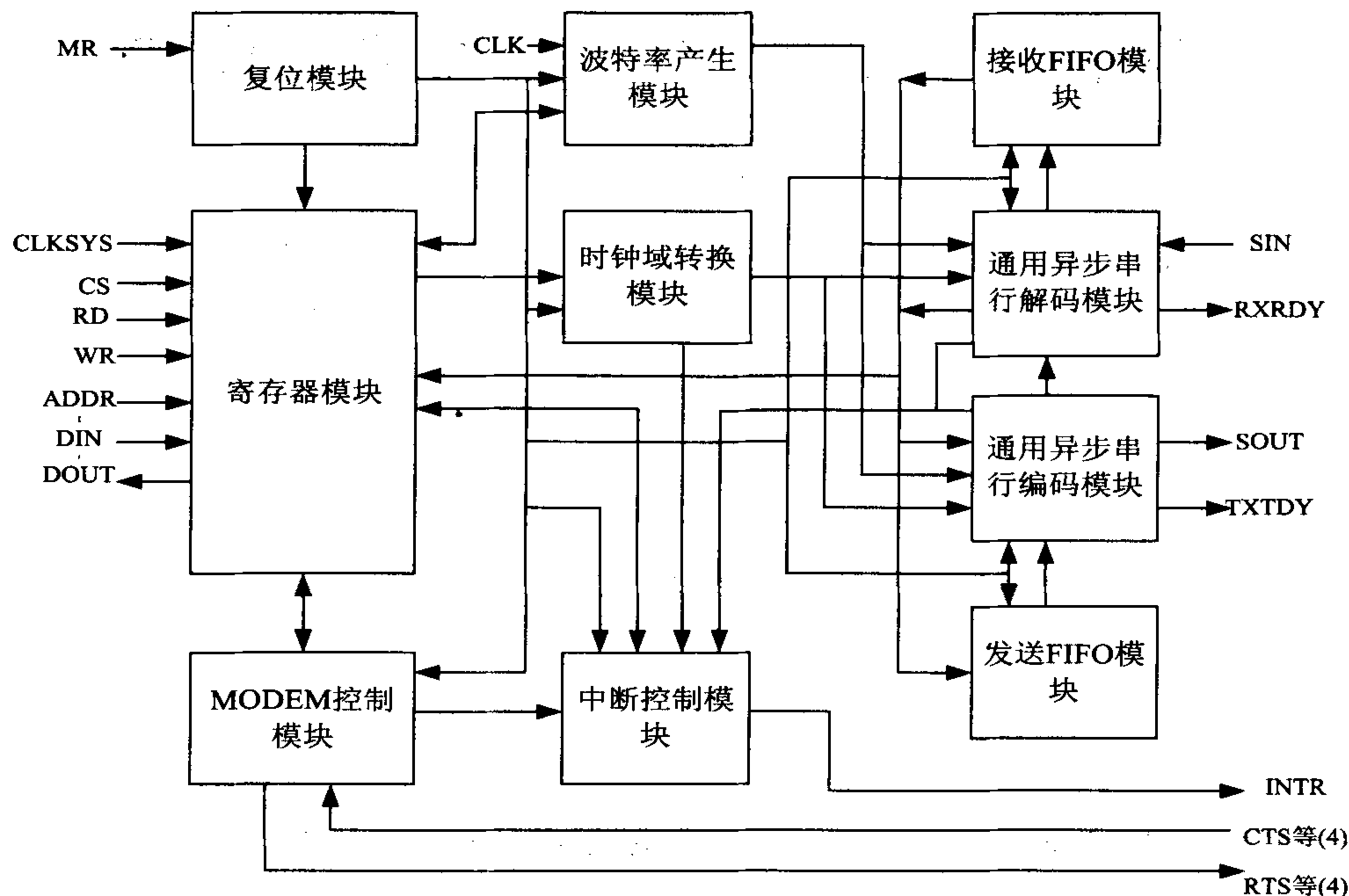


图 3 UART IP 电路结构

## 2.4 15530 IP 核设计

15530 IP 是在 15530 编解码电路的基础上自行开发,包含一个标准的 32 位寄存器访问接口、曼彻斯特编码输出或解码输入接口,支持 MIL-STD-1553 总线协议,操作特性与 SMHK15530 芯片相同。由于采用标准化 IP 设计思路,15530 IP 电路结构与 UART 的电路结构基本一致,主要区别就是 UART 电路中的通用异步串行编/解码模块更换成了 15530 曼彻斯特编/解码模块。

15530 IP 可用于 MIL-STD-1553 和其它类似的 Manchester II 编码的分时多路串行数据协议。IP 主要分为三个部分,带有 256 级 17 位的发送 FIFO 编码器,带有 256 级 17 位接收 FIFO 解码器,寄存器控制及状态生成逻辑等。除主复位之外,编码器与解码器完全独立。该模块满足 MIL-STD-1553 的各种要求,对于写入发送 FIFO 的数据,编码器除了对数据位进行编码之外,还产生同步头和校验位;解码器则识别同步头、解码数据位,并且检查校验位,正确的数据将写入接收 FIFO,并以状态寄存器方式或中断方式通知主机读取。

文中除了上述介绍模块,还集成了 Xilinx FPGA 中的 PPC405 处理器固核、BRAM 固核、中断控制器软核、自行开发的离散量控制器、寄存器模块、CoreConnect 总线接口等。

## 3 系统集成互联与软硬件协同验证

各模块开发完成并进行 IP 级仿真后,需要与

CoreConnect 总线接口连接进行系统互联前的仿真,之后就可以进行系统集成互联。

系统集成互联是在 Xilinx 的 XPS 工具环境下完成。在 XPS 工具中可以完成各模块的互联、中断源的优先级配置及连接、PPC 处理器地址空间分配、端口信号的引入引出等。

在系统集成互联的同时,可以在 XPS 环境下或 SDK 环境下编写 C 语言测试程序,以准备好

在不同环境对系统进行软硬件协同验证。

软硬件协同验证的意思是在嵌入式系统投产前,提前在硬件电路上执行软件程序,看能否得到预期结果,以达到验证硬件设计、软件设计是否正确的目的。软硬件协同验证可以并行在两个平台上进行,一是虚拟仿真平台,二是 FPGA 验证平台。

在虚拟仿真平台的软硬件协同验证可以使用 Xilinx 的 XPS 工具、Modelsim 工具来进行。前者可以将硬件代码进行编译并生成可仿真文件,可以将软件程序进行编译、汇编生成可执行代码。在 XPS 中可以直接调用 Modelsim 等仿真工具对设计进行仿真。

FPGA 验证平台软硬件协同验证就是将 XPS 生成的软硬件代码下载到 FPGA 中进行验证,XPS 本身不具备在线调试功能,这个功能由 Xilinx 的 SDK 工具提供<sup>[11,12]</sup>。

文中通过软硬件协同验证,得到了正确的硬件电路设计和软件程序设计。经过集成到实际系统中测试验证,该板卡达到了预期设计目标。

## 4 结束语

文中在机载机电管理计算机智能监控卡设计与实现中,基于 SoPC 实现方案,使用 FPGA 内部集成 PPC 处理器对本地通讯或功能模块进行智能管理,主机只需发出指令,将待发送数据写入双口存储器中;或读取指令执行结果,从双口存储器中读回数据即可,大大降低了主机的开销,提升了板卡自身的智能程度。在系统开发过程中,大量使用自主开发或外购的成熟 IP,

(下转第 173 页)



Hough 变换进行直线检测,获得焊缝的两条边缘线。然后采用左右扫描法,分别找到左右两条边缘的像素点,并求其平均值就是该行的焊缝的中间点了,然后用最小二乘法拟合边缘曲线。图3显示出了完整的图像处理流程。

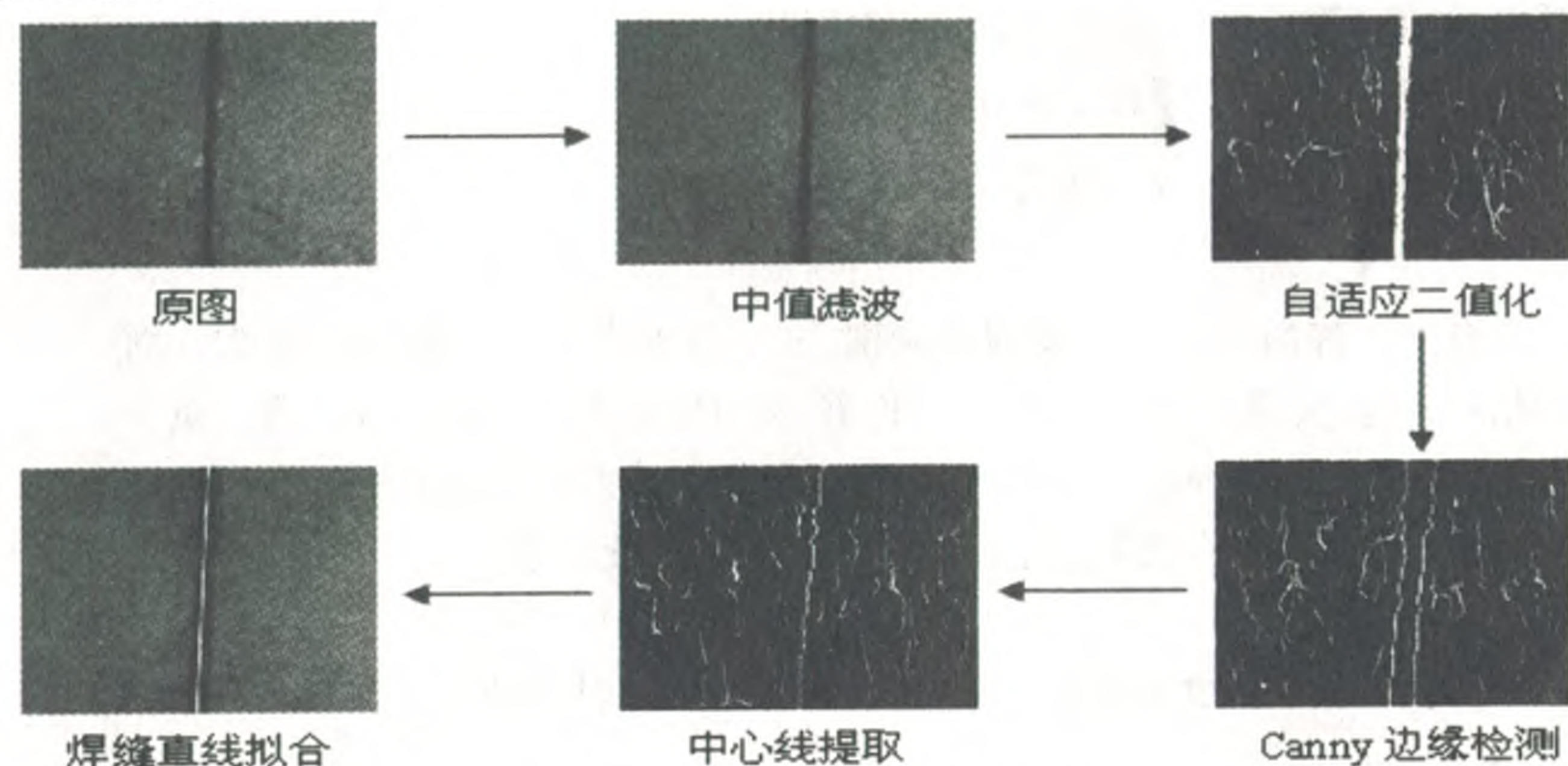


图3 完整图像处理流程

### 3 结束语

当前,在焊接自动跟踪技术中广泛地应用机器视觉技术来检测焊缝的边缘,使焊接自动化得到了极大发展。在国外 OpenCV 应用已经十分广泛,国内才处于开始阶段,其作为一款优秀的开源函数库,对任何人使用都是免费,随着图像处理技术和机器视觉技术的发展不断日臻成熟。文中采用 Otsu 算法来自动选取合适阈值对焊缝图像进行二值化分割,Canny 检测算子对焊缝图像进行实时边缘检测,通过 OpenCV 进行系统的设计,极大地缩减了焊缝边缘检测软件的开发周期,操作简单、识别正确、检测迅速,从实验结果的分析看,该系统完全达到各项指标的要求。

### 参考文献:

- [1] 贾云得. 机器视觉[M]. 北京:科学出版社,2000.
- [2] 石永华,钟继光,刘 桑,等. 视觉传感及图像处理技术在焊接中的应用[J]. 电焊机,1999,29(9):1-4.
- [3] Suga Y, Naruse M, Tokiwa T. Application of Network to Visual Sensing of Weld Line and Automatic Tracking in Robot Welding [J]. Welding in the World, 1990, 34: 275-282.
- [4] 刘瑞祯,于仕琪. OpenCV 教程基础篇[M]. 北京:北京航空航天大学出版社,2007.
- [5] Mirza N A, Nehaniv C L. Ground Sensorimotor Interaction Histories in an Information Theoretic Metric Space for Robot Ontogeny [J]. International Society of Adaptive Behavior, 2007, 7 (7):167-187.
- [6] 周传宏,王怀虎,康少博. OpenCV 在装箱缺条视觉系统中的应用[J]. 制造业自动化,2011,33(9):85-87.
- [7] 左 飞,万晋森,刘 航. Visual C++ 数字图像处理开发入门与编程实践[M]. 北京:电子工业出版社,2008.
- [8] Gonzalez R C, Woods R E. Digital Image Processing [M]. 2nd ed. [s. l.]: Pearson Education, 2002.
- [9] 薛孝琴,吴怀宇. 一种改进 Otsu 算法在 Kirsch 边缘检测中的应用[J]. 计算机与数字工程,2009,27(3):167-171.
- [10] 钟少丹,韦启灿,谢铮桂. 齿痕舌像自动分割的方法[J]. 计算机技术与发展,2009,19(1):245-247.
- [11] 唐路路,张启灿,胡 松. 一种自适应阈值的 Canny 边缘检测算法[J]. 光电工程,2011,38(5):127-132.
- [12] 黄 伟,王书文. 一种基于图像边缘检测的全变分的去噪方法[J]. 计算机技术与发展,2009,19(2):24-26.

(上接第169页)

经过系统集成与软硬件协同验证,在最短的开发周期完成了产品开发,大大提高了板卡的集成度,满足了系统提高功能性能密度的要求。文中对于嵌入式系统、SoC 芯片的设计开发具有一定参考意义。

### 参考文献:

- [1] 田 泽. 嵌入式系统开发与应用教程[M]. 北京:北京航空航天大学出版社,2005.
- [2] Rajsuman R. SoC 设计与测试[M]. 于敦山,盛世敏,田 泽译. 北京:北京航空航天大学出版社,2005.
- [3] Furber. ARM SoC 体系结构[M]. 田 泽,于敦山,盛世敏译. 北京:北京航空航天大学出版社,2002.
- [4] Crouch A L. 数字集成电路与嵌入式内核系统的测试设计[M]. 何 虎,马立伟译. 北京:机械工业出版社,2005.
- [5] 李 攀,田 泽,蔡叶芳,等. 基于 SoPC 的 PCI 通信接口

设计与实现[J]. 计算机技术与发展,2009,19(9):217-220.

- [6] 丁晓贵,刘桂江. 基于 SoPC 的远程数据采集系统设计[J]. 计算机技术与发展,2010,20(1):235-237.
- [7] 周立功. SoPC 嵌入式系统基础教程[M]. 北京:北京航空航天大学出版社,2006.
- [8] 王建校,危建国. SoPC 设计基础与实践[M]. 西安:西安电子科技大学出版社,2006.
- [9] 李贵山,陈金鹏. PCI 局部总线及其应用[M]. 西安:西安电子科技大学出版社,2003.
- [10] Shanley T, Anderson D. PCI 系统结构[M]. 刘 晖,冀然然,夏意军译. 第4版. 北京:电子工业出版社,2000.
- [11] 徐 欣,于红旗. 基于 FPGA 的嵌入式系统设计[M]. 北京:机械工业出版社,2005.
- [12] 孙 航. Xilinx 可编程逻辑器件应用与系统设计[M]. 北京:电子工业出版社,2008.



参考文献(12条)

1. 田泽 嵌入式系统开发与应用教程 2005
2. Rajsuman R;于敦山;盛世敏;田泽 SoC设计与测试 2005
3. Furber;田泽;于敦山;盛世敏 ARM SoC体系结构 2002
4. Crouch A L;何虎;马立伟 数字集成电路与嵌入式内核系统的测试设计 2005
5. 李攀;田泽;蔡叶芳 基于SoPC的PCI通信接口设计与实现[期刊论文]-计算机技术与发展 2009(09)
6. 丁晓贵;刘桂江 基于SoPC的远程数据采集系统设计[期刊论文]-计算机技术与发展 2010(01)
7. 周立功 SoPC嵌入式系统基础教程 2006
8. 王建校;危建国 SoPC设计基础与实践 2006
9. 李贵山;陈金鹏 PCI局部总线及其应用 2003
10. Shanley T;Anderson D;刘晖;戴然然;夏嘉军 PCI系统结构 2000
11. 徐欣;于红蕾 基于PPGA的嵌入式系统设计 2005
12. 孙航 Xilinx可编程逻辑器件应用与系统设计 2008

本文链接: [http://d.g.wanfangdata.com.cn/Periodical\\_wjtz201208043.aspx](http://d.g.wanfangdata.com.cn/Periodical_wjtz201208043.aspx)