

# 磁隔离技术在 GPS 信号模拟源设计中的应用

李文新<sup>1</sup>, 慕德俊<sup>1</sup>, 雷志广<sup>2</sup>

(1. 西北工业大学, 陕西 西安 710072;

2. 兰州空间技术物理研究所, 甘肃 兰州 730000)

**摘要:**随着计算机技术的发展, 测试技术和方法也取得较大的进步。在对测试的安全性和可靠性要求越来越高的同时, 对测试系统也提出了许多新的要求, 如集成度高、便携、低功耗和耐用等。针对某星载设备的测试要求, 以及适于高温环境、安全、高可靠需要, 研究并比较了几种信号隔离技术的优缺点, 最终选用了磁隔离技术, 设计并实现了具有信号隔离功能和 USB 接口的便携式 GPS 信号模拟源及上位机软件。经过高温环境测试, 信号输出稳定, 输出波形无失真, 已成功应用到航天器的测试中。通过使用, 磁耦隔离相比传统的光耦隔离, 具有对高温的敏感性低、适用高速率传输、低功耗、小体积、通道间匹配度好且通道配置灵活等诸多优势。

**关键词:**光隔离; 磁隔离; 光耦; 磁耦; 隔离电源; GPS; 信号模拟源

中图分类号: TP39

文献标识码: A

文章编号: 1673-629X(2011)04-0190-04

## Application about Magnetic Isolation Technology on Design of GPS Signal Simulation Source

LI Wen-xin<sup>1</sup>, MU De-jun<sup>1</sup>, LEI Zhi-guang<sup>2</sup>

(1. Northwestern Polytechnical University, Xi'an 710072, China;

2. Lanzhou Institute of Physics, Lanzhou 730000, China)

**Abstract:** Along with the fast development of computer technology, apparent improvements on test skill and method have been obtained. New demands such as high integrated level, good portable feature, low power consumption and durability as well as safety and reliability of test has drawn more and more attention. After detailed comparison among several signal isolation technologies magnetic isolation technology is chosen in order to meet the requirements of hot environment, safety as well as high reliability of certain kind of equipment loaded on satellite, besides, PC software as well as portable GPS signal simulation source with USB port and function of signal isolation are designed and implemented. This technology has already been used in spacecraft test as the output signal is stable and the output wave form is undistorted in high-temperature conditions. Compared with traditional optical isolation, magnetic isolation technology has many more merits such as lower sensibility to hot environment, higher transfer speed, lower power consumption, small size, better inter channel matching rate and more flexible channel configuration.

**Key words:** optical isolation; magnetic isolation; optical coupler; magnetic coupler; isolation power; GPS; signal simulation source

## 0 引言

GPS 信号模拟源是模拟航天器子系统发送 GPS 信号, 用于对具有 GPS 接口的航天器设备进行地面测试。既能用于简单测试又能与上位机协同进行复杂的测试, 同时满足在高噪声干扰环境和高温环境下的测试精度要求和其他测试要求。

从安全性考虑要求测试设备与被测试设备进行隔离, 保护电路不受危险电压和电流的损坏。通过隔离,

发送端和接收端外的地或者基准电平之差值可以高达几千伏, 并且防止了可能损害信号的不同地电位之间的环路电流, 隔离可将信号分离到一个干净的信号子系统地。

## 1 隔离技术

目前主要的数字信号隔离技术有传统的光隔离<sup>[1,2]</sup>(optical coupler)、以 ADI 公司为代表的磁隔离技术(iCoupler<sup>[3~5]</sup>与 isoPower<sup>[6]</sup>)、以 TI 公司为代表的二氧化硅电介质隔离技术(SiO<sub>2</sub>)、以 NVE 公司为代表的巨磁阻隔离技术(MRAM)、以 Silicon Labs 公司为代表的射频隔离技术(RF2.1GHz)等, 表 1 列出了光耦和磁耦技术的主要特点和其优缺点。从表 1 看

收稿日期: 2010-12-30; 修回日期: 2011-03-01

基金项目: 国家自然科学基金(60803158)

作者简介: 李文新(1966-), 男, 硕士, 研究员, 硕士生导师, 主要从事安全关键等级软件和系统重构工程技术的研究。

出,磁耦隔离相对光耦隔离,有多方面的优点,另外由于信号隔离要求相应的电源隔离,而ADI公司已经设计了成熟的基于isoPower技术的隔离电源,且集成在相应的芯片上,避免了单独配置隔离电源模块,集成度高,简化了电路复杂度;另外片上隔离电源最大输出500mW,功耗低。

表1 光耦与磁耦隔离特性对照表

隔离方式	传输速度 Mbps	脉宽失真 ns	通道间延迟差 ns	边沿去抖 脉冲整形	寿命
光耦隔离	25	20	10	无	较短
磁耦隔离	100	3	3	有	长

虽然GPS信号的速度为kHz的数字信号,但要求信号质量要好,边沿抖动小,最好有边沿去抖功能。针对GPS信号的基本要求,通过对上述主要数字隔离技术的简单对比,从成本、性能、通信速度、集成度等主要方面考虑,选择带有隔离电源的ADI公司的磁隔离芯片ADuM5401<sup>[7]</sup>是有较大优势的。

其中ADuM5401主要有如下特性:集成了isoPower和隔离型DC-DC转换,可控的3.3V或5.0V输出,高达500mW的输出功率,具有四路DC到25Mbps(NRZ)信号隔离通道,施密特触发器输出,16引脚SOIC封装>8.0mm爬电距离,工作温度范围-40℃~105℃,高共模瞬态抑制:>25kV/μs,具有安全管理UL1577认证、CSA VDE认证。

## 2 硬件设计

便于上位机软件控制,方便与计算机接口,GPS信号模拟源(USB-To-GPS)选择USB2.0接口与计算机通信,利用单片机普通IO进行GPS信号模拟,通过带有隔离电源的磁耦芯片进行GPS信号隔离,并且尽量提高GPS信号的信噪比,将GPS信号送至被测设备。

基于上述设计思路,选择Silicon Labs公司带有USB2.0片上控制器的单片机C8051F340作为主控芯片,选用ADuM5401做信号隔离。其中C8051F340为3.3V供电,输出为CMOS逻辑电平,被测设备为5V供电TTL逻辑电平,为了提高GPS信号的信噪比及逻辑电平传输的可靠性,采用5V供电TTL逻辑电平而非CMOS逻辑电平传送GPS信号,由于C8051F340的IO端口容许5V输入,设计只需考虑3.3V转5V的简单逻辑电路,适用于通信速率不高的应用场合,可节约成本。另外,采用USB<sup>[8,9]</sup>供电设计,使用内部看门狗单元及内部晶体振荡器。下面对主控MCU和外部接口电路及各个模块进行说明。

主控芯片C8051F340<sup>[10]</sup>主要特性如下:高速、流水线结构的8051兼容的微控制器内核(可达

48MIPS);全速、非侵入式的在线系统调试接口(片内);通用串行总线(USB)功能控制器,有8个灵活的端点管道,集成收发器和1K FIFO RAM,自带电源稳压器,真10位200 kbps的单端/差分ADC,带模拟多路器,片内电压基准和温度传感器,片内电压比较器(两个);精确校准的12MHz内部振荡器和4倍时钟乘法器;64kB的片内FLASH存储器,256+4kB字节片内RAM;硬件实现的SMBus/I2C、增强型UART(最多两个)和增强型SPI串行接口;4个通用的16位定时器;具有5个捕捉/比较模块和看门狗定时器功能的可编程计数器/定时器阵列(PCA);片内上电复位、VDD监视器和时钟丢失检测器;多达40个端口I/O(容许5V输入)。

外部接口主要有三个:用于与主机通讯的USB接口,是调试及程序注入用的JTAG接口,GPS信号输出接口。

USB和JTAG接口设计:为了保护USB接口,选用了敏感数字或模拟电路具有保护作用的二极管阵列SP0503BAHT,此二极管阵列既能进行静电防护又能进行瞬态过压保护。对于调试和程序注入接口JTAG,选用C2接口方式,详细电路原理图见图1。

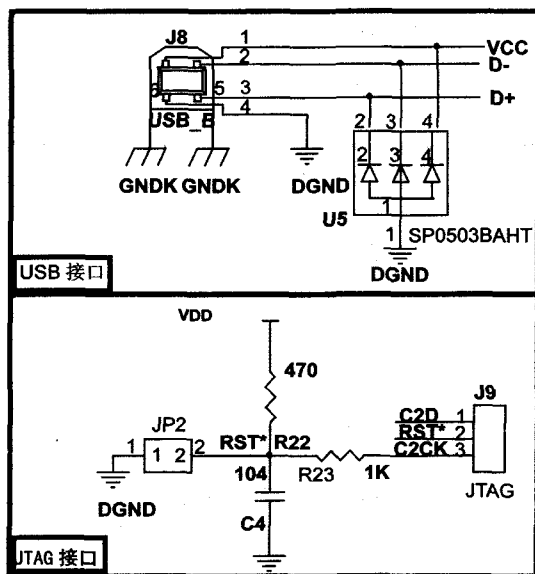


图1 USB和JTAG接口电路

GPS接口设计:选用C8051F340的P2.0~P2.3作为输出信号控制口,考虑到GPS输出信号为5V,输出信号需进行逻辑转换,另考虑被测设备的安全性,对输出信号进行隔离。

逻辑转换电路设计:由于C8051F340的IO端口容许5V输入,设计只需考虑3.3V转5V的简单逻辑电路,详细电路原理图见图2,适用于通信速率不高的应用场合并可节约成本。设计采用PNP型三极管进行逻辑转换,用三极管加上拉电阻升压的方法将3.3V

的输入信号拉升到 5V, 输入到 ADuM5401 的输入引脚, 四个通道采用同样逻辑电路。

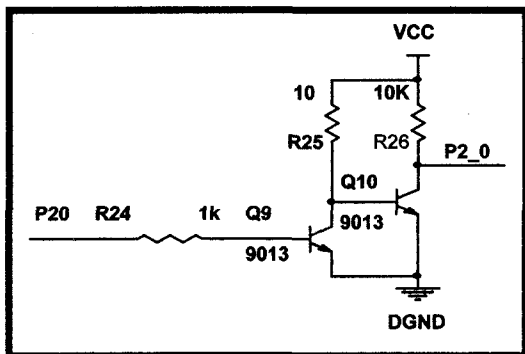


图 2 逻辑转换电路

磁耦数字信号隔离电路设计: 采用 ADuM5401 做数字信号隔离, 并使用其片上隔离电源代替专门的隔离电源模块, 可实现 3 通道同方向及 1 通道反方向数字隔离, 截止目前可隔离的信号最大通信速度为 25MHz, 详细电路原理图见图 3。

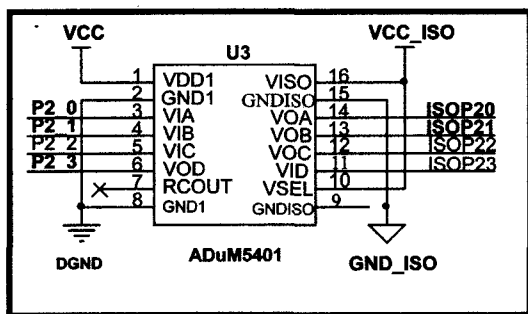


图 3 磁耦数字信号隔离电路

通过上述主控芯片及周边接口电路、逻辑转换电路、磁耦数字信号隔离电路的设计, 硬件可满足 GPS 信号模拟源对硬件提出的设计需求。

### 3 软件设计

软件设计包括两部分: 一个是基于 USB-To-GPS 硬件环境的嵌入式软件 (USBTToGPS) 设计, 另一个是作为上位机的 Windows 主机应用软件 (GPSSimulator) 设计。这两个软件通过基于 USB 通讯协议的应用协议进行通讯、协同完成测试任务。

嵌入式软件 USBTToGPS 的主要功能是将接收到的主机 GPS 数据进行解析, 按照与被测设备的接口要求, 采用典型的串行总线方式, 控制硬件信号, 将收到的 GPS 数据以特定的帧格式发送给被测设备。软件设计采用典型的前后台架构, 前台由定时器服务 2 用来控制 GPS 选通信号的输出, 定时服务 3 用来控制 GPS 时钟信号的输出和数据的输出, USB0<sup>[11,12]</sup> 中断服务用来完成各种 USB 的系统请求服务、数据接收、数据的发送服务。后台为主调度, 完成主机命令解析执行、数据包的解析、串行数据组织准备等; 检查本机

状态, 通过 USB 上传主机。其中 USB0 的端点 0 用于系统设置, 端点 1 用于数据接收, 端点 2 用作数据的发送, 如图 4 所示。

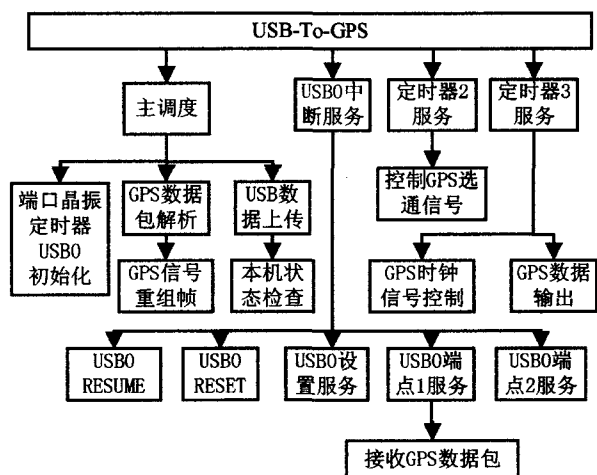


图 4 嵌入式软件 USBTToGPS 的架构

主机软件 GPSSimulator 的主要功能是提供 GPS 数据模拟的人机接口, 提供测试用例的输入, 包括正确和错误的 GPS 模拟数据, 将模拟数据通过 USB 发送给 USB-To-GPS 模块, 并且控制 USB-To-GPS 的信号时序。软件设计使用面向对象的设计方法, 采用分层架构 (界面-任务-驱动)。人机界面设计为 Window 视窗, 界面主要包括: 信息模式选择 (定位、非定位)、定位信息输入 (时间、经度、纬度)、非定位信息 (捕获星数) 的输入、帧格式正常和故障数据设置, 及帧信息的显示以及帧速率的设置。软件采用 VC6.0 开发, 利用 4 个对象 CGpsTestApp、CGpsTestDlg、CUsbIf 和 USB\_drv 实现了主机软件, 对象关系见图 5。

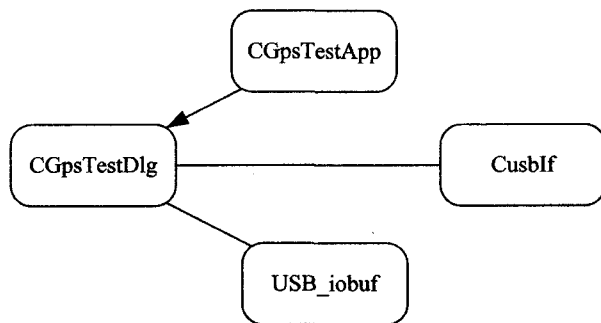


图 5 GPSSimulator 的对象关系图

### 4 测试及应用

对 GPS 信号模拟源在不同环境下进行了测试, 首先进行了 GPS 输出信号测试, 主要测试 GPS 输出信号的时序正确性和信号质量, 通过使用示波器捕获 GPS 输出信号进行测试, 经多次测试, GPS 串行输出信号时序与设计一致, GPS 信号输出稳定, 输出波形无失真。其次进行了功能测试和性能测试, 利用主机软件发送

不同的用例数据,将此数据与GPS接口输出的信号帧进行对比,经多次对不同数据进行比较,输入数据和输出信号一致;性能测试,利用主机软件设置UBS-To-GPS的帧发送频率,从1Hz调整到20Hz,都能正常输出;最后与被测设备联试,将主机输入数据与被测设备接收到的数据进行比较,数据也一致。目前模拟源已多次对被测设备完成了调试和测试,工作正常。

## 5 结束语

采用磁隔离技术的GPS信号模拟源满足相应的技术要求,性能稳定,使用方便。GPS信号输出波形好,使用磁隔离功率比光耦的小,其功率仅为光耦的1/10,若用的多将会省更多功率,另外安全可靠,在使用中从未对被测设备和本机造成损坏,工作正常。采用USB供电,不需单独的供电电源。模块体积小,携带方便。通过主机软件的灵活设置,可对被测设备进行功能、性能测试,正常和异常测试以及强度测试在内的全面测试。

### 参考文献:

- [1] 侯俊钦,吴小培,杨一军.微伏信号放大系统设计[J].计算机技术与发展,2007,17(10):198-201.
- [2] 张波,丁金华,孙秋花,等.基于微控制器的隔离变送器

的设计[J].大连工业大学学报,2010,29(3):223-226.

- [3] 兰颖,李刚.iCoupler(R)数字隔离技术及其应用[J].电子技术应用,2006,32(11):89-93.
- [4] Krakauer D. Data and Power Isolation in One Package Provides Total Isolation Solution[J]. Electronic Design, 2006, 54(13):33-33.
- [5] Morrison D. Single Component Isolates Data And Power[J]. Power Electronics Technology, 2006, 32(3):54-54.
- [6] Conner M. Chip provides both signal isolation and 500 mW of regulated, isolated power[J]. Electrical Design News, 2008, 53(12):15-15.
- [7] 田野,桂欣,李一兵.基于ADuM540x隔离通信电路的设计与实现[J].哈尔滨商业大学学报(自然科学版), 2009, 25(5):574-577.
- [8] 张念淮,江浩.USB总线接口开发指南[M].北京:国防工业出版社,2001.
- [9] 许永和.USB外围设备设计及应用[M].北京:中国电力出版社,2002.
- [10] 李海波,丛培田.C8051F340单片机在轴承故障诊断中的应用[J].沈阳理工大学学报,2008,27(4):13-15.
- [11] 李腾飞.C8051F340的USBXpress开发包USB通信设计[J].单片机与嵌入式系统应用,2010(6):74-75.
- [12] 尹杰君,姚旺生,喻济兵.基于C8051F340数据采集系统的设计[J].计算机与数字工程,2010,38(10):159-162.

(上接第189页)

表1 以20M文件为例的测试结果(ms)

已有容量	10%		70%		90%	
	非DMA	DMA方式	非DMA	DMA方式	非DMA	DMA方式
读	6115	4724	6125	4691	6126	4852
写	9857	5618	11093	5945	11203	6013
擦除	833	452	817	471	793	466

## 5 结束语

文中是以SEP0718处理器为硬件平台,研究了Nand Flash驱动的执行效率。详细地讲述了Nand Flash驱动读、写、擦的执行过程,并在DMA与非DMA下比较了Nand Flash驱动的读、写、擦速度。根据实验表明,文中实现的Nand Flash驱动提供的速度在一般的嵌入式应用中已经足够。

### 参考文献:

- [1] SEP0718 Datasheet[M].南京:东南大学国家专用集成电路系统工程技术研究中心,2009.
- [2] Flash Memory K9FIG08U0B Datasheet[M].[s.l.]:Samsung Corp,2006.
- [3] 宋宝华.Linux设备驱动开发详解[M].北京:人民邮电出版社,2008.

版社,2008.

- [4] 肖鹏,刘新宁,杜洪华.基于AMBA总线的NANDFLASH控制器软硬件划分设计[J].现代电子技术,2008,31(2):2-3.
- [5] 肖建.一种在片上系统中实现Nand Flash控制器的方法[J].南京邮电学报,2005,27(5):2-4.
- [6] 沈祺,时龙兴.大容量NAND FLASH驱动及YAFFS文件系统WinCE下的实现[D].南京:东南大学,2007.
- [7] 史斌,丁志刚,张伟宏.基于PXA3xx处理器的NAND闪存DMA方案[J].计算机应用,2009,29(8):2136-2142.
- [8] 胡一飞,徐中伟,谢世环.NAND Flash上均匀损耗与掉电恢复在线测试[J].单片机与嵌入式系统应用,2007(3):5-8.
- [9] 鲍国彬.嵌入式工业控制系统的Flash文件存储系统[J].福建电脑,2006(2):130-131.
- [10] Rubini A, Corbet J. Linux Device Driver[M]. USA: O'Reilly & Associates Inc., 2001.
- [11] Improving Performance Using Two-Plane Commands Introduction Technical Note[M].[s.l.]:Micron Corp,2007.
- [12] Fisher R. Optimizing NAND Flash Performance[R].[s.l.]:[s.n.],2008.