

一种基于FPGA的SPWM波的实时生成方法

丁卫东,郭前岗,周西峰

(南京邮电大学 自动化学院,江苏 南京 210003)

摘要:文中基于FPGA设计了一种新型的三相SPWM波的实时生成方法。该方法以Xilinx公司的Spartan-3E系列FPGA芯片XC3S500E作为控制核心,结合直接数字频率合成技术(DDS),利用VHDL语言实时生成三相SPWM波形。通过三个相位互差 120° 的正弦调制波与一个三角载波进行比较来产生三相SPWM脉冲信号,由两者的交点来确定逆变器开关时刻,其中载波频率、载波比以及死区时间可变,使生成的三相SPWM波适应性强。通过Modesim和数字示波器验证了利用FPGA实时生成三相SPWM波的可行性,为该方法进一步应用提供了一个良好的开放平台。

关键词: FPGA; SPWM; 直接数字频率合成技术; 逆变器; Modesim

中图分类号: TP273⁺.5

文献标识码: A

文章编号: 1673-629X(2011)02-0211-04

A Kind of Method for Producing SPWM Waveform Real-time Based on FPGA

DING Wei-dong, GUO Qian-gang, ZHOU Xi-feng

(Automation College, Nanjing University of Posts and Telecommunications, Nanjing 210003, China)

Abstract: Designs a new type of method for producing three-phase SPWM waveforms real-time based on FPGA. The method puts Xilinx's Spartan-3E Series FPGA chip XC3S500E as the controlling core, and combines with the direct digital frequency synthesis (DDS), generating three-phase SPWM waveforms real-time by VHDL language. The digital values of three sine modulating waves with 120° phase are respectively compared with the value of triangle carrier wave. The switch points are located at the intersection of the two waves. The carrier frequency, carrier ratio and dead time are variable, so that the three-phase SPWM waveforms are adaptable. Through Digital oscilloscope and Modesim, the feasibility of using FPGA implementation three-phase SPWM waveforms has been verified. This paper provides a good platform for further applications of the method.

Key words: FPGA; SPWM; DDS; Inverter; Modesim

0 引言

PWM(Pulse Width Modulation)控制技术就是通过一系列脉冲的宽度进行调制,来等效地获取所需要的波形(含形状和幅值),在进行脉宽调制的时候,如果使脉冲系列的占空比按照正弦规律来安排,则输出电压经过滤波可以得到正弦波形,同时使得负载电流中的谐波成分大为减小,称之为正弦波脉宽调制(SPWM)。交流调速系统采用SPWM控制技术不仅能够及时、准确地实现变压变频控制要求,更重要的是可以抑制逆变器输出电压或电流中的谐波分量,降低或消除变频调速时电机的转矩脉动,提高电机的工作频率,扩大调速系统的调速范围^[1],因此,SPWM控制

技术已经广泛地应用到交流电机调速系统。目前有多种方法可以产生SPWM脉宽调制波,常用的方法有两种,一种是利用具有PWM发生电路的专用微处理器芯片,如TMS320F240、TMS320F2812等,但这种方法只能产生6路或12路的PWM信号^[2];另一种是利用模拟电路对三角载波与正弦调制波进行比较,产生SPWM脉冲,但这种电路设计复杂,与数字系统连接困难,难以满足复杂要求。

随着数字化集成电路的广泛应用,现场可编程门阵列(FPGA)成为新型数字化集成芯片开发的一种首选。FPGA的出现,克服了专用芯片受时钟影响和开发周期长等缺点,已在很多领域得到了推广应用。DDS技术是一种直接数字合成方法,不需要震荡和锁相环节,直接将波形函数进行数字离散化,以时间为地址,幅度为量化数据,依次存入波形存储器,使连续的数据流通过数模转换器产生需要的波形。DDS使用基准时钟和相位累加技术控制存储器地址的变化,从

收稿日期:2010-06-10;修回日期:2010-09-27

作者简介:丁卫东(1984-),男,河南人,硕士研究生,研究方向为计算机控制与系统集成;郭前岗,教授,研究方向为现代电力电子技术,在电力系统中的应用;周西峰,副教授,研究方向为计算机智能监测控制技术。

而达到控制输出波形的相位、频率和幅度的变化^[3]。在此,介绍了基于 Spartan-3E 系列 FPGA 芯片 XC3S500E 与 DDS 结合的 SPWM 波的实时生成方法,利用该方法可极大地提高 SPWM 输出波形的品质,提高逆变器的动态响应,从而有效解决了逆变电路中输出谐波含量大,动态响应慢等问题^[4]。

1 SPWM 技术的基本原理

正弦脉宽调制法 (SPWM) 是将每一正弦周期内的多个脉冲作自然或规则的宽度调制,使其依次调制出相当于正弦函数值的相位角和面积等效于正弦波的脉冲序列,形成等幅不等宽的正弦化电流输出,脉冲序列的宽度是由正弦波和三角波自然相交生成的。其中载波频率和调制信号频率之比即为载波比。在 SPWM 中常用等腰三角形作为载波,因为等腰三角形上任一点的水平宽度和高度成线性关系且左右对称,当它与任何一个平缓变化的调制信号波相交时,在交点时刻控制电路中开关器件的通断,即可得到一组等幅而脉冲宽度正比于该信号波的矩形脉冲^[5]。设正弦调制信号波为 $y = \alpha \sin \omega t$, 式中 α 称为调制度, $0 \leq \alpha < 1$; ω 为正弦信号波角频率。

通过改变调制度来调整输出电压,通过改变正弦调制波周期来调节输出频率,从而实现 VVVF 控制。

SPWM 波产生的方法有很多种,但较典型的主要有规则采样法和自然采样法两种。其中规则采样法计算简单,但谐波含量较大;自然采样法是在正弦波和三角波的自然交点时刻控制功率开关器件的通断^[6],所得到的正弦波很接近正弦波,是比较理想的采样方法。

2 SPWM 技术的 FPGA 实现

根据 SPWM 的产生原理,SPWM 电路主要包括正弦波产生模块、载波发生器模块、调制波与载波比较模块和死区模块等四部分组成^[7],其结构如图 1 所示。

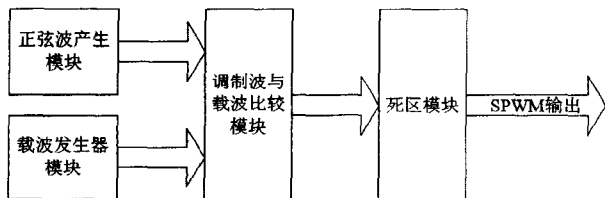


图 1 SPWM 模块框图

载波发生器模块在时钟信号作用下,通过可逆计数器发出三角载波幅值;正弦波产生模块在同步信号作用下从波形查找表读取标准正弦信号幅值,与输入的调制度相乘,得出满足设计需要的正弦调制信号幅值,然后与三角载波幅值进行比较,将比较后的输出信号送入死区模块,经过死区模块处理后,最终输出 SP-

WM 波信号,驱动逆变器的功率开关器件。通过改变三相正弦调制波的频率和幅值,可以灵活可调节逆变电路输出电压的频率和幅值。

2.1 正弦波产生模块

DDS (数字直接频率合成) 的概念最初由美国学者 J. Tierney, C. M. Rader 和 B. Gold 提出,它从相位概念出发直接合成所需波形,是一种全数字化的频率合成技术。典型的 DDS 系统由相位控制寄存器、频率控制寄存器、地址发生器、波形查找表 (ROM/RAM)、D/A 转换器和低通滤波器 (LPF) 组成^[8]。它的本质其实就是在—组存储器单元中,按照信号波形数据点依次存储了将要输出波形的数据,并在控制电路的协调控制下,以可变的速率,周而复始地将波形数据传送给后级的硬件电路。本设计无需 D/A 转换器和低通滤波器,全部数字化。其结构框图如图 2 所示。

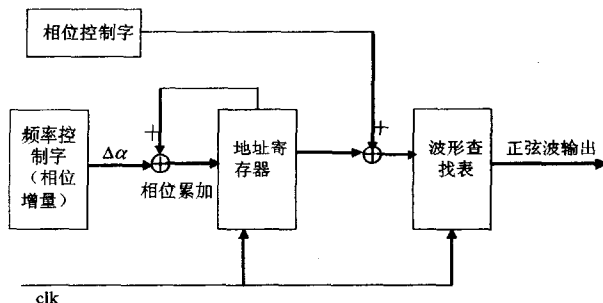


图 2 DDS 功能结构图

DDS 以稳定度高的参考时钟为参考源,通过精密的相位累加器和数字信号处理,再通过高速 D/A 转换器产生所需的数字波形,这个数字波经过一个模拟滤波器后,得到最终的模拟信号波形。

图 2 中 $\Delta\alpha$ 为相位控制字,也叫相位增量,clk 为系统时钟。DDS 系统的核心是地址发生器,它由一个 n 位加法器和一个 n 位地址存储器组成,用来产生存储在片内 ROM/RAM 中的正弦数据的地址。如图 2 所示,每来一个时钟脉冲,频率控制字将被累加一次,而累加器的结果将被送入地址寄存器中作为波形查找表的地址。为了使地址能够从一个预定值开始累加,在设计中添加了一个相位控制字。

波形查找表中存储的是以相位为地址的一个正弦波数字幅度信息,相当于在 n 位的寻址 ROM/RAM 中把 $0 \sim 2\pi$ 的正弦信号离散成具有 2^n 个样值的序列,以二进制数值形式存储在 2^n 个地址单元。若波形 ROM/RAM 有 m 位数据位,则 2^n 个样值以 m 位二进制数值固化在 ROM/RAM 中,按照地址不同输出相应的正弦信号信号幅值^[9]。

波形查找表通过 IP 核生成器调用 block RAM^[10],用作单端口 ROM,ROM 中存放着三角函数 $y = \sin t$ 一个完整周期 ($0 \sim 2\pi$) 的 256 个等间隔取值,用来表示

取值的数据位宽为9位。三角载波的幅值为0~510,而正弦调制波的幅值在-1~+1之间,为了实现等幅比较,使正弦调制波的幅值也在0~510之间,三角函数表达式应改为:

$$y = 255 * \sin((\pi/255) * t) + 255 \quad (1)$$

用C语言或MATLAB语言对式(1)在一个周期(0~2 π)内完成256个量化并且直接生成ROM的初始化文件(.coe)格式。这样即可输出一路正弦波,而此设计需产生三路相位互差120°的正弦波,于是可把生成的256个数据分成三等份,再把第1~170个数据写入ROM的初始化文件中,这样初始化文件中就有426个数据,然后分别从第1~256、85~341和170~426个数据中取数,即可生成三路相位互差120°的正弦波。利用乘法器对从波形查找表中取出的标准正弦信号幅值进行调制度加权调整(调制度为 α ,取值范围为0~1),即用调制度 α 与标准正弦信号幅值相乘,最后得出满足设计需要的正弦调制信号幅值。

2.2 载波发生器模块

载波发生器即三角波发生器,利用可逆计数器完成三角函数的上升与下降,形成一个完整的三角函数,频率为正弦调制波的N倍,并可调。根据课题的需要以及芯片资源的考虑,本设计采用9位计数器实现。工程上为防止溢出,三角波顶部一般取计数器最大值减1,本设计为“111111110”;三角波底部一般取计数器最小值加“000000001”。

2.3 调制波与载波比较模块

在比较模块的设计中可采用三个同样逻辑规模的数字式比较器,即将一个三角载波与U、V、W三相正弦信号同时进行比较。在设计中,将三角载波的计数值与三相正弦调制信号进行比较,当三角载波数字量大于正弦调制波数字量时,输出低电平;若三角载波数字量小于正弦调制波数字量时,输出高电平;两者相等时,输出状态保持不变,然后将输出信号送入死区发生电路。

2.4 死区模块

为了防止功率器件短路,需要使同相上下桥臂驱动信号错开一个死区时间,也就需要设计死区电路^[11]。死区电路主要由死区发生器来实现,它由死区计数器和一些组合逻辑组成。实现死区时间设定的方法是在上下桥臂的脉冲信号从低电平变为高电平时,延迟一个死区时间;当上下桥臂的脉冲信号从高电平变为低电平时,不做任何处理,这样就可把上下桥臂的信号错开。死区模块对来自比较器的三相调制信号(PWM_U、PWM_V、PWM_W)进行调整,把每一相分为两部分输出,一部分是上桥臂驱动信号,另一部分是下桥臂驱动信号。这两部分信号相互错开一个死区时间,死区大小根据具体功率器件来决定,然后改变死区模块的时钟频率,就可以实现死区调节。以IPM内IGBT为例,其最小开通或关断时间分别为1.5 μ s或2.9 μ s,为了防止IGBT出现非饱和导通或无法关断等现象,设计要求对死区时间进行控制,即保证死区时间不小于5 μ s^[12],本设计用逻辑方法实现5 μ s的死区延时。

3 仿真及实验结果

根据以上各模块设计方案,文中采用VHDL硬件描述语言进行电路设计,以Xilinx公司的设计软件ISE9.1作为设计平台对源程序进行逻辑综合并进行功能仿真。仿真参数如下:系统时钟频率为50MHz,三角载波频率为10kHz,幅值为510,载波比为7或14,调制度为0.8,死区时间为5 μ s,所得仿真波形如图3、图4所示。

按照设计流程,将设计编译生成的编程文件下载到Spartan 3E开发板中进行硬件波形测试,实验参数如下:系统时钟频率为50MHz,三角载波频率为10kHz,幅值为510,载波比为7或14,调制度为0.8,死区时间为5 μ s,所得测试波形如图5、图6所示,图中为U相的两路SPWM波的测试波形。

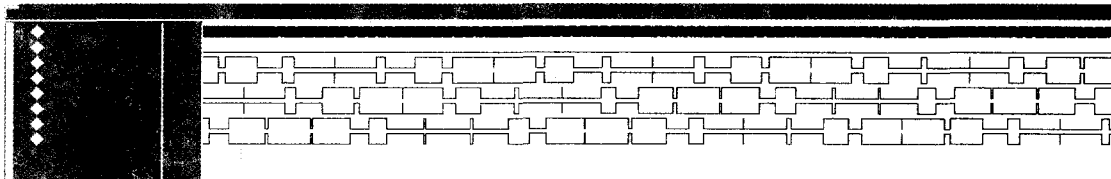


图3 载波比为7的三相SPWM波的仿真波形

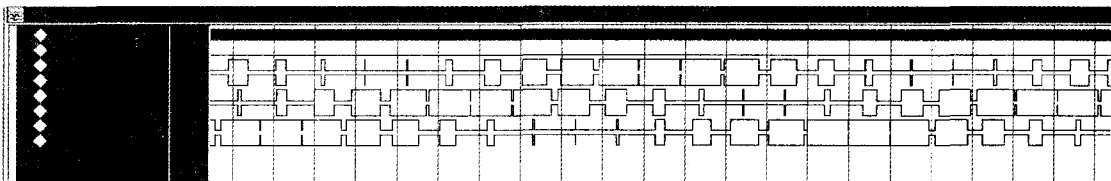


图4 载波比为14的三相SPWM波的仿真波形

通过观察数字示波器输出的 SPWM 波形及通过 Modesim 仿真得出的 SPWM 波形,可以看出设计上达到预期的效果,产生的三相正弦波信号相似于实际的三相正弦信号,其相位互差 120° ,由正弦信号产生的 PWM 信号即正弦脉宽调制信号与正弦信号相对应,并且该系统能够得到更宽的频率和电压调节范围。

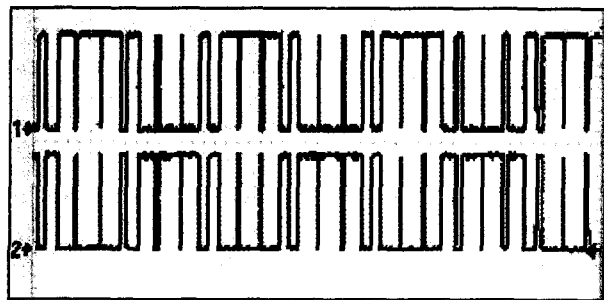


图 5 载波比为 7 的单相 SPWM 波的测试波形

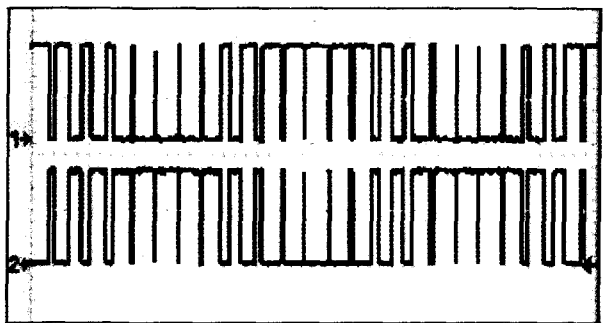


图 6 载波比为 14 的单相 SPWM 波的测试波形

4 结束语

文中提出了一种利用 FPGA 结合 DDS 技术产生 SPWM 波的方案,并给出了具体的实现方法以及相应的框图。该电路通过现场可编程门阵列芯片实现,用硬件描述语言 VHDL 完成了整个功能模块的全部设计

工作,使得电路更加简单和可靠,稍加改动就可以用到各类交流电机驱动控制系统,具有一定的使用价值。

参考文献:

- [1] 韩江,曹文霞,王玉兵. SVPWM 与 SPWM 控制 PMLSM 的仿真比较研究[J]. 组合机床与自动化加工技术, 2009(4): 46-49.
- [2] 钟祺,谢顺依,杨迎化. 基于 FPGA 的 SPWM 实现研究[J]. 微处理机, 2008, 6(3): 163-166.
- [3] 杨旭东,张强,韩雪晶. SPWM 的 FPGA 实现方法[J]. 微计算机信息, 2006, 12(2): 146-148.
- [4] 郑春茂,杨春华,吴庆彪. 基于 C8051F020 与 DDS 的 SPWM 波形优化研究[J]. 自动化与仪表, 2009(4): 58-60.
- [5] 王兆安,黄俊. 电力电子技术[M]. 北京:机械工业出版社, 2001.
- [6] Holtz J. Pulsewidth modulation for power electronic power conversion[J]. Proceedings of the IEEE, 1994, 82(8): 1194-1214.
- [7] 诸江,董金明. 基于直接数字频率合成的三角载波移相 PWM 控制 FPGA 的设计实现[J]. 微计算机信息, 2006, 10(2): 74-76.
- [8] 姚文刚,余国强,孟小锁. 基于多 DSP 架构的电机控制系统[J]. 计算机技术与发展, 2006, 16(6): 48-50.
- [9] 杨春玲,朱敏. EDA 技术与实验[M]. 哈尔滨:哈尔滨工业大学出版社, 2009.
- [10] Spartan 3E Starter Kit Board User Guide[M]. [s. l.]: Xilinx, 2006.
- [11] Agelidis V G, Ziogas P D, Joos G. Dead-band PWM switching patterns[J]. IEEE Trans. Power Electronics, 1996, 11(4): 522-531.
- [12] 袁薇. 基于 FPGA 的 SPWM 触发器的设计[J]. 电子器件应用, 2008, 7(10): 12-16.
- [13] 贾宏,万晓榆,樊自甫. IMS 中基于 LZSS 的 SIP 信令压缩算法研究[J]. 计算机应用, 2007, 27(6): 1320-1322.
- [14] 黄永峰. 下一代网络核心控制协议-SIP 及其应用[M]. 北京:人民邮电出版社, 2009.
- [15] 司端锋,韩心慧,龙勤,等. SIP 标准中的核心技术与研究进展[J]. 软件学报, 2005, 16(2): 239-250.
- [16] 黄斌,李秉智. 基于 SIP 的 VoIP 的移动性研究[J]. 微计算机信息, 2008, 24(3): 145-147.
- [17] 张永强,张捍东,赵金宝. SIP 协议栈研究[J]. 计算机技术与发展, 2007, 17(11): 49-51.
- [18] 马瑞,王家祯. 基于点模式匹配的视频文字跟踪和笔画提取[J]. 计算机工程, 2008, 34(3): 15-17.
- [19] 罗建光,张萌,赵黎,等. 基于 P2P 网络的大规模视频直播系统[J]. 软件学报, 2007, 18(2): 391-399.

(上接第 210 页)

- [1] 出版社, 2007.
- [2] 张智江. 基于 IMS 融合、开放的下一代网络[M]. 北京:人民邮电出版社, 2007.
- [3] 毕厚杰,李秀川. IMS 与下一代网络[M]. 北京:人民邮电出版社, 2006.
- [4] Munir A, Gordon-Ross A. SIP-Based IMS Signaling Analysis for WiMax-3G Interworking Architectures[J]. IEEE Transactions on Mobile Computing, 2010, 9(5): 733-750.
- [5] Loreto S, Opsenica M T, Rissanen M, et al. IMS service development API and test bed[J]. IEEE Communications Magazine archive, 2010, 48(4): 26-32.
- [6] Bellavista P, Corradi A, Foschini L. IMS-based presence service with enhanced scalability and guaranteed QoS for interdomain enterprise mobility[J]. IEEE Wireless Communications archive, 2009, 16(3): 16-23.