

# 基于 Si4133 频率合成器的设计与实现

祝雪莲<sup>1,2</sup>, 韦 穗<sup>1</sup>, 柳 军<sup>2</sup>, 权希龙<sup>1</sup>

(1. 安徽大学 计算智能与信号处理教育部重点实验室, 安徽 合肥 230039;

2. 中科院嘉兴中心微系统所分中心, 浙江 嘉兴 314050)

**摘 要:**介绍了 Si4133 双波段射频合成芯片的工作原理, 设计并实现了基于 Si4133 的射频链路收发信机系统中的频率合成器。该频率合成器集成度高, 抗干扰性强, 频率稳定性好, 可采用单片机编程控制频率的变化。其相位噪声在 340MHz 处达到  $-102.61\text{dBc/Hz}@1\text{kHz}$ , 680MHz 处达到  $-94.75\text{dBc/Hz}@1\text{kHz}$ , 杂散抑制制度达到 77dBc。通过实际应用证明了该频率合成器能够良好地满足 OFDM 多载波高速图像传输系统的要求。

**关键词:**锁相环; 频率合成器; 收发信机; Si4133; 相位噪声; 杂散抑制

**中图分类号:** TP391

**文献标识码:** A

**文章编号:** 1673-629X(2009)05-0209-04

## Design and Realization of Frequency Synthesizer in Transceiver Based on Si4133

ZHU Xue-lian<sup>1,2</sup>, WEI Sui<sup>1</sup>, LIU Jun<sup>2</sup>, QUAN Xi-long<sup>1</sup>

(1. Ministry of Education Key Lab. of IC & SP, Anhui University, Hefei 230039, China;

2. Jiaxing Research and Development Center of Simit., Chinese Academy of Sciences, Jiaxing 314050, China)

**Abstract:** Presents the working principle of Si4133 dual-band RF synthesizer. A frequency synthesizer based on Si4133 is designed and implemented. The frequency synthesizer is high integrated, anti-jamming level and frequency stability. It can control the change of frequency using the single chip programmed. The reference spurs at an offset of 1 kHz are as low as 77dBc and the phase noise at an offset of 1kHz are lower than  $-102.61\text{dB}/\text{Hz}$  in 340 MHz and  $-94.75\text{dB}/\text{Hz}$  in 680MHz for the entire tuning range. The implemented results indicate that the frequency synthesizer can meet the requirement of OFDM multi-carrier high speed image transmission system.

**Key words:** phase locked loop; frequency synthesizer; transceiver design; Si4133; phase noise; spurious suppression

## 0 引 言

将一个标准频率(如晶振参考源), 经加、减、乘、除运算, 变成多个具有同一稳定性和准确度所需频率的技术, 称为频率合成技术。频率合成器作为收发信机的本振源是射频电路中一个极重要的组成部件<sup>[1]</sup>。以往通用的频率合成器是用分立元件和小规模集成电路组装起来的, 频率合成芯片只把频率合成器的主要部件如参考分频器、程序分频器、鉴相器、锁定指示器等集成在同一芯片上。在实际应用场合中, 还需要为这些芯片外接双模分频器、VCO(压控振荡器)和环路滤波器(LF), 才可构成完整的频率合成器<sup>[2]</sup>。所以通用

频率合成器电路所需要的外接芯片和元件较多, 电路的功耗和体积都比较大, 另外电路的调试复杂度比较大。

Si4133 数字频率合成芯片内部集成了鉴相器、环路滤波器、VCO 和分频器, 外围只需连接调谐电感便组成一个锁相环<sup>[3]</sup>。利用 Si4133 芯片设计的频率合成器外围电路简单, 即使是调试经验不丰富的人也能够方便地使用该芯片, 大大降低了频率合成器的成本、体积和功耗, 简化了设计和生产调试的复杂程度, 而可靠性则得到明显提高。

## 1 Si4133 的工作原理与特点

Si4133 是一种应用在无线通信中的 IF 和双波段 RF 频率合成的单片式集成电路芯片, 它体积小, 相位噪声低, 当鉴相器的更新频率是 200kHz 时, RF1 锁相环工作在 1.6GHz 时, RF1 输出信号的相位噪声为  $-132\text{dBc/Hz}@1\text{MHz}$ ; 当 RF2 锁相环工作在 1.2GHz 时,

收稿日期: 2008-08-21

基金项目: 国家高技术研究发展计划(“863”计划)基金资助项目(2006AA01Z216); 国家自然科学基金项目(60603083)

作者简介: 祝雪莲(1982-), 女, 硕士研究生, 研究方向为信号与信息处理、射频电路设计; 韦 穗, 教授, 博士生导师, 研究方向为计算机视觉、图像处理与分析、虚拟现实技术等。

RF2 输出信号相位噪声为  $-134\text{dBc}/\text{Hz}@1\text{MHz}$ ; 当 IF 锁相环工作在  $550\text{MHz}$  时, IF 输出信号相位噪声为  $-117\text{dBc}/\text{Hz}@100\text{kHz}$ , 它能够很好地满足 RF 通信系统中频率合成的需要。

Si4133 的基本模块包含 3 路 PLL(锁相环路)。每路 PLL 由 PD(鉴相器)、LF(环路滤波器)、VCO 和可编程分频器构成。该芯片使用串口编程控制, 通过串行通信写寄存器, 可以设置 RF、IF 频率以及参考频率的分频系数, 以得到最后需要的 RF 和 IF 频率。其分频器中的 R 与 N 分频可以直接利用外部的参考频率并且通过控制字写入。该芯片 3 路 PLL 的 VCO 的中心频率由外部电感决定, PLL 可在 VCO 中心频率  $\pm 5\%$  范围内调节输出频率。

在 3 路 PLL 中 2 路用来进行射频输出; RF1:  $900\text{MHz}$  到  $1.8\text{GHz}$ 。RF2:  $750\text{MHz}$  到  $1.5\text{GHz}$ 。这 2 路射频 PLL 是时分复用的, 即在一个给定时间内只有 1 路 PLL 起作用。每路射频 PLL 工作时, 其射频输出频率可在 VCO 的中心频率内调节, 所以通过给相应的 N 分频器进行简单编程就可达到对射频输出进行控制, 从而工作在 2 个独立的频段。2 个射频 VCO 中心频率最优化设置分别在  $947\text{MHz}$  和  $1.72\text{GHz}$  之间以及在  $789\text{MHz}$  和  $1.429\text{GHz}$  之间。3 路 PLL 中另一路是中频通道:  $62.5\text{MHz}$  到  $1000\text{MHz}$ , 该电路的 VCO 的中心频率可通过接在 IFLA 和 IFLB 引脚的外部电感来调整。PLL 中频输出频率可在 VCO 中心频率的  $\pm 5\%$  内调节。中频 VCO 的中心频率可以在  $526\text{MHz}$  和  $952\text{MHz}$  之间调节。根据需要可以通过分频降低 IF 的输出频率。

VCO 中心频率的确定是决定于与各自 VCO 相连的外部电感值。考虑到外部电感值有  $\pm 10\%$  的偏差, 电感值不精确 Si4133 可通过自调节算法补偿电感的误差。在实际设计中射频输出信号须通过电容器交流耦合到负载; 中频输出引脚也必须通过一个电容器交流耦合到它的负载。因为电感值为 nH 数量级, 在确定电感值时须考虑封装问题。射频 1 通道的外部电感的范围是  $0\sim 4.6\text{nH}$ ; 射频 2 通道的外部电感的范围是  $0.3\text{nH}\sim 6.2\text{nH}$ ; 中频的外部电感范围是  $2.2\text{nH}\sim 12.0\text{nH}$ <sup>[4]</sup>。每个 VCO 的总电感  $L_{\text{tot}}$  是外部电感  $L_{\text{ext}}$  与封装电感  $L_{\text{pkg}}$  之和, 与总电感并联一个标称电容, 外接电感连接如图 1 所示。

中心频率<sup>[5]</sup>计算公式为:

$$f_{\text{cen}} = \frac{1}{2\pi\sqrt{L_{\text{tot}} \cdot C_{\text{ncm}}}}$$

$$\text{或者 } f_{\text{cen}} = \frac{1}{2\pi\sqrt{(L_{\text{pkg}} + C_{\text{ext}}) \cdot C_{\text{ncm}}}}$$

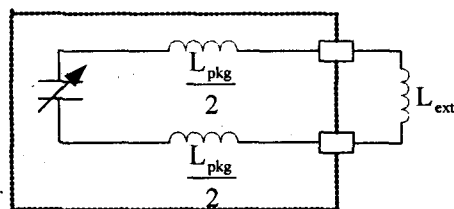


图 1 外接电感连接

下面以 1 路 PLL 的基本框图<sup>[5]</sup>为例, 如图 2 所示, 简要介绍 Si4133 芯片的工作原理。外接基准频率器产生参考频率  $f_{\text{in}}$  从 XIN 脚输入, 通过放大器、R 分频器后, 得到频率  $f_{\text{in}}/R$ ; 同时, 这路 VCO 的输出本振频率  $f_{\text{out}}$  经过一个 N 分频器后, 得到频率  $f_{\text{out}}/N$ ; 2 个频率输入到 PD 进行相位比较, 产生环路锁定误差控制电压  $u_d(t)$ , 该误差电压  $u_d(t)$  经过 LF 滤除其中的高频分量和噪声后, 得到电压  $u_c(t)$ ,  $u_c(t)$  输入 VCO, 便可对 VCO 输出的信号进行控制和校正, 使 VCO 分频后的信号频率  $f_{\text{out}}/N$  与  $f_{\text{in}}/R$  近于相等, 直至最后两者频率相等而相位同步实现锁定<sup>[6]</sup>。环路锁定时, PD 的输入频差为 0, 即:

$$f_{\text{in}}/R = f_{\text{out}}/N, f_{\text{out}} = Nf_{\text{in}}/R$$

根据需要可以通过改变输出信号的分频系数 N 和参考信号的分频系数 R 来改变输出信号的频率。

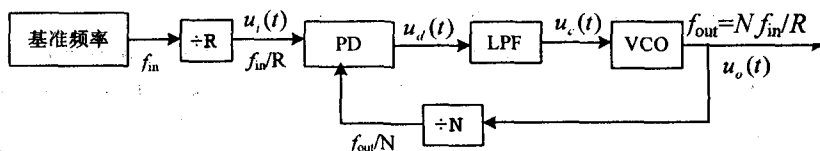


图 2 PLL 的基本框图

通过以上对 Si4133 芯片的工作原理、结构特点等的介绍, 可以看出 Si4133 是一款非常易于使用的 PLL 频率综合器件。

## 2 频率合成器的设计

文中要求所设计的频率合成器是在 OFDM 多载波调制方式下高速图像传输系统中射频链路收发信机频率合成器的设计, 要求发射单元提供  $340\text{MHz}$  本振频率, 接收单元提供  $680\text{MHz}$  本振频率。因为 OFDM 多载波调制方式对射频本振的相位噪声和杂散具有较高的要求<sup>[7]</sup>, 高速图像传输系统要求相位噪声优于  $-90\text{dBc}/\text{Hz}@1\text{kHz}$ 、杂散抑制制度优于  $50\text{dBc}$ 。所以在频率合成器的设计中必须认真考虑相位噪声和杂散指标的提高。

在整个设计中频率合成模块即本振是为发射和接收模块中的调制器和解调器提供本振源的。在该频率

源的设计中,杂散和相位噪声是两个必须考虑的重要技术指标<sup>[8]</sup>。在锁相频率源的设计中,选用了具有良好相位噪声性能的数字频率合成芯片 Si4133,使本振源获得良好的相位噪声性能。为了抑制本振频率源的杂散,采用了数字频率合成芯片 Si4133 加合适外围选频滤波电路的方式以产生发射和接收所需的本振信号。由于需要分别为发射单元提供 340MHz 本振频率,为接收单元提供 680MHz 本振频率,本设计中需要两个频率合成模块,即发射频率合成模块和接收频率合成模块。

发射链路采用的是 AD8345 调制芯片,该芯片的本振信号进入混频器前没有发生变化,所以本振源为发射单元提供 340MHz 的本振信号即可<sup>[9]</sup>。对于接收模块的本振频率,由于接收模块采用的是 LT5506 解调芯片,该芯片的本振信号在进入混频器前将会被 2 分频,所以接收模块的本振信号将是发射模块本振信号的 2 倍,即接收单元的本振信号为 680MHz<sup>[10]</sup>。

频率合成模块基本组成包括数字频率合成芯片 Si4133、单片机控制芯片 AT89LP2052、电源和提供参考频率的晶体振荡器。因 Si4133 要求所需要的晶振的频率范围是 2MHz 到 26MHz,在本设计中选 19.2

MHz 恒温晶振(O23A—DSBD)为锁相芯片提供参考频率。该恒温晶振的长期频率稳定度为  $\pm 5.0 \times 10^{-8} \text{max/year}$ ,压控范围为:  $\geq \pm 1 \text{ppm}$ ,相位噪声特性分别为  $-137 \text{dBc/Hz @ } 100 \text{Hz}$ 、 $-145 \text{dBc/Hz @ } 1 \text{kHz}$ 、 $-150 \text{dBc/Hz @ } 10 \text{kHz}$ 、 $-155 \text{dBc/Hz @ } 100 \text{kHz}$ 。

在实际设计电路中,外部控制用功耗低的单片机 MSP430 进行编程,采用单片机编程控制频率的变化,然后把编译好的控制程序写入 ATMEL 公司的单片机 AT89LP2052 芯片中,再用该单片机芯片的几个引脚连接 Si4133,从而通过不同分频比的写入而对 Si4133 进行控制,在 Si4133 的 IF 输出端再加合适的外围选频滤波电路便可以分别获取稳定性良好的 340MHz 与 680MHz 的本振频率。

设计中用到两个 Si4133-BT 芯片、一个有程序控制的单片机 AT89LP2052 芯片和一个恒温晶振 O23A、外围电路及由 +12V 电源转换成各芯片所需要的 +5V 和 +3V 电源电路。下面给出实际设计的发射频率合成模块与接收频率合成模块部分电路原理图,如图 3 所示。

根据发射频率合成模块和接收频率合成模块的电路原理图,把组成频率合成器的各个元件、芯片及电源

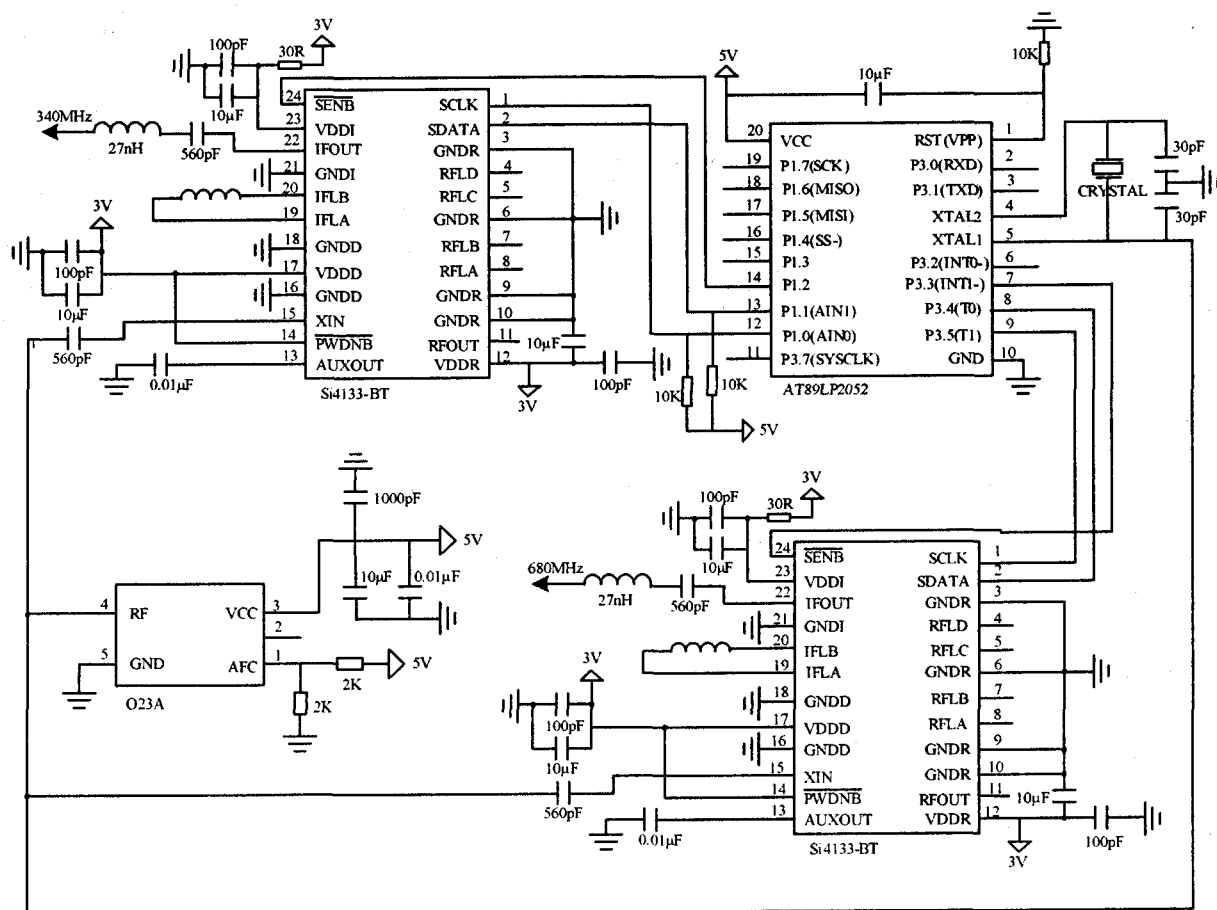


图3 发射与接收频率合成模块部分电路原理图

转换电路集成在一个板子上,因为它所需要的外接芯片和元件较少,外围电路简单,所以电路体积小集成度高,抗干扰性强。

### 3 频率合成器的测试结果

由设计电路原理图做出来频率合成器的硬件电路板,然后用频谱分析仪对频率合成器的电路板的重要指标输出功率、相位噪声及杂散抑制进行测试。

通过对 Si4133 实验板所输出的 340MHz 与 680MHz 本振信号的测量发现,其偏离中心频率 1kHz 处的相位噪声测试频谱如图 4 所示,当频率为 340MHz 时,相位噪声为  $-102\text{dBc/Hz}$ ;当频率 680MHz 时相位噪声  $-94\text{dBc/Hz}$  左右,相位噪声小,完全满足系统要求。

对于该频率合成模块,其输出本振信号的功率可通过编程控制,在匹配良好的状态下发射频率合成模块与接收频率合成模块通常可达到  $-4\text{dBm}$  左右,最大峰频点输出功率频谱如图 5 所示。当频率为 340MHz 时输出功率为  $-3.51\text{dBm}$ ;当频率为 680MHz 时输出功率为  $-3.79\text{dBm}$ ,符合 AD8345 调制芯片与 LT5506 解调芯片对本振驱动功率的要求。

最后调整频谱仪的 SPAN,读取输出频点外的次大峰值信号的频点功率,再由图 5 最大峰值信号频点功率值,求出两者相对功率值,即是本振输出杂散抑制值。次大峰值信号频点功率测试结果如图 6 所示,当频率为 339.2MHz 时输出功率为  $-80.98\text{dBm}$ ;当频率为 679.2MHz 时,输出功率为  $-81.21\text{dBm}$ ,由图 5 和图 6 可知杂散抑制可达到  $77\text{dBc}$ 。

由测试结果可看出输出功率、相位噪声和杂散抑制都很好满足了系统要求,把设计好的频率合成器应用到 OFDM 多载波高速图像传输系统中,系统能在发射本振频率为 340MHz 和接收本振频率为 680MHz 处良好运行,证明了所设计的频率合成器的有效性。

### 4 结束语

以 Si4133 芯片为核心的射频链路收发信机系统

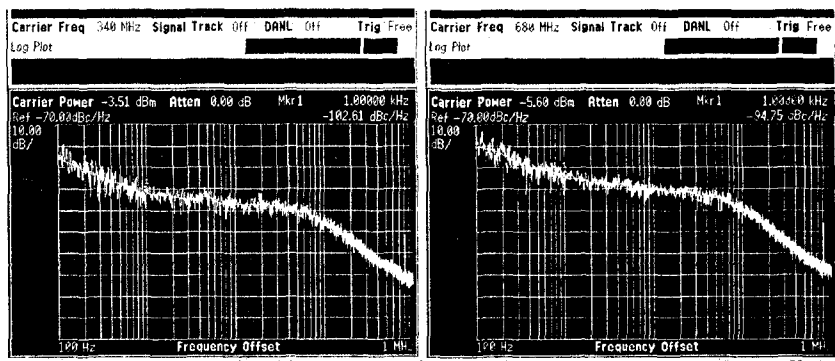


图 4 相位噪声的测试频谱

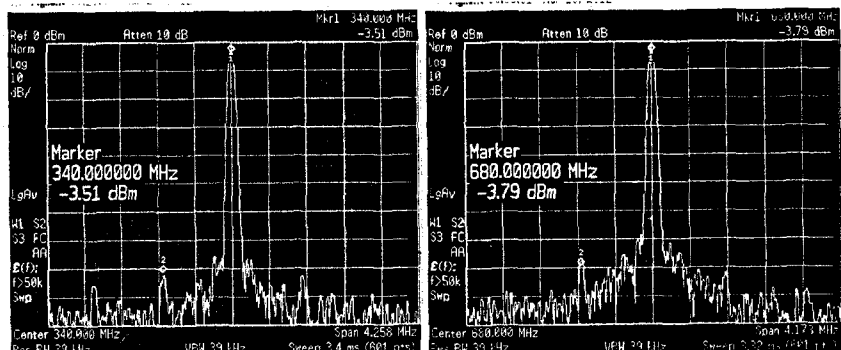


图 5 最大峰输出功率的测试频谱

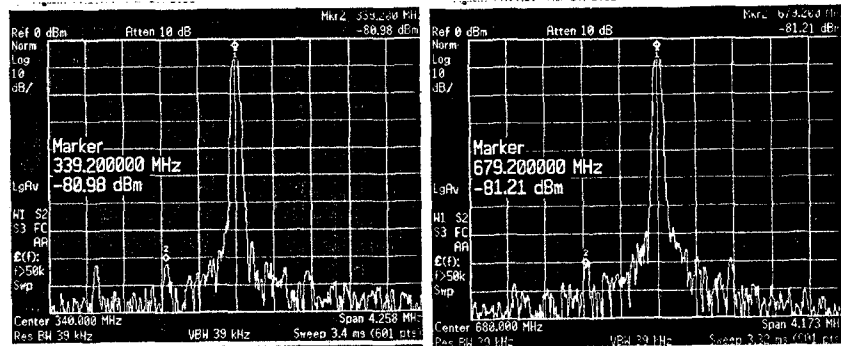


图 6 次大峰输出功率的测试频谱

的频率合成器设计简单、集成度高、抗干扰性强,频率稳定性好,并可采用单片机编程控制频率输出频率值。使用频谱分析仪对设计好的频率合成器硬件电路板进行了测试,测试结果表明使用 Si4133 设计的频率合成器相位噪声、输出功率及杂散性能都符合系统要求。把以该芯片设计的频率合成器硬件电路板应用到基于 OFDM 多载波高速图像传输系统中,运行稳定可靠,证明了其在收发信机中的有效性。

#### 参考文献:

- [1] 陈邦媛. 射频通信电路[M]. 第 2 版. 北京: 科学出版社, 2007.
- [2] 张厥盛, 郑继禹. 锁相技术[M]. 西安: 西安电子科技大学出版社, 2003.

(下转第 216 页)

其作用是当干线被切断后,由于 C1, C2 充有电压,使仪器上的信号保留一定时间,即延迟作用。

### 3 主程序设计

主程序设计用图 4 表示。

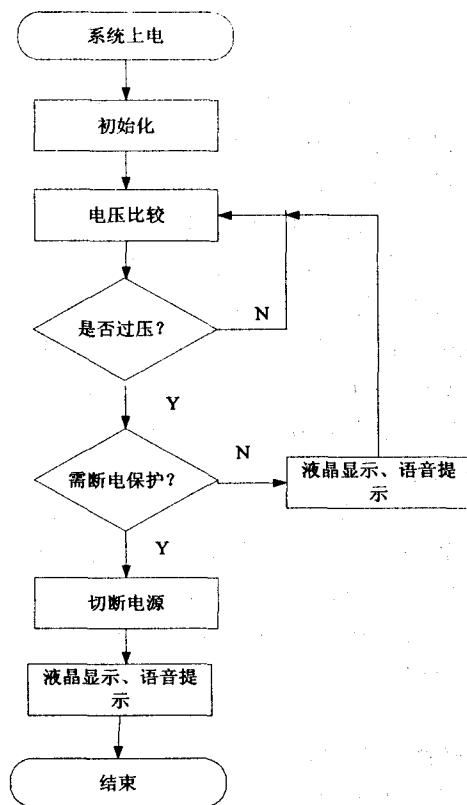


图 4 主程序流程图

### 4 结束语

根据实验室和几十户安装单片机用电故障提示器试验可知,通过感应线圈与变压器输出电压来获取超压、过载和短路故障的检测电压。由 TA7666 电压比较集成电路把信号电压分为 5 个级别,运用 8051 单片

机芯片进行电压 PID 控制,使用 HD44780 字符液晶显示模块和 ISD2650 语音芯片进行文字与语音提示用电故障,并且能适时自动跳闸,准确率为 100%,能很好地保护用电设备。因此,该系统可应用于各种低压用电场合。

#### 参考文献:

- [1] 王季梅. 短路电流限流开断器研制成功[J]. 电网技术, 2004(10):76-77.
- [2] 张 华,姜金昌. DSP 56F827 在低压线路微机保护装置中的应用[J]. 微机发展(现更名:计算机技术与发展), 2005, 15(2):109-112.
- [3] 郭为群,朱 利,王亚辉,等. YZ-RTOS: 一个面向继电保护装置的嵌入式实时操作系统[J]. 计算机技术与发展, 2006, 16(4):113-115.
- [4] 赵 敏. 基于电流变化率的电网短路保护原理[J]. 电网技术, 2008(4):105-108.
- [5] Murhy R J. Disturbance Recorders Trigger Detection and Protection[J]. IEEE Computer Application in Power, 1996, 9(1):24-28.
- [6] Zivanovic R, Cairns C. Implementation of PMU Technology in state Estimation: SN Overview[C]//IEEE AFRION4th. [s. l.]:[s. n.], 1996:24-27.
- [7] 黄鸿新,陈宇恩. 医用电气设备漏电流产生原因[J]. 标准检测, 2008, 14(7):47-49.
- [8] 包 松,鲍可进,余景华. 单片机 PID 算法的直流电机测控系统[J]. 微机发展(现更名:计算机技术与发展), 2003, 13(8):72-74.
- [9] 刘华东,张亚华. 单片机原理与应用[M]. 第 2 版. 北京:电子工业出版社, 2006:136-138.
- [10] 屠庆铭. 物理学(下册)[M]. 北京:高等教育出版社, 2000:215-217.
- [11] 王伟军. 音响设备原理与维修技术[M]. 北京:高等教育出版社, 2002:173-175

(上接第 212 页)

- [3] 李柏渝. Si4133 在接收机射频前端设计中的应用[J]. 微处理机, 2007(6):125-128.
- [4] Silicon Laboratories Inc. Dual-Band RF Synthesizer with Integrated VCOs For Wireless Communication[EB/OL]. 2001. <http://www.silabs.com>.
- [5] 史 飞,喻洪麟. 一种数字锁相环频率合成器的设计[J]. 半导体技术, 2003, 28(11):64-67.
- [6] 张 坤. 基于锁相环的频率合成器的设计[J]. 现代电子技术, 2007(19):110-114.
- [7] 刘伟胜. 宽带高稳定、低相噪直接式频率合成器的设计及分析[J]. 微波学报, 2006, 22(4):57-61.
- [8] 夏永祥. 基于 AD9858 的快速捷变频频率合成器的设计[J]. 现代雷达, 2005, 27(7):58-61.
- [9] Analog Devices, Inc. 140MHz to 1000MHz Quadrature Modulator[EB/OL]. 2005. <http://www.analog.com>.
- [10] Linear Technology Corporation. 40MHz to 500MHz Quadrature Demodulator with VGA[EB/OL]. 2002. <http://www.linear.com>.