

基于FPGA的序列图像目标关联检测

阳 芬, 常 青

(国防科学技术大学ATR实验室, 湖南长沙 410073)

摘 要:低信噪比条件下目标轨迹关联算法的硬件实现是成像探测应用中的难题之一。针对能量累加及门限分割后的图像仍存在大量强噪声点,不利于轨迹关联算法的硬件实现问题,提出目标关联检测算法,利用目标运动的连续性,进一步剔除图像中的虚假点,解决了轨迹关联算法中候选目标点过多,运算量大的问题。文中给出了算法的FPGA实现。实验结果表明,设计的电路运行速度快,占用资源少,具有很强的实用性,并在实际应用中取得了较好的效果。

关键词:目标关联;地址编码;FPGA;流水线

中图分类号:TP301.6

文献标识码:A

文章编号:1673-629X(2009)04-0017-03

Target - Associated Detection of Image Sequences Based on FPGA

YANG Fen, CHANG Qing

(ATR Lab. of National University of Defense Technology, Changsha 410073, China)

Abstract: The hardware implementation of track - association algorithm for low SNR small targets is one of the hard questions in imaging observation and guiding system. After energy accumulation and threshold decision, still a lot of noises in image which make against the hardware implementation of track - association. Based on this situation, this paper proposes a detection algorithm of target - association which features a low false alarm probability and reduces the complex operation in track - association. The hardware implementation based on FPGA of this algorithm is presented. Experimental result shows that the design has simple structure, high running frequency, and has been successfully applied in IR information processor.

Key words: target - association; code address; FPGA; pipeline

0 引 言

低信噪比小目标检测是成像制导领域中的一个关键技术,国内外学者对此提出了许多检测算法,目前大多数低信噪比条件下的小目标检测都采用检测前跟踪(TBD)方法,检测过程基本上分为三个层次进行^[1~3]:

(1)图像预处理。主要包括稳像、非均匀校正、图像背景抑制等;

(2)目标的能量累积。由于点目标的信噪比较低,直接对单帧图像进行阈值分割较难检测出目标,须采用某种能量累积算法对序列图像中的点目标沿着其运动轨迹进行能量累积,再进行阈值分割得到序列的二值图像;

(3)轨迹关联。对序列的二值图像中的目标进行轨迹的预测-匹配关联处理,进一步剔除噪声,检测出

目标。

随着图像尺寸的增大,处理数据的增加,导致目标检测算法运算量急剧增加,若仍采用软件实现,则将占用大量的处理器资源,难以实时实现,所以对目标检测算法考虑硬件实现能更好地满足实时性要求,有利于提高系统的整体性能,关于前两个层次的硬件实现请参考文献[4,5],而对第三个层次的硬件实现问题是成像探测应用中的难题之一,通过对小目标检测算法的研究,我们知道经过前两个层次的处理后,图像中仍有可能混有大量强噪声点,如果直接将这些点送入轨迹关联部分,势必增加轨迹关联算法的复杂度及运算量,不利于其硬件实现。

为了简化轨迹关联算法硬件设计,提出了轨迹关联前的预处理算法——目标关联检测算法,对经过能量累加及门限分割后的图像运用该算法进一步剔除噪声点,降低图像虚警率,减少参与轨迹关联的候选点数目,并在满足实时处理要求的情况下,对算法进行了FPGA方案设计,为轨迹关联的硬件实现打下良好的基础。

收稿日期:2008-07-24

作者简介:阳 芬(1984-),女,湖南冷水江人,硕士研究生,研究方向为实时系统与专用集成电路技术;常青,教授,研究方向为实时系统与专用集成电路技术。

1 目标关联检测算法简介

由于输入图像的帧频很高,达到 100 帧/秒,因此根据小目标运动轨迹近似直线、运动的连续性和相关性,而噪声点运动的随机性等特征,提出目标点判别准则,将经过门限分割后的二值图像序列在此判别准则下进行筛选,实现目标与噪声的进一步分离,有效降低虚警,达到减少参与轨迹关联的候选目标点数的目的。

判别准则:如果在第 $k+2$ ($k > 0$) 帧图像中存在这样的候选目标点,使其与第 $k+1$ 帧和第 k 帧图像中的候选目标点成中心对称分布,即三点在一条直线上,则判断该点为目标点,予以保留,否则判断该点为噪声点,予以删除。具体做法:设 T 是经过门限分割后得到的候选目标点集合, $P(i, j, k)$ 是 T 中的任意一点,表示第 k 帧图像在位置 (i, j) 处的候选目标点, $N(i, j, k+1)$ 表示第 $k+1$ 帧图像以 $P(i, j)$ 位置为中心的某一邻域 (32×32), $N(i, j, k-1)$ 表示第 $k-1$ 帧图像在同一位置 (i, j) 处的邻域 (32×32), 将 $N(i, j, k+1)$, $N(i, j, k-1)$ 中的所有候选目标点位置与 P 点位置进行比较,若在 $N(i, j, k+1)$ 中存在这样的候选目标点 $Q(x_2, y_2, k+1)$ 使其与 $N(i, j, k-1)$ 中的某一候选目标点 $W(x_0, y_0, k-1)$ 关于 P 点对称,即满足公式 (1) 则判断 Q 点为目标点,予以保留,否则判断 Q 点为噪声点,予以删除。

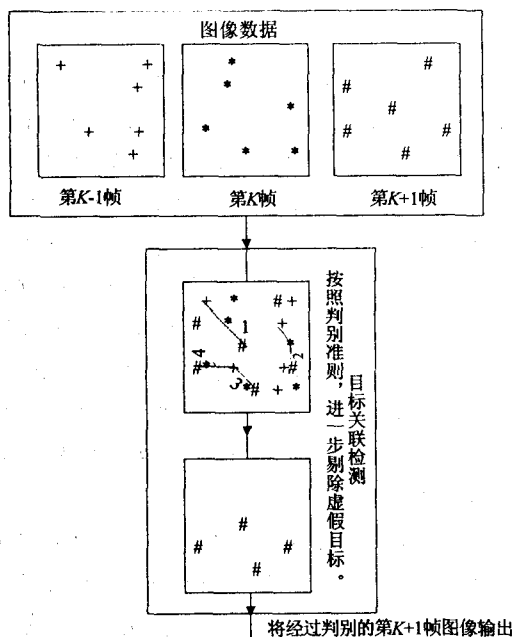


图 1 目标关联检测示意图

$$\|Q(x_2, y_2) - P(i, j)\| - \|W(x_0, y_0, k-1) - P(i, j)\| < \epsilon \quad (1)$$

||: 计算两点距离, ϵ : 位置极小量。目标关联检测

示意图如图 1 所示。

2 目标关联检测算法的 FPGA 实现

为满足实时性需求,可借助 FPGA 灵活、快速的特点,充分发挥硬件计算快速高效的优势,文中采用 FPGA 来实现目标关联检测算法,设计出的 FPGA 实现结构如图 2 所示。

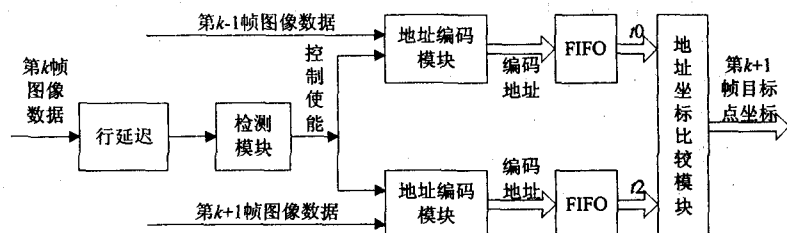


图 2 目标关联检测实现框图

从图 2 可以看出,目标关联检测电路由行延迟、检测模块、地址编码模块、地址坐标比较模块和 FIFO 等模块组成。图中的行延迟由异步 FIFO 实现。电路工作过程如下:第 $k-1$ 帧图像数据和第 $k+1$ 帧图像数据分别送入地址编码模块进行候选目标点地址编码。与此同时,第 k 帧图像数据经过行延迟(延迟 15 行 15 列)后送入检测模块,当检测到第 k 帧图像有候选目标点时,输出控制使能,指示地址编码模块将候选目标点的编码地址输出。地址坐标比较模块接收到这些候选目标点地址,分别计算出第 $k-1$ 帧、第 $k+1$ 帧图像候选目标相对于第 k 帧图像候选目标坐标的相对位置,再求和。若是目标点,则满足公式 (1) 三点在一条直线上,求和后值约为 0,通过比较求和后的值就可判断哪些是虚假点,将符合要求的第 $k+1$ 帧候选目标点地址输出,即完成目标关联检测。

图 2 中地址编码模块的实现电路如图 3 所示。

行编码模块对输入的二值图像数据进行行编码, r_0, r_1, r_2 分别输出连续三个像素点对应的行编码值(有 6 位,其中最高位为标志位,灰度值为“1”时标志位记为“1”,其余 5 位记录行地址编码值),当输入为“0”时, r_0, r_1, r_2 中低 5 位的值分别自加,把 $r_0(5)$ 的值给 $r_1(5)$, $r_1(5)$ 的值给 $r_2(5)$ 的同时把 $r_0(5)$ 的值赋 0;当输入为“1”时,在把 r_0 值 +1 赋给 r_1 , r_1 的值 +1 赋给 r_2 的同时把 r_0 中低 5 位的值清零, r_0 最高位置“1”。列编码原理与行编码原理相同,通过检测 r_0, r_1, r_2 的最高位,根据值的不同进行列编码,每个行编码值对应三个列编码值(5 位): $tdxy1, tdx2, tdx3$,再将行编码值与列编码值并置后通过 dx 输出到地址选择输出模块,通过选择将候选目标点编码地址输出。

下面依次输入 0 1 0 1 1 来简要描述一下编码过

表 1 地址编码结果

| datain | | 0 | | 1 | | 0 | | 1 | | 1 | |
|--------|-------|--------|-------|--------|-------|--------|-------|--------|-------|--------|-------|
| r | tdxy | | | | | | | | | | |
| r0 | tdxy1 | 00001 | | 00000 | | 00001 | | 00000 | | 00000 | |
| | tdxy2 | 000001 | 00001 | 100000 | 00010 | 000001 | 00011 | 100000 | 00010 | 100000 | 00001 |
| | tdxy3 | 00001 | | 00010 | | 00011 | | 00100 | | 00011 | |
| r1 | tdxy1 | 00001 | | 00010 | | 00011 | | 00100 | | 00101 | |
| | tdxy2 | 000001 | 00001 | 000001 | 00010 | 000001 | 00011 | 000001 | 00100 | 000001 | 00101 |
| | tdxy3 | 00001 | | 00010 | | 00011 | | 00100 | | 00101 | |
| r2 | tdxy1 | 00001 | | 00010 | | 00011 | | 00100 | | 00101 | |
| | tdxy2 | 000001 | 00001 | 000001 | 00010 | 000001 | 00011 | 000001 | 00100 | 000001 | 00101 |
| | tdxy3 | 00001 | | 00010 | | 00011 | | 00100 | | 00101 | |

程。编码结果如表 1 所示。

由于只输入一行数据,所以只有 r0 记录的编码值有效,此时输出的编码值为 100000 00000;100000 00001;10000 00011 代表扫描到的目标点距离当前像素点的距离分别为 0 行 0 列;0 行 1 列;0 行 3 列。这样根据编码值就可以知道目标点在图像中的实际位置了,从而可以很快求出相对于窗口中心的偏移位置(第 k 帧图像经过 15 行 15 列延迟后,检测到的第 k 帧图像候选目标点正好位于窗口(32×32)中心位置)。

图 2 中地址坐标比较模块包括输入控制模块、比较模块和输出模块三部分,其主要任务是:计算出第 $k-1$ 帧、第 $k+1$ 帧候选目标地址与窗口中心地址的偏移量,通过比较偏移量大小,求出偏移量最小时(小于 3 个像素)对应的第 $k+1$ 帧候选目标点坐标,并将该坐标输出,即完成了目标关联检测。

比较模块如图 4 所示,该模块中运用了流水线技术^[6],有效地提高了数据处理速度。18 个数据(第 $k-1$ 帧 9 个编码值和第 $k+1$ 帧 9 个编码值)采用五级流水线的方式进行比较,最后输出偏移量最小时对应的坐标。

上述开窗进行地址编码、取最小值的方法同样适用于图像边界上的像素点。

3 实验结果

实验采用 Xilinx 公司的 Virtex4 系列 XC4VFX12 型 FPGA 芯片,使用 VHDL 硬件描述语言,在 ISE9.1 开发环境下实现了目标关联检测算法。为了验证整个算法的性能,用 ISE 对整体模块进行了综合,综合顺利

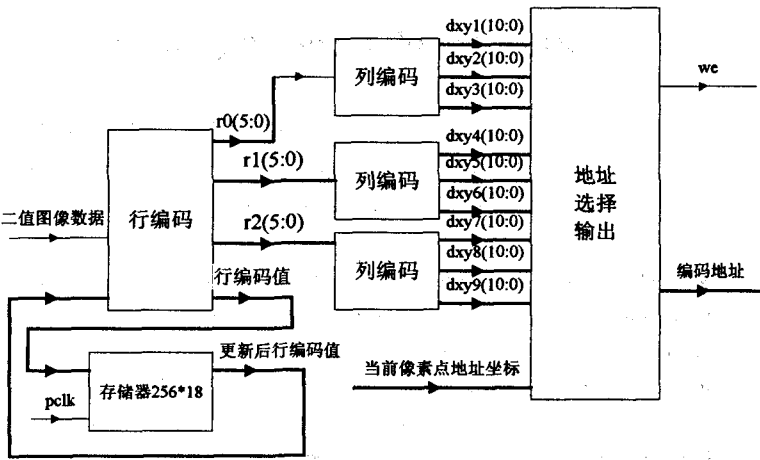


图 3 地址编码模块实现框图

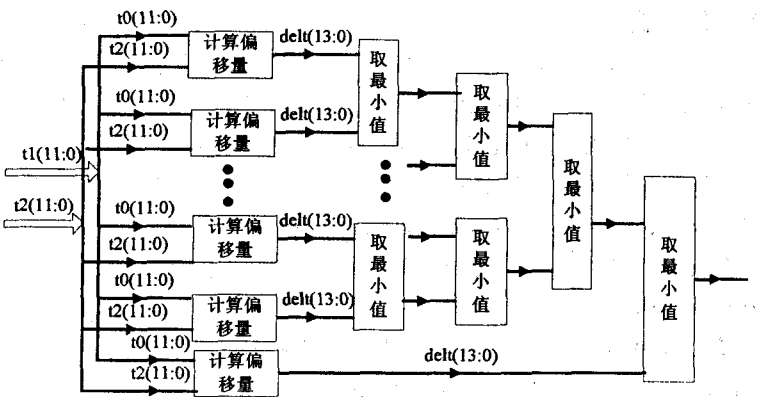


图 4 比较模块实现框图

通过,实验结果如表 2 所示。

表 2 实验结果

| | 最大 延时 | 最高 频率 | SLICES (占总资源%) | Slice FlipFlops (占总资源%) | FIFO/RAM (占总资源%) | 4 input LUTs (占总资源%) |
|------------|-------------|--------------|-------------------|----------------------------|---------------------|-------------------------|
| 目标关 联检测 | 5.763 ns | 173.5 MHz | 795(14%) | 777(7%) | 6(16%) | 1353(12%) |

从表 2 可以看出,文中提出的目标关联检测算法在 FPGA 上可以达到很高的运行频率且占用硬件资源

(下转第 24 页)

- 状[J]. 电子科技, 2002(1): 28 - 30.
- [2] Boehm B W. Software engineering economics[M]. [s. l.]: Prentice Hall PTR, 1981.
- [3] Fjeldstad R K, Hamlen W T. Application program maintenance study: Report to our respondents [C]//Proceedings GUIDE 48. Philadelphia: [s. n.], 1983.
- [4] 王玉英, 陈平, 方海燕, 等. 软件逆向工程的研究与发展[J]. 西安工程科技学院院报, 2006(6): 374 - 375.
- [5] Rekoff Jr M G. On reverse engineering[J]. IEEE Trans systems, man, and cybernetics, 1985, 18(2): 244 - 252.
- [6] Chikofsky E J, Cross J H. Reverse engineering and design recovery: A taxonomy[J]. IEEE Software, 1990, 7(1): 13 - 17.
- [7] Pinzger M. Harald gall: Pattern - supported architecture recovery[C]//IWPC. Paris: [s. n.], 2002: 53 - 64.
- [8] 周立萍, 陈平. 逆向工程发展现状研究[J]. 计算机工程与设计, 2004(10): 1658 - 1660.
- [9] 袁望洪, 陈向葵, 谢涛, 等. 逆向工程的研究与发展[J]. 计算机科学, 1999, 26(5): 71 - 77.
- [10] 郭颖, 钱渊. 逆向工程的应用研究和发展[J]. 信息与电子工程, 2004(6): 157 - 158.
- [11] 李青山. 面向对象软件的动态模型设计恢复与体系结构抽象[D]. 西安: 西安电子科技大学, 2003.
- [12] 李伟华, 李由. 实时软件逆向工程技术研究[J]. 西北工业大学学报, 2004(3): 392 - 394.
- [13] Muller Hausi A, Smith Dennis B. Reverse engineer: A roadmap [C]//Proceedings of Future of Software Engineering. New York: [s. n.], 2000.
- [14] Demeyers, Ducasses, Nierstasao. Object - Oriented Software Reengineering [EB/OL]. [2004 - 04 - 05]. <http://www.iam.unibe.ch/scg/Archive/Lectures/OOSR-W99.pdf>.
- [15] Di Lucca G A, Di Penta M, Antoniol G. An approach for reverse engineering of web - based applications [C]//Proceedings of WCRE' 01. Washington: IEEE Computer Society Press, 2001: 231 - 240.
- [16] Davis, Kathi. Hogshead, August - II: A tool for step - by - step data model reverse engineering [C]//Proceedings of the Second Working Conference on Reverse Engineering. [s. l.]: [s. n.], 1995: 146 - 155.
- [17] 张志猛. 面向对象软件的逆向工程[J]. 计算机研究与发展, 2003, 40(7): 1062 - 1068.
- [18] Biggerstaff T J. Design recovery for maintenance and reuse [J]. IEEE Computer, 1989, 22(7): 36 - 49.
- [19] Bellay B, Gall H. A comparison of four reverse engineering tools [C]//Proceedings of WCRE' 97. Amsterdam: [s. n.], 1997: 2 - 12.
- [20] Bisbal J. Legacy Information Systems: Issues and Directions [J]. IEEE Software, 1999, 10(9): 103 - 110.
- [21] 郭耀, 袁望洪, 陈向葵, 等. 再工程——概念及框架[J]. 计算机科学, 1999(5): 78 - 80.
- [22] Su Yang, Li Fan, Hu Sheng - ming, et al. Aspect - oriented software reverse engineering [J]. Journal of Shanghai University (English Edition), 2006, 10(5): 402 - 408.

(上接第 19 页)

非常小, 有利于 FPGA 利用剩下的资源更好地完成轨迹关联算法等的设计实现, 大大节省了硬件资源。

实验中, 输入的二值图像尺寸为 256×256 , 帧频为 100 帧/秒, 经过能量积累及门限分割后的二值图像虚警概率为 0.3%。目标关联检测选取窗口大小为 32×32 , 每个窗口内平均存在 3 个候选点, 经过目标关联检测, 图像虚警概率降为 0.1%, 剔除了大部分噪声点, 达到了预期的目的, 大大减少了参与轨迹关联的候选目标点数目, 提高了轨迹关联的精度和速度, 为轨迹关联算法的硬件实现打下了良好的基础。

4 结束语

为便于轨迹关联算法的硬件实现, 文中提出目标关联检测算法, 用于对图像进行轨迹关联前的预处理, 并给出了该算法的 FPGA 实现以及实验结果。

文中的设计结构简单、流程清晰, 提出了适合硬件实现的流水线结构, 提高了数据处理速度。实验结果表明设计运行速度快、占用资源少, 具有很强的实用性。

实验采用连续的 256×256 的图像序列, 目标关联检测算法对能量累加及门限分割后图像中的噪声点予以进一步剔除, 使图像的虚警概率降低了 70%, 大大减少了轨迹关联部分的运算量, 在目标关联检测后采用轨迹关联可以有效地检测出目标, 检测概率 $\geq 98\%$ 。

参考文献:

- [1] Zhang Bing, Lu Huangzhang. The predicting and matching detection algorithm of moving point target in image sequences [C]//IEEE International Conference on Neural Networks & Signal Processing. Nanjing, China: [s. n.], 2003.
- [2] 孙德宝, 周卫祥. 红外图像序列运动小目标检测的预处理算法研究[J]. 红外与激光工程, 2000, 29(2): 12 - 14.
- [3] 黄林梅, 张桂林, 王新余. 基于动态规划的红外运动小目标检测算法[J]. 红外激光与工程, 2004, 33(3): 303 - 306.
- [4] 蔡智富, 赵坤, 杨莘元. 基于 DSP 与 FPGA 的红外起伏背景估计系统[J]. 应用科技, 2006, 33(8): 34 - 36.
- [5] 郭天天, 卢焕章. 基于 FPGA 的序列图像能量累加[J]. 信号处理, 2006, 22(5): 694 - 696.
- [6] 陈祖爵, 韩云, 鞠时光. 运动估计算法设计及 FPGA 实现[J]. 江苏大学学报, 2007, 28(4): 340 - 344.