

# 基于 ARM 和 DSP 的嵌入式 ICE 芯片扫描分析系统

刘黎黎<sup>1</sup>, 马文丽<sup>1,2</sup>, 姚文娟<sup>1</sup>, 郑文岭<sup>1,2</sup>

(1. 上海大学 电子生物技术研究中心, 上海 200072;

2. 南方医科大学 基因工程研究所, 广东 广州 510515)

**摘要:**集成毛细管电泳(ICE)芯片信号采集与处理系统的微型化、智能化是 ICE 芯片能否得到广泛应用的关键。针对传统的 ICE 芯片扫描分析系统结构复杂、处理速度慢、体积大等弱点,设计了一种基于 DSP + 双口 RAM + ARM 的嵌入式 ICE 芯片扫描分析系统。该系统将高速 DSP 与在通讯、网络和实时控制方面具有独特优势的 ARM 处理器,以及实时性好、接口电路简单、数据传输量大的双口 RAM 结合起来,为开发高性能、集成化、便携式的新型微小生化分离分析系统奠定了一定的技术基础。

**关键词:**毛细管电泳; DSP; ARM; 嵌入式系统; 信号采集和处理

**中图分类号:** TP391

**文献标识码:** A

**文章编号:** 1673-629X(2008)08-0195-04

## Integrated Capillary Electrophoresis Chip Scanning and Analyzing System Based on ARM and DSP

LIU Li-li<sup>1</sup>, MA Wen-li<sup>1,2</sup>, YAO Wen-juan<sup>1</sup>, ZHENG Wen-ling<sup>1,2</sup>

(1. Bioelectronics Research Center, Shanghai University, Shanghai 200072, China;

2. Institute of Genetic Engineering, Medical University of Southern China, Guangzhou 510515, China)

**Abstract:** Miniaturization and intelligentization of the signal sampling and processing system for capillary electrophoresis chips have become the key to decide whether ICE chips can be extensively used. Aiming at disadvantages such as complex architecture, inefficient performance and large in size of the traditional system, an embedded ICE chip scanning and analyzing system is designed, which integrates the high performance digital signal processor, the embedded ARM processor with particular advantages in network and real-time control, and dual-port RAM with excellent real-time performance, simple interface circuit and high capacity of data transmission. This investigation might establish certain technical foundation for the new integrated and portable biochemical separation and analysis micro-system with high performance.

**Key words:** capillary electrophoresis; DSP; ARM; embedded system; signal sampling and processing

## 0 引言

生物芯片可分为微阵列芯片<sup>[1,2]</sup>和微流体生化分析芯片(即毛细管电泳芯片)<sup>[3]</sup>。所谓集成毛细管电泳(Integrated Capillary Electrophoresis, ICE)芯片就是将样品处理、进样、分离、检测均集成在一块几平方厘米芯片上的一种微型实验室技术,具有体积小、分离效率高、分析样品用量少、分析速度快、分析过程易自动化等优点<sup>[4]</sup>。该技术可望发展成为微全分析系统的主流技术<sup>[5]</sup>。

综观国内外基于 ICE 芯片<sup>[6]</sup>的微全分析芯片系

统的研究现状,尽管国内外科学工作者在系统的进样、分离、反应、检测等方面取得了重要进展,但离真正的芯片实验室还有很大距离。目前有待解决的问题主要有系统分离电压高、检测系统的微型化和集成化、芯片与外界的接口、信号采集和处理等。其中 ICE 芯片信号采集与处理系统的微型化、智能化是急需解决的关键技术之一。因此,针对传统 ICE 芯片扫描分析系统结构复杂、速度慢、体积大等弱点,笔者设计了一种基于 ARM+DSP 的嵌入式 ICE 芯片扫描分析系统,为开发高性能、集成化、便携式的新型微小生化分离分析系统奠定了一定的技术基础。

## 1 系统总体设计方案

整个系统划分为四个功能模块,如图 1 所示。DSP 的高速信号处理能力保证了图像处理快速算法的

收稿日期:2007-11-21

基金项目:国家自然科学基金(39880032)

作者简介:刘黎黎(1982-),男,硕士研究生,研究方向为基于 ARM 和 DSP 的嵌入式 ICE 芯片扫描分析系统。

实现;ARM 嵌入式处理器强大的系统处理能力则保证实时控制和形式多样的通讯接口的实现。对于 DSP 芯片,ARM 相当于它的外围控制功能处理器,外围电路辅助 DSP 核心算法进行工作;而对于 ARM 微处理器,DSP 则相当于它的协处理器,主要用于复杂的图像处理算法等。

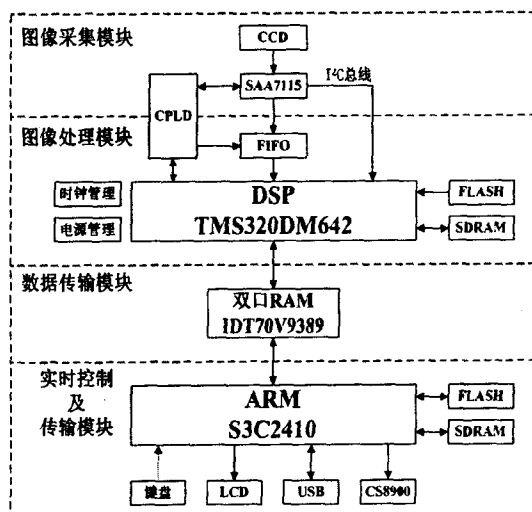


图 1 系统硬件组成框图

## 2 系统硬件模块设计

### 2.1 图像采集处理模块

图像采集模块主要功能是实现图像的触发和采集。CCD 是 ICE 芯片扫描分析系统的核心检测器件。为提高芯片检测的灵敏度,降低背景噪声,基于降低 CCD 温度可大大降低 CCD 噪声水平的原理,选用了光电转换效率高的 Eastman Kodak 公司的 KAF-0261E 半导体制冷 CCD,其灵敏度水平接近光电倍增管,它具有高分辨率、动态范围大、暗电流低、高灵敏度、光响应均匀性好的特点,其电荷转移效率达到 0.9999。

采集芯片 SAA7115 的控制器以及和 DSP 等的接口控制采用 Altera 公司的 EPM7128SQC100 CPLD 来完成,实现采集芯片的同步控制、图像行、像素地址产生以及采集模块与 DSP 图像处理模块的接口控制。

DSP 初始化完成并通过 I²C 总线对 SAA7115 进行初始化设置。当采集图像触发信号到来,产生 DSP 外部中断 INT7,DSP 通过 I²C 总线启动 SAA7115,开始图像采集与处理。在采集完一幅图像后,CPLD 给 DSP 一个外部中断(INT5),DSP 使 SAA7115 停止工作并开始执行图像处理程序。一旦 DSP 再次接收到开始采集图像的中断信号(INT7),它再次发出触发信号并启动 SAA7115,开始第二轮图像的采集与处理。为即时准确地将 SAA7115 输出的图像数据存储到 SDRAM, FIFO 在半满时向 DSP 发出中断请求

(INT6)。DSP 响应中断,开始读取 CE2 空间的数据并通过 EDMA 将存在 FIFO 中的图像数据传送到 SDRAM。本系统通过对 CPLD 在线编程采集完一幅图像后出现中断 INT5 实现图像的连续采集。

### 2.2 DSP 图像处理模块

DSP 图像处理模块主要功能是实现图像的识别处理、与 ARM 的数据交换功能和中断接口。本系统采用 TI 公司针对多媒体处理领域的 TMS320DM642 DSP 芯片,它基于 C64x 核心架构,集成了丰富的外围设备和接口;最高主频达到了 600MHz;最大指令处理速度为 4800MIPS。

本系统采用 DM642 EMIF 的 FIFO(First IN First Out)触发式接口,在数据输入和输出时各占用一个接口。数据缓冲器件采用的是 TI 公司的先入先出触发式 512 × 18bit SN74ALVC7806,其工作频率达到 40MHz,工作电压 3.3V,非常适合与 DM642 配合使用。系统中 SAA7115 采集芯片输出采集到的图像数据存入 FIFO SN74ALVC7806,当 FIFO 半满时发出中断 INT6,DSP 开始读取 FIFO 数据。所有逻辑关系由 CPLD 控制完成。

DM642 内部有 16kB 的一级程序缓存、16KB 的一级数据缓存和 256kB 的程序数据共享二级缓存。但对于直接处理图像数据是远远不够的。因此本系统采用了 2 片 32 位的 MT48LC4M32B2 SDRAM 芯片,在 DM642 片外 CE0 空间扩展了共 64M Bytes 的 SDRAM 用于存储程序和图像数据,地址空间从 0x80000000 到 0x803fffff。MT48LC4M32B2 是 32 位的同步动态 RAM,两块绑定使用 DSP 方面来的信号,高 32 位存储在一块 RAM 中,低 32 位存储在另一片 RAM 中,满足 DM642 的 64 位数据总线要求。SDRAM 的总线时钟为 120MHz,由 DM642 主时钟在片内 4 分频得到。SDRAM 的刷新是由 DM642 自动处理。本系统还扩展了两片 1M × 16bit 的 SST39VF160 FLASH 芯片映射到 DM642 的外部数据空间 CE0,主要用来 boot loading 和固化程序代码。

本系统的 BOOTMODE[4:0] 管脚被设置为 01101b,自举方式为 ROM 加载,其过程如下:系统上电复位后,DM642 通过 DMA 将位于 CE1 空间首地址处开始的 64k 自举程序搬到零地址开始的内部存储器中,并自动将 16 位程序数据组合成 32 位。当 EDMA 传输完成后,CPU 内核脱离复位状态,开始执行内部程序存储器地址 0 处的自举程序指令,该自举程序将 FLASH 中剩余的程序搬到内部 RAM 或 SDRAM 中。

### 2.3 ARM 实时控制和传输模块

ARM 实时控制及传输模块的主要功能是:实现图

像的显示和友好的人机界面、与 DSP 的数据交换功能和中断接口、外部控制器的接口、用于数据传输的网络和 USB 接口、支持 Linux 平台的硬件架构。本系统采用的 ARM 芯片是 Samsung 公司的 S3C2410, 它是一款基于 ARM920T 内核的 16/32 位 RISC 嵌入式微处理器。该处理器主要面向手持式设备以及高性价比、低功耗的应用。

S3C2410 没有专门的以太网控制器, 因此本系统采用 CIRRUS LOGIC 公司的 CS8900A 来实现网络功能。为提高与 ARM 之间的访问速度, 本系统把 CS8900A 设计为 Memory 模式。CS8900A 复位默认方式为 I/O 模式, 虽可通过 EEPROM 将其配置为 Memory 模式, 但出于降低成本考虑, 把电路设计为 I/O、Memory 兼容的连接方式, 由软件将其设置为 Memory 模式。

在使用复杂的应用程序或是嵌入式操作系统的情况下, S3C2410A 芯片内部自带的 4k SRAM 是远远不够的, 因此本系统扩展了两块 Samsung 公司的 16M×16bit 的 SDRAM 芯片 K4S561632D, 组成系统外部数据存储空间。

FLASH Memory 内部构架和实现技术目前以 NAND 和 NOR 为主流。NOR 工作电压低、随机读取快、功耗低、稳定性高, 可满足程序代码的高速访问且支持程序在芯片内部运行; 而 NAND 写回速度快、芯片面积小、容量大, 可满足数据存储应用。本系统除使用 NAND FLASH 外, 还使用一块 NOR FLASH 来运行启动代码, 而且在 S3C2410 芯片上采用一个内部缓冲来存放从 NAND FLASH 里读取的内容, 以此来直接运行 NAND FLASH 内的启动代码。

#### 2.4 双口 RAM 数据传输模块

双口 RAM 数据传输模块的主要功能是实现 DSP 芯片与 ARM 芯片之间的高速并行数据通信。单靠 DSP 的 HPI 接口不能满足传输大量图像数据需要, 而且各模块所用时钟不是同一时钟, 模块之间的接口配置比较麻烦。因此本模块中采用一片 IDT 公司的 IDT70V9289 高速同步双口存储器来完成图像数据的传输, 其容量为 64k×16bit。

双口 RAM 提供两路完全独立的端口, 容许两端口同时对同一单元进行存取, 两套独立的忙逻辑保证存取的正确性; 具有两套完全独立的中断逻辑来实现双端口间的握手控制。对于单个端口而言, 双口 RAM 与普通 RAM 没有什么区别, 因此易于在两个 CPU 之间实现并行通信。

IDT71V30 内存划分如下: 0x00000~0x0007F 为控制信息区域, 0x00080~0x1FFF7 为数据信息区域。

0x1FFF9 和 0x1FFFB 为片内两个信号量标志, 需要保留。0x1FFFD 为 ARM 中断使能和状态标志, ARM 写这个地址, 将向 DSP 触发中断, DSP 读这个标志则清除中断。该字节是 ARM 发送数据标志和指示通讯缓冲区空。0x1FFFF 为 DSP 中断使能和状态标志, DSP 写这个地址, 将向 ARM 触发中断, ARM 读这个标志则清除中断。该字节是 DSP 发送数据标志和指示通讯缓冲区空。

DSP 或者 ARM 向对方发送或接收数据的流程如图 2 所示。DSP 和 ARM 之间完全通过中断方式来交换数据, 包括缓冲区空指示。在发送方触发中断后, 则接受方会产生一个中断请求。清除中断可以把中断请求标志清除, 把中断管脚恢复。

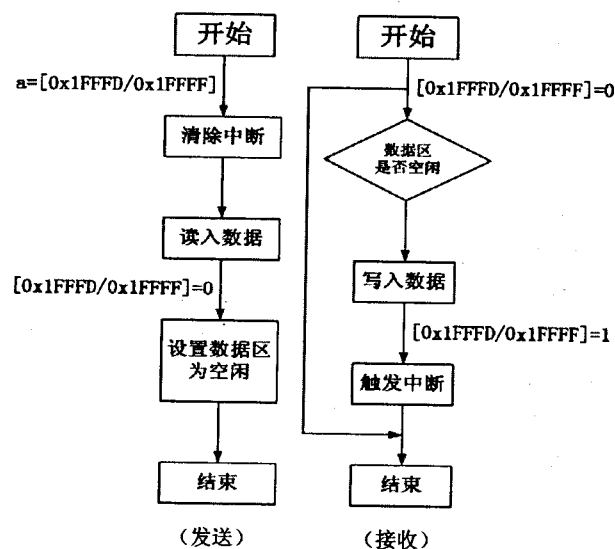


图2 发送和接收数据流程图

### 3 ICE 芯片图像处理

由 CCD 图像采集模块获得的原始图像必须经过一定的处理得到荧光点的光强值等信息, 再经过生物学分析才能获得有意义的分析结果。微阵列芯片上的样点是成阵列固定的, 并且芯片上一般还有多个定位点, 因此分析时只需依次遍历各样点采样即可; 而 ICE 芯片检测与之相比, 最大的不同在于携带生物信息的目标荧光点不是固定的, 必须识别出样点后并进行精确的定位才能分析其包含的信号强度, 进而分析其生物学信息。目前国内外对 ICE 芯片图像处理的研究还比较少。

文中结合 ICE 芯片荧光信号图像的特点提出较完整的图像处理解决方案: 系统首先读取图像数据, 预处理阶段去除图像中的噪声并对增强图像, 然后通过图像匹配技术识别样点, 确定荧光点位置坐标, 用数学形态学方法圈定样点范围, 并用掩模技术提取出信号

强度值。提取信号强度之后还需用背景值来修正。如图 3 所示。

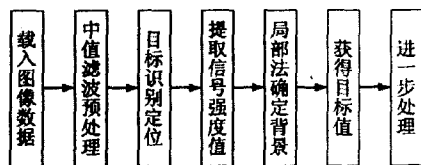


图 3 图像处理流程图

预处理阶段采用中值滤波对图像去噪,其主要工作是去除图像中的杂质、噪声等以使样点更易识别,去噪的效果直接影响到图像后续处理结果的精确度和准确性。由于这些操作会损害原始数据,所以处理后的图像主要用于目标识别和定位,查找出目标后需要结合原始图像进行处理。

由于荧光信号位置的不固定性,要提取出其强度信息,必须先使用模式匹配技术识别出图像中的荧光信号目标点,并确定其位置坐标。样点位置确定以后,需要限定样点范围,将此区域内的所有像素点当作目标信号处理;然后对所圈定范围内的像素进行操作就可得到信号值。有两种目标样点确定范围的方法,一种是使用一个正好能够涵盖住样品点的圆圈;另一种是用数学形态学方法得到样品点的轮廓,以此轮廓限定其范围。前者实现起来较为简单,但由于荧光物质不一定均匀,采集得到的样点可能并不规则,容易出现范围圈定过大的问题;而后者对样点形状不敏感,相对来说较为可靠,因此使用基于数学形态学的处理方法。确定好样点的范围之后,就可以用掩模技术提取出样点信号的强度值等数据信息。

由 CCD 采集得到的原始图像中,样点信号叠加了背景信号,因此需要确定图像的背景强度值,从提取出来的信号强度值中减去背景值从而获得可供分析的目标校正信号值。邻近背景法是在样品点区域之外的邻

近区域内,选择特定部分作为计算背景光密度值的参考。其比较适合于背景变化较强、样品点扩散较重的芯片图像。由于文中所涉及的 ICE 芯片荧光图像的背景区域所占比例较高,因此采用邻近背景法来确定背景光密度值。

## 4 结束语

该系统充分利用 TMS320DM642 DSP 处理器高速的并行运算能力以及 S3C2410 ARM 嵌入式微处理器强大的实时控制和传输特性,通过 DSP 图像处理模块和 ARM 实时控制传输模块的协调工作来完成整个嵌入式 ICE 芯片扫描分析系统的运作。该系统不仅运算和处理速度快,实时性高,而且两种芯片合作,可使系统更加稳定可靠。

## 参考文献:

- [1] Chee M, Yang R, Hubbell E, et al. Accessing Genetic Information with High-Density DNA Arrays[J]. Science, 1996, 274:610-613.
- [2] Derisi J L, Iyer V R, Brown P O. Exploring the Metabolic and Genetic Control of Gene Expression on a Genomic Scale[J]. Science, 1997, 278:680-684.
- [3] Mangru S D, Harrison D J. Chemiluminescence detection in integrated post-separation reactors for microchip-based capillary electrophoresis and affinity electrophoresis[J]. Electrophoresis, 1998, 19:2301-2307.
- [4] Issaq H J. A decade of capillary electrophoresis[J]. Electrophoresis, 2000, 21:1921-1939.
- [5] Dolnik V, Liu S, Jovanovich S. Capillary electrophoresis on microchip[J]. Electrophoresis, 2000, 21:41-54.
- [6] 向荣,王义明,罗国安.集成毛细管电泳芯片技术进展[J].分析化学,1999,27(1):104-110.

(上接第 194 页)

交易关系,使监测人员能通过分析可视化金融网络图研究智能节点集群关系,发现异常群体。但是在较大数量账号的显示方面还存在着不足之处,需要进一步改进。可以从如下角度考虑:当账号足够多时在显示方面采用类似于 Google Map 的放大显示原理,在中间设个放大区域,将要查看的的账号节点移动到放大区域,则能清晰地显示其交易关系,会取得理想的效果。

## 参考文献:

- [1] 欧阳卫民. 国际反洗钱的现状和趋势[J]. 中国金融, 2005 (17):29-32.

- [2] 何俊德,何晋杰. 论金融开放条件下我国的金融监管[J]. 科技与管理, 2006(1):77-79.
- [3] Storoy S, Thore S, Boyer M. Equilibrium in Liner capital market networks[J]. The journal of Finance, 1975, 30(4): 1197-1211.
- [4] Anna N, Jose G. Dynamics of international financial networks with risk management[J]. Quantitative Finance, 2004(4):276-291.
- [5] 薛耀文,张朋柱,范静. 复杂金融网络中资金异常流动仿真监测平台设计与实现[J]. 系统工程理论方法应用, 2005, 14(5):449-453.