

长线列红外探测器非均匀性校正技术研究

周秀娟, 陈 文

(上海交通大学 电子信息与电气工程学院, 上海 200030)

摘 要:实时非均匀性校正是红外应用领域的关键技术之一。随着制作材料和加工工艺水平的提高,目前长线列红外探测器像元读出通道越来越多,虽然单通道像元读出速率不是很高,可是合并像元读出速率相当高,非均匀性校正的速度设计成为此类红外系统应用的瓶颈性问题,结合以往的研究成果和目前电子器件的发展水平,对若干种解决方案进行了比较。利用FPGA器件并行性的特点,对以往FPGA校正方案进行了改进,实验结果表明,该改进设计方案是完全可行的。该设计思路不光可以应用到更高性能线列红外探测器的非均匀性校正设计中,而且可以移植到类似的信号处理系统中,具有很大的工程应用价值。

关键词:非均匀性校正; 红外探测器; 读出通道

中图分类号: TN215

文献标识码: A

文章编号: 1673-629X(2008)04-0189-03

Non-Uniformity Correction Technique Study about
Long Line Array Infrared Detector

ZHOU Xiu-juan, CHEN Wen

(School of Electronic, Information and Electrical Eng., Shanghai Jiaotong Univ., Shanghai 200030, China)

Abstract: Real-time non-uniform correction is a key technique in the infrared application field. With the improvement of the facture material and the level of techniques, the pixel output channels become more and more in the long line array infrared detector. Although the pixel output velocity is not high in every channel, the output velocity is very high when all the data is merged in every channel. And the speed design of non-uniform correction becomes the bottleneck problem in this kind of infrared system. According to the research production before and the development level of the current electron devices, several solutions are compared. After the parallel function is used of the FPGA device, the FPGA correction solution which was used before, is ameliorated. According to the experiment result, the solution is feasible. And the solution is useful not only to the more long line array infrared detector non-uniform correction design, but also to the similar signal processing system. Therefore it has very great engineering application value.

Key words: non-uniformity correction; infrared detector; output channel

0 引言

由于制作材料和加工工艺水平的提高,长线列红外探测器的发展速度非常快。配合光机扫描,用该类探测器设计的红外系统能获得很大的视场和很高的分辨率。因此,该类探测器是很多红外系统的首选器件。

该类探测器最大的特点是像素读出通道多,单通道像素的读出速率不高,可是合并数据的读出速率非常高(每合并两个通道,数据传输率提高1倍)。因此,非均匀性校正的速度设计成为此类红外系统的瓶颈性

问题。以某课题中使用法国 Sofradir 公司 480×6 的线阵红外探测器为例:该探测器有16个独立的输出通道,单通道数据输出率为 5MHz/s ,合并数据的输出率为 80MHz/s 。

针对这类探测器的结构特点和实时非均匀性校正算法的发展现状,结合目前相关电子器件的发展水平,以 480×6 的线阵红外探测器为例,从工程应用的角度,对目前用得最多的两点校正法,提出了若干种解决方案,并对每种方案的优缺点进行了分析。

1 两点校正的原理

两点校正的数学表达为^[1,2]:

$$y_{ij}(\varphi) = k_{ij}x(\varphi) + b_{ij} \quad (1)$$

其中: y_{ij} 为校正后的输出, φ 为辐射通量, $x(\varphi)$ 为均匀辐射下的背景响应, k_{ij} 和 b_{ij} 为坐标 (i, j) 阵列元的增

收稿日期: 2007-07-07

作者简介:周秀娟(1980-),女,湖北仙桃人,硕士研究生,主要从事高速信号的传输和处理等相关领域的硬件设计研究;陈 文,教授,博导,主要从事数字信号处理、通讯信号处理等方面的研究。

益和偏移量。

两点校正法必须在光路中插入一均匀辐射的黑体定标,通过各阵列元对高温 T_H 和低温 T_L 下的均匀黑体辐射响应计算出 k_{ij} 和 b_{ij} ,然后利用式(1)即可实现非均匀性校正。 k_{ij} 和 b_{ij} 的解算只需解下面的方程组:

$$y_{ij}(\phi_H) = k_{ij}x(\phi_H) + b_{ij} \quad (2)$$

$$y_{ij}(\phi_L) = k_{ij}x(\phi_L) + b_{ij} \quad (3)$$

解算的结果如下:

$$k_{ij} = \frac{y_{ij}(\phi_H) - y_{ij}(\phi_L)}{x_{ij}(\phi_H) - x_{ij}(\phi_L)} \quad (4)$$

$$b_{ij} = \frac{y_{ij}(\phi_H)x_{ij}(\phi_L) - y_{ij}(\phi_L)x_{ij}(\phi_H)}{x_{ij}(\phi_H) - x_{ij}(\phi_L)} \quad (5)$$

2 方案实现

2.1 存储器校正

图 1 是存储器校正实现方案的硬件框图。图 1 的工作原理如下:首先分别采集高低温标两组数据存入 SBRAM,然后,微处理器读出 SBRAM 中的数据,利用式(4)和(5)解算校正系数 k 和 b ,然后利用式(1)计算每一个对应像素在各种灰度等级下的校正数据,形成查找表,并将查找表写入 SBRAM 中,然后将合并数据和对应像素在阵列元中对应的位置信号作为 SBRAM 的地址信号,实时查找对应的校正数据,即可实现实时非均匀性校正。

该实现方案的优点是校正速度快,校正速度由 SBRAM 和 FPGA 的速度共同决定。据相关资料报导,目前已有 200MHz/s 以上的 SBRAM,该方案的控制逻辑并不复杂,利用高速 FPGA 进行设计,运行到 200MHz/s 以上技术难度不大。该方案最大的缺点是存储量大、设计成本高。以本课题使用的 480×6 的红外探测器为例,假设校正数据为 12bit,那么,实现该设计将消耗 $2M \times 16\text{bit}$ 的存储器。

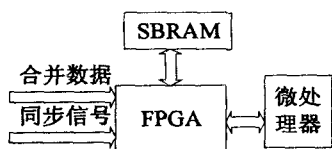


图 1 存储器校正方案硬件框图

2.2 DSP 校正

图 2 是用 DSP 实现校正算法的硬件实现框图。图 2^[3]中, FIFO1、FIFO2、FIFO3 和 FIFO4 为两组工作在乒乓方式下的 FIFO,其工作原理如下:FIFO1 或 FIFO2 数据存满后,向 DSP 发中断信号,中断服务子程序将校正系数和原始合并数据读入 DSP 的片内高速 RAM 中,然后在 DSP 中利用式(1)完成两点校正算法,并将校正完的数据交替写入 FIFO3 和 FIFO4 中,

FIFO3 和 FIFO4 交替读出校正的数据。

该校正方案是传统红外系统中常用的一种方案。该方案要求在每次中断信号到来之前读出原始数据和校正系数,完成校正算法,并将校正数据写入缓存中。因此,用进行 DSP 校正最大的特点是处理时间都消耗在数据的传输上了。目前高性能 DSP 的片内运行速度已经上 GHz,可是片外速度并不高,一般只有几十兆或一百几十兆,事实上,片外速度太高,高速 PCB 设计技术难度非常高,而本课题待处理数据的传输率本来就有 80MHz/s,因此,该校正方案很难满足速度设计要求,是不可取的。

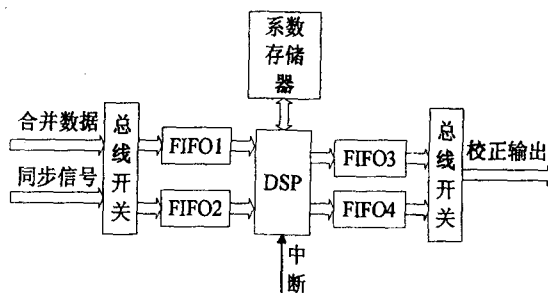


图 2 DSP 校正方案硬件框图

2.3 FPGA 校正

FPGA 校正方案是目前比较流行的一种实现方案。图 3 是目前比较流行的 FPGA 校正方案的硬件框图^[1,4,5]。

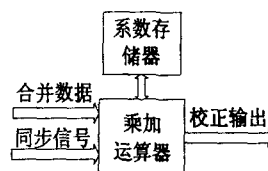


图 3 流行 FPGA 校正方案硬件框图

一般说来,一个实际系统中,FPGA 不光要完成非均匀性校正算法,而且要做很多复杂的逻辑控制。随着控制逻辑复杂程度的提高,器件的运行速度会明显降低。因此,图 3 的解决方案在低速校正设计中不会有问题,可是,对于 80MHz/s 以上的高速校正,设计人员即使花很大的精力进行优化设计或者使用更高性能的 FPGA 器件,电路运行速度可能还不能满足应用要求。

事实上,FPGA 最大的优势在于其并行性。用 FPGA 可以设计出完全并行处理的电路。发挥 FPGA 的并行性,对图 3 的方案进行改进,电路运行性能很容易达到 80MHz/s 以上。图 4 是改进的 FPGA 设计方案。

图 4 的实质是将红外探测器的 16 个通道数据合并成两路数据,每路合并 8 通道的数据,对两路合并数据分别进行校正,然后将两路校正数据合并成一路数据输出。该改进设计方案只要求两路乘加运算器的运

行速度达到 40MHz/s 以上即可满足应用要求,利用流水线处理技术,实现这种运行速度,技术难度不高。从硬件结构看,该方案实质是用 FPGA 的硬件资源换取电路的速度性能。目前,FPGA 的容量都比较大,在一片低价位 FPGA 中设计两个位数比较高的乘加运算器和一些相关的控制逻辑,硬件资源不成问题。

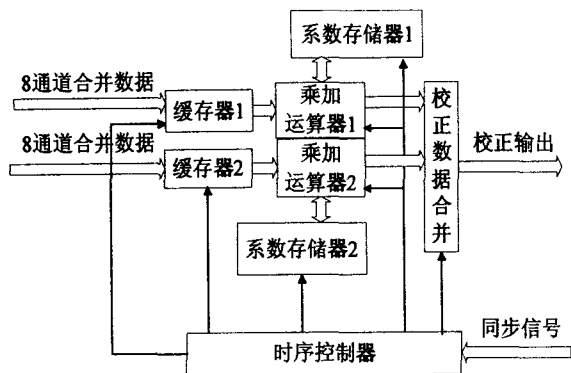


图4 FPGA校正改进方案

线阵红外探测器的存储量不大,数据合并和校正系数完全可以集成在FPGA中,因此,图4的方案有集成度高、体积小、功耗低、性价比高和技术实现难度小等优势,是一个非常理想的实现方案。

3 设计技巧和实验结果

通过各种方案比较,课题采用了图4所示的方案。为了提高电路运行的稳定性和速度性能,设计中,可以使用如下技巧进行代码优化:

(1)尽量调用开发环境中的IP核进行设计;

(2)组合逻辑电路的抗干扰性能和速度性能远比时序逻辑电路差。比较复杂的组合逻辑电路很容易产生竞争冒险,经常会产生很大的毛刺,使电路运行不稳定;而且比较大的组合逻辑电路一般会产生比较大的电路延时,制约电路的速度性能。在代码设计中,将复杂组合逻辑电路分解成小的组合逻辑电路,然后使用时钟进行同步化,将电路操作分几个时钟周期完成。例如,并行乘法器、加法器和位数比较高的比较器经逻辑综合后,全部由比较复杂的组合逻辑电路构成,利用这种设计思路进行处理,电路运行的稳定性和速度性能大幅度提高;

(3)有时,部分时序逻辑电路也会产生很大的毛刺和延时,例如,位数比较高的地址发生器。这种电路可以分多个进程设计,将位数比较高的计数器分解成两个或两个以上的小计数器;

(4)进程中尽量避免使用嵌套级数较多的条件

判断语句,条件判断语句有优先级,嵌套级数太多,综合器会根据优先级,产生多级串行结构的组合逻辑电路,降低电路运行的稳定性,增加电路的延时。将这种嵌套级别比较多的代码分成多个进程,将串行电路变成并行电路,这种代码风格经常会明显改善电路的运行稳定性和速度性能;

(5)设计中,所有进程尽量采用时钟的同一个沿触发,这样有利于综合器对代码的综合优化;

(6)进程中最好使用一个敏感变量,而且最好使用系统时钟作为敏感变量,最好不要使用异步复位。

经过代码优化和逻辑综合优化设计,最后,课题选用了Altera公司高性价比Cyclone系列速度等级最低的EP1C12F324C8完成了全部设计。图5是校正前后图像显示的结果,从图像显示的结果可以看出,校正设计是比较成功的。

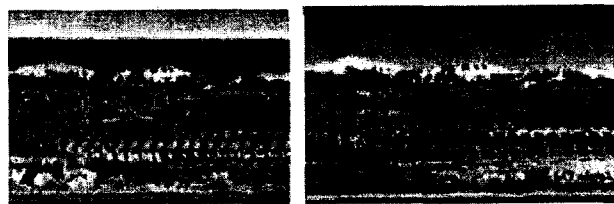


图5 改进FPGA实现方案实验结果

4 结 语

文中从速度设计的角度对长线条红外探测器的非均匀性校正进行了深入的探讨,提出了若干种解决方案,相关解决方案具有通用性,完全可以移植到面阵红外焦平面的校正设计中。文中改进型FPGA设计方案的设计思路对后级电路的设计具有启发意义,如果后级电路还要做数字滤波、目标提取等处理,如果速度设计成为技术瓶颈,该设计思路完全是可以借鉴的。

参考文献:

- [1] 孔令彬,易新建. 利用FPGA实现红外焦平面阵列实时非均匀性校正[J]. 光电工程, 2002, 29(6): 39-42.
- [2] 童央群,郭继昌. 一种改进的红外焦平面非均匀性校正算法[J]. 光电工程, 2005, 32(2): 35-37.
- [3] 邢素霞,常本康,钱芸生,等. 基于高速DSP的红外图像处理电路研究[J]. 红外与激光工程, 2004, 33(3): 292-295.
- [4] 石 岩,张天序,王岳环,等. 红外焦平面非均匀性两点校正法分析及FPGA实现[J]. 激光与红外, 2005, 35(2): 100-103.
- [5] 王炳健,刘上乾,李 庆. 基于FPGA的红外焦平面阵列实时非均匀性校正[J]. 半导体光电, 2006, 27(1): 79-81.