

MPEG-4 编码技术应用及 FPGA 实现

韩云^{1,2}, 陈祖爵¹, 郑尚志²

(1. 江苏大学 计算机科学与通信工程学院, 江苏 镇江 212013;

2. 巢湖学院 计算机系, 安徽 巢湖 238000)

摘要:为满足视频通信、智能化监控等的需求,研究了 MPEG-4 编码技术的应用特点,设计了基于 FPGA 的 MPEG-4 编码器 IP。通过分类比较的方法,研究分析了 MPEG-4 编码技术在不同类型中的应用方案,总结归纳了各类应用的特点,为进一步提高编码器的效率、满足低功耗的要求,在 FPGA 上设计并实现了 MPEG-4 编码器。经测试表明:该设计方案编码高效,符合实时视频通信的需求,可广泛应用在移动视频通信、远程无线监控等领域。

关键词: MPEG-4; 编码芯片; FPGA

中图分类号: TN919.81

文献标识码: B

文章编号: 1673-629X(2007)10-0219-04

FPGA Implementation and Applications of MPEG-4 Encoding Technology

HAN Yun^{1,2}, CHEN Zhu-jue¹, ZHENG Shang-zhi²

(1. School of Computer Science and Telecommunication Engineering, Jiangsu University, Zhenjiang 212013, China;

2. Computer Department, Chaohu College, Chaohu 238000, China)

Abstract: In order to satisfy video communication and smart video surveillance, MPEG-4 encoding technology was researched and a scheme of MPEG-4 video simple profile encoder IP was implemented based on FPGA. According to use classification and comparison methods, the MPEG-4 encoding technology was discussed in different kinds of applications specified in their implementations. Conclusions were dropped in the characteristics of different applications. In order to accelerate the efficiency encoded further, MPEG-4 video encoder was designed and implemented on FPGA. According to testing, the result was hoped.

Key words: MPEG-4; encoder chip; FPGA

0 引言

随着人们对视频通信、智能化监控等的需求, MPEG-4 的优势将更加突显。目前研究较多的是 MPEG-4 视频解码技术,在实际应用中视频编码技术也相当重要。论文从应用角度出发,研究分析常用 MPEG-4 编码器芯片及应用电路特点,为了满足微型化、集成化和低功耗的需求,提出了基于 FPGA 的编码器 IP(知识产权核)。

1 MPEG-4 编码芯片及应用方案

MPEG-4 编码芯片主要应用于 3 种类型:一是数字录像监控系统;二是网络摄像系统;三是可视电话。

下面分别介绍 3 类应用的实现方案及特点。

1.1 MPEG-4 编码器应用于数字录像监控系统

在数字录像监控领域,应用 MPEG-4 压缩标准是必然的。数字录像监控对压缩芯片提出了较高的要求,主要体现在两个方面:一是图像质量要求较高;二是需要具有对象检索功能。这主要是实现智能监控、提高监控效率的需要。目前,应用于数字录像领域的 MPEG-4 编码芯片主要有 VWEB 公司的 VW2010、TI 公司的 DM642 DSP 芯片以及 WIS 公司的 GO7007SB。从实际应用的角度出发,选择介绍 VWEB 公司的 VW2010 芯片。

片内集成了 3 个信号处理/控制单元,分别是视频编码器、视频解码器以及片内 CPU。其中,片内 CPU 扩展了音频编解码 DSP、多路编解复合单元。其内部结构见图 1。为实现高效的编解码,芯片内部集成了一个双通道 DMAC。系统外部主机可以直接通过主机接口对芯片进行控制,同时 MPEG 数据流采用

收稿日期:2006-12-29

基金项目:国家自然科学基金资助项目(40674060)

作者简介:韩云(1980-),男,四川人,硕士研究生,研究方向为嵌入式系统、视频压缩;陈祖爵,副教授,研究方向为嵌入式系统、网络技术;郑尚志,高级实验师,研究方向为操作系统理论、密码学。

DMA 方式传输。该芯片具有可编程、高性能和低功耗特点。每个信号处理/控制单元都由一个 RISC 处理器和专用的硬件加速器构成。此外,视频编、解码器内部还集成了一个专用的 SDRAM。在系统上电/复位时,视频编、解码器的固件程序可由外部主机载入各自专用的 SDRAM;而片内 CPU 的固件程序则可载入 VW2010 外挂的 SDRAM。芯片的主机接口采用 PCI 接口,符合 PCI2.2 标准,同时采用了与 Philips 公司兼容的 I²C 总线,可方便地对外围芯片进行控制^[1]。

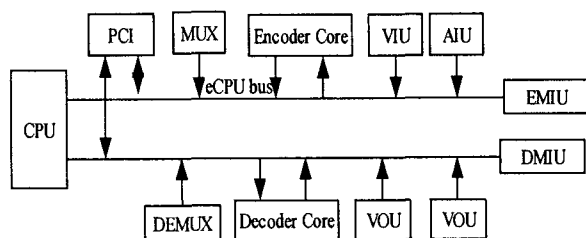


图 1 VW2010 的内部结构

VW2010 实现的录像监控通常是以压缩卡的形式出现,结合 PC,形成一个录像监控系统。其原理见图 2。从图中可知,视频信号首先经视频接收电路进行前端处理,然后通过视频 A/D 产生符合 VW2010 视频接口标准的 ITU656 信号。视频 A/D 电路用于对视频信号进行 A/D 转换和编码,产生符合 ITU656 标准的数字电视信号。高档的视频 A/D 还支持图像尺寸缩放和帧提取功能,如 Philips 公司的 SAA7114、SAA7115 以及 Rockwell 公司的 BT829A 等。在模拟音频信号经过模拟音频接收电路进行前端处理后,可通过音频 A/D 转换电路产生符合 VW2010 音频接口标准的 I²S 信号。VW2010 是压缩卡的核心,该芯片除可完成音、视频信号的编码外,还可提供对解码器和 ADC 的控制(通过 I²C 总线),其编码产生的 MPEG 流可通过芯片内部集成的 PCI 接口输出。

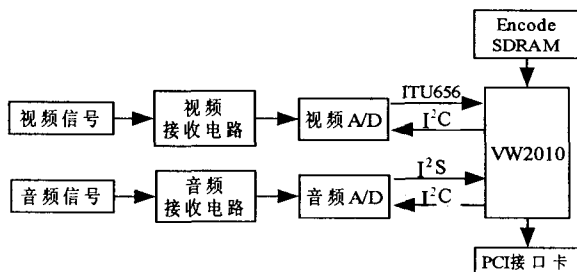


图 2 监控压缩卡组成框图

从上文的论述可知,该类芯片具有的主要特点是支持多通道数据处理,实现的图像质量较高,支持工业总线,具有一定的对象检索功能,但目前还不能完全满足智能监控的需要。

1.2 MPEG-4 编码器应用于网络摄像系统

网络摄像是近年来出现的,主要应用于远程视频

监控、无线视频监控以及普通的视频。与数字录像监控系统相比,主要是对压缩率要求更高,实时性要求更强,对象检索功能要求不高。同时与数字录像监控相比图像质量有所降低,其制约因素主要是网络带宽。

应用于网络摄像的主要有 IME6400 芯片和 BF533 DSP 芯片等,还有最近日本 OKI 开发的 ML86410 芯片。对于没有特殊要求的场合,一般选择 IME6400。该芯片是韩国 INTIME 公司开发的,可支持 MPEG-4 实时视频编码的芯片。该芯片同时支持 MPEG4/2/1 视频压缩标准,也支持 I、P 和 B 帧压缩。图像大小可通过编程实现,最大尺寸为 2048 * 2040。支持 Z 形扫描,支持动态和静态两种码率,可动态检测。在音频领域支持 48/44.1/32/24/22.05/16kHz 音频采样,可以选择外部音频 DSP 作为同步串行接口。而外部接口则用 32bit 来同步 SDRAM 总线接口和 8/16bit 的外部 host 接口。主要采用 240 引脚的 PQFP 封装^[2]。另外,IME6400 需要 27MHz 的外部时钟,3.3V 外部供电。内部结构见图 3,主要由 10 部分组成,分别是视频输入接口、搜索器、视频处理器、视频协处理器、音频 DSP、SDRAM 接口、Host 接口、缓存、bootROM 等。其中关键的是搜索器、视频处理器以及视频协处理器,其中搜索器主要完成运动估计搜索,该处理器的一大特点就是采用了主从处理器模式,能更快地完成数据压缩和编码。

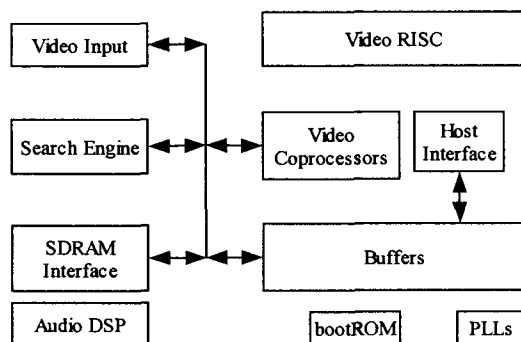


图 3 IME6400 芯片内部结构

网络摄像系统通常是以独立的嵌入式系统形式出现。其系统的原理见图 4。从图中可以看出:视频信号首先通过视频 A/D 转换,然后经 IME6400 芯片对其进行压缩编码,再次,经过 Host 接口,在 MCU 的处理下,既可以保存在硬盘上也可以通过网络传输至控制中心。该芯片支持直接从 CMOS 传感器读取视频数据,也可以采用视频 A/D 芯片进行变换。可以选用的 A/D 转换芯片主要有 Philips 公司的 SAA7112/SAA7114、Brooktree 公司的 Bt829A 以及 Samsung 公司的 KS0127。同时,为了暂存视频数据,必须外接一片 32 位的 SDRAM 存储器以及程序运行的 ROM。其中

Host 接口主要应用于发送压缩好的数据到外部处理器或 PC。为实现音频采集压缩功能,必须外接一片音频 A/D 转换芯片。同时为实现网络传输,还必须加网络接口模块。该芯片还支持 USB 控制器,方便与外部视频采集模块连接,便于系统实现。

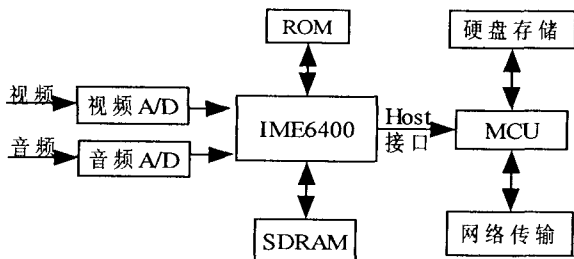


图 4 IME6400 实现的网络监控系统原理图

从上文的论述可知,该类芯片的主要特点是压缩率较高,支持网络传输,支持 USB 接口以及数据处理的实时性较高。但是压缩率还需提高,这正是目前研究 H.264 的目标。

1.3 MPEG-4 编码器应用于可视电话

随着通信技术的发展,人们对可视通信的需求越来越强烈。可视电话特别是移动视频电话,随着 3G 通信的开通,必将成为移动通信的一个亮点。在众多压缩标准中,MPEG-4 凭借其高效的压缩率以及宽广的目标码率,其中的 simple profile 被采纳为 3GPP 移动终端的视频编码标准。在可视电话中主要采用的压缩芯片有基于 ARM 系列的 MX21 和 MX27、ADI 公司的 BF561 以及 TI 公司的 DM6446 等,综合成本、开发难度和实际效果选择介绍 ADI 公司的 BF561 芯片。

该芯片采用了 2 个 600MHz 高性能 Blackfin 内核,具有对称性处理结构,特别适合于移动终端使用。一个处理器运行操作系统,一个处理器应用于视频图像压缩编码^[3]。

其内部结构见图 5。该处理器主要由 2 个 Blackfin 内核、总线接口、Boot ROM、片外 SDRAM 控制器接口以及其它外部接口构成。每个 Blackfin 内核包括 2 个 16 位 MAC、2 个 40 位 ALU、4 个 8 位视频 ALU 以及 1 个 40 位移位器。具有 RISC 式寄存器和指令模型,编程简单,编译环境友好。同时调试先进,具有跟踪和性能监视功能。兼容 3.3V 及 2.5V I/O。具有两类封装。

一类是 256 脚的 Mini-BGA 封装,另一类是 297 引脚 PBGA 封装。主要连接的外设是两个并行输入/输出外围接口单元,支持 ITU-R 656 视频数据格式,可与 ADI 的模拟前端 ADC 无缝连接,2 个双通道全双工同步串行接口支持 8 个立体声 I²S 通道、2 个 16 通道 DMA 控制器和 1 个内部存储器 DMA 控制器、12 个

通用 32-bit 定时/计数器,支持 PWM、SPI 兼容端口,支持 IrDA 的 UART、2 个“看门狗”定时器、48 个可编程标志引脚和 1x-63x 倍频的片内 PLL。

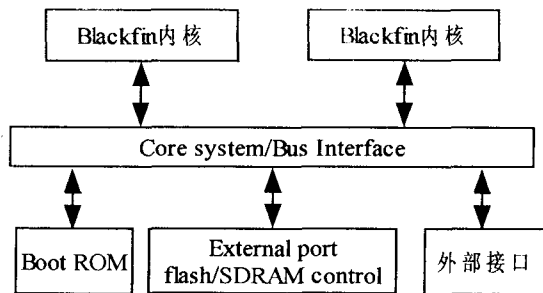


图 5 BF561 芯片内部组成结构

采用 BF561 开发的移动终端的原理见图 6。为实现视频通信,不仅需要 CCD 传感器还需要麦克风采集音频信息,然后视音频模拟信息经过 A/D 转换后进入 BF561 实现压缩编码,最后通过 GSM/GPRS 模块传送到另一个移动终端。在 3G 中,采用 3G 传输模块代替即可。同时,为实现由视频通信带来的其它一些功能,采用了外接 SD 卡和 USB 接口。采用 BF561 开发产品一个有利的条件是 ADI 公司提供了完备的技术支持,既包括提供应用手册,还免费提供 SDK,为快速开发出新产品提供了保障。

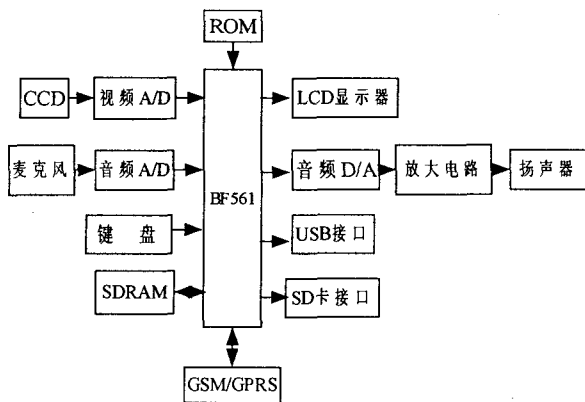


图 6 用 BF561 实现的可视移动终端原理图

从上文可知,该类芯片主要追求的是压缩率、实时性以及低功耗。当然,图像质量也十分关注。当前,在压缩率和低功耗两个方面还有很广阔的研究空间。

2 FPGA 在编码器中的应用

微型化、智能化是整个电子系统发展的必然趋势。低功耗、高效率是人们追求的一个目标。无论是数字录像监控还是网络摄像系统都需要系统具有功耗低、效率高、微型化,特别是视频电话对微型化和低功耗要求更高^[4]。因为能在有限的体积实现更加强大的功能,电池持续的时间也更长。这一切导致了人们对片上化的迫切需求。采用 FPGA 实现的 SOPC 系统无疑

是一个明智的选择。特别是随着微电子技术的发展, FPGA 的规模越来越大, 功耗越来越低, 完全能满足系统的需要^[5]。在视频编码器领域采用 FPGA 来实现的优势主要体现在灵活性和集成性两个方面。一方面, 可随时引入新的压缩编码算法; 另一方面, 减小电路的面积, 简化电路实现的难度, 加快开发的进度。当然, 目前采用 FPGA 来实现视频压缩编码对开发人员要求较高, 但是, FPGA 提供商已经成功开发出了 MPEG-4 编码 IP。唯一的缺陷是目前提供的 IP 价格昂贵, 但对大批量的用户来说, 成本将迅速降低, IP 的费用将被分摊掉。

为降低开发费用, 自行设计实现针对移动通信的视频编码器。从上文的研究可以发现, 低功耗和高压缩率是移动通信追求的目标, 所以, 在实现的功能参数和算法选择上更加谨慎。

编码器的主要功能参数: 分辨率为 QCIF, 支持的 VOP 类型为 I 型和 P 型, 不支持 DC/AC 预测, 也不支持量化方式, 采用 Zigzag 扫描方式, 支持 Short Header 格式, 运动估计的范围为 $[-16, 16]$, 采用矩形框编码。

在算法方面, 运动估计匹配准则采用 SAD, 运动估计算法采用“十字”形运动估计算法, DCT 算法采用带有判全零系数的 Loeffler 快速 DCT 算法, VLC 编码采用改进型的 VLC 编码。设计的编码结构见图 7。

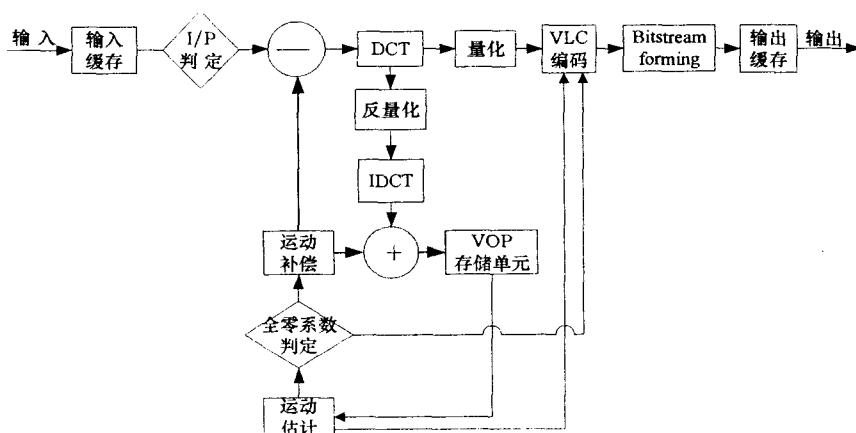


图 7 编码器结构框图

其中, “十字”形运动估计算法是在菱形算法的基

础上, 通过改变搜索模板和搜索路径来提高效率的。在 DCT 变换算法中, 加入了一个预先判断是否为全零的标准。即 $SAD < 8Q$ 时, 可直接判断出 DCT 变换, 量化后的系数为 0, 故不需要进行 DCT 变换和量化运算。对 VLC 编码的改进主要体现在改变表的结构, 方便数据查询。

在 FPGA 实现方面, 主要运用了低功耗设计技术、并行运算和流水线技术, 设计了一个完全符合 avalon 总线标准的 IP。MPEG-4 视频编码需要高效快速的运行, MPEG-4 IP 以定制客户指令的方式集成入系统中。这样可以方便地使用 IP, 加快编码的速度, 提高系统的整体效率。经过测试, 表明该 IP 可以应用于无线视频监控领域。

3 总 结

通过对 3 类 MPEG-4 编码器应用方案的研究和总结, 设计了基于 FPGA 的 MPEG-4 编码器 IP, 满足了视频编码系统的微型化、集成化和低功耗的需求。可广泛应用于无线视频监控、可视通信系统等领域。

参考文献:

- [1] 江国星, 周光祥. 基于 VW2010 芯片的嵌入式多媒体监控系统压缩/解压卡设计[J]. 国外电子元器件, 2004(7): 4-7.
- [2] IME6400: MPEG4/2/1 Multimedia Encoder. pdf [DB/OL]. 2003. www.adi.com.
- [3] 马海杰, 刘云海. 基于 ADSP-BF561 的数字摄像系统设计[J]. 测控技术, 2004, 23(s1): 87-90.
- [4] 楼栋军, 徐宁仪, 林孝康. 一种快速高效 MPEG-4 运动估计硬件结构的研究和实现[J]. 电视技术, 2004, 28(8): 7-11.
- [5] 陈 玮, 杨名利. 基于 FPGA 的 JPEG2000 自适应算术编码器设计[J]. 计算机技术与发展, 2006, 16(10): 211-216.

(上接第 218 页)

参考文献:

- [1] 葛洛蒂, 张国治. 数字化世界[M]. 北京: 电子工业出版社, 1999.
- [2] Johnson R. Expert One-on-One J2EE Development Without EJB[M]. 北京: 电子工业出版社, 2005.
- [3] 吴吉义. 基于 Struts+Hibernate+Spring 的电子政务应用系统架构[J]. 电子政务, 2005(12): 32-38.
- [4] 成湘均. 用 Spring, Hibernate, Struts 组建轻量级架构[EB/OL]. 2006-12. http://www.360doc.com/showWeb/0/0/5201.aspx.
- [5] Eagle M. Writing Your Web Application with Open Source Java[EB/OL]. 2006-12. http://www.onjava.com/pub/a/onjava/2004/04/07/wiringwebapps.html.