

用 STATECAD 快速设计有限状态机

房瑞华, 黄士坦

(西安微电子技术研究所, 陕西 西安 710054)

摘 要:有限状态机设计的关键是如何把一个实际的时序逻辑关系抽象成一个时序逻辑函数, 传统的电路图输入法通过直接设计寄存器组来实现各个状态之间的转换, 而用硬件描述语言来描述有限状态机, 往往是通过充分发挥硬件描述语言的抽象建模能力, 通过对系统在系统级或寄存器传输级进行描述来建立有限状态机。随着 EDA 工具的快速发展, 通过 CAD 快速设计有限状态机自动化成为可能。

关键词:有限状态机; STATECAD; VHDL

中图分类号: TP18

文献标识码: A

文章编号: 1673-629X(2006)12-0122-02

Rapid Design of Finite State Machine with STATECAD

FANG Rui-hua, HUANG Shi-tan

(Xi'an Microelectronic Technology Institute, Xi'an 710054, China)

Abstract: The key to design finite state machine is how to abstract a sequence logic function from a real sequence logic relationship. The traditional way of input circuit diagram to realize transition of state via designing register set directly. However, describe finite state machine with hardware description language always by fully using ability of abstract model and describing system level or register transfer level. With the rapid development of EDA tools, rapid design finite state machine automation with CAD will come true.

Key words: finite state machine; STATECAD; VHDL

1 使用 STATECAD

数字系统通常划分为信息处理单元和控制单元。信息单元主要进行信息的传输和运算, 而控制单元的主要任务是控制信息处理单元的微操作的顺序。控制单元的实现方式有: 有限状态机、控制寄存器和微代码控制器等^[1]。有限状态机在时间尺度上对其控制信号进行离散化控制, 利用状态转移使控制信号在有限状态机的状态节拍控制下变化, 以实现对被控对象的控制。有限状态机设计的关键是如何把一个实际的时序逻辑关系抽象成一个时序逻辑函数, 传统的电路图输入法通过直接设计寄存器组来实现各个状态之间的转换, 而用硬件描述语言来描述有限状态机, 往往是通过充分发挥硬件描述语言的抽象建模能力, 通过对系统在系统级或寄存器传输级进行描述来建立有限状态机。EDA 工具的快速发展, 使通过 CAD 快速设计有限状态机自动化成为可能。

传统上在系统级和寄存器传输级完成 VHDL 的描述主要分以下几步:

- 1) 分析控制器设计指标, 建立系统算法模型图;
- 2) 分析被控对象的时序状态, 确定控制器有限状态机

的各个状态及输入、输出条件;

- 3) 应用 VHDL 语言完成描述。

使用 XILINX 的 ISE6.2 软件包能加速有限状态机设计, 大大简化状态机的设计过程, 实现状态机设计的自动化。下面分析一个简单的状态机设计实例来介绍使用 ISE6.2 软件包中 STATECAD 快速设计有限状态机的方法。使用 STATECAD 进行状态机设计的流程如下:

- (1) 分析控制器设计指标, 建立系统算法模型图;
- (2) 分析被控对象的时序状态, 确定控制器有限状态机的各个状态及输入、输出条件;
- (3) 在 STATECAD 中输入有限状态机状态图, 自动生成 VHDL 模型描述, 使用 STATE BENCH 进行状态转移分析, 分析无误后使用导出 VHDL 模型块到 ISE 中进行仿真后综合, 实现到 CPLD 或 FPGA 的映射。

设计人员的主要工作在第一步。第二步, 第三步基本上可以通过 STATECAD 完成有限状态机的自动生成和分析, 还可以利用分析结果来对被控对象的逻辑进行分析、改进, 完善系统控制逻辑。

2 创建状态机

下面以一个 VCR 控制机状态机设计过程为例来介绍如何使用 STATECAD 设计状态机。

VCR 控制机描述:

- 外部输入:

收稿日期: 2006-03-28

作者简介: 房瑞华(1977-), 女, 陕西临潼人, 硕士研究生, 研究方向为计算机系统结构; 黄士坦, 研究员, 博士生导师, 主要研究方向为计算机系统结构。

- ①On 为电源开关
- ②Off 为停按钮
- ③Play 为播放按钮
- ④Record 为录影按钮

●输出状态:

①有电显示:电源指示灯亮,播放指示灯灭,录影指示灯灭;

②按播放按钮,进入播放状态,播放指示灯亮,电源指示灯亮,录影指示灯灭;按停按钮,退出播放状态回到有电状态,播放指示灯灭,电源指示灯亮,录影指示灯灭;

③按录影按钮,进入录影状态,录影指示灯亮;按停按钮,退出录影状态回到有电状态;电源指示灯亮,播放指示灯灭,录影指示灯灭;

●设计步骤:

* 在 WINDOWS 界面运行[开始]/[程序]/[Xilinx ISE 6]/[Accessories]/[STATECAD]启动 STATECAD^[2], 创建一个新工程,并新建一个源文件,命名为 VCRFSM, 用户界面如图 1 所示。

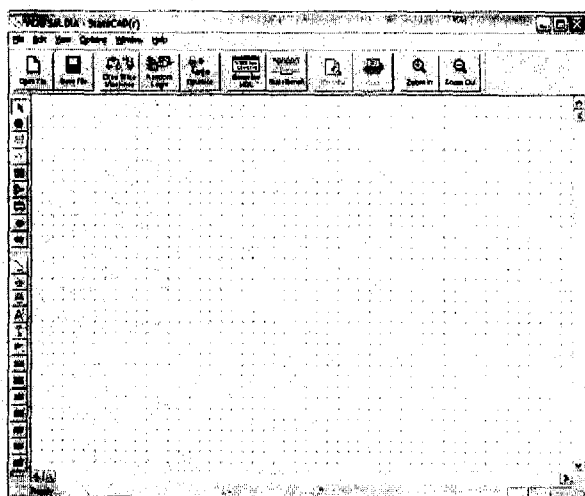


图 1 用户界面

* 在 File 菜单中选择 Design Wizard, 弹出状态机设计向导对话框,并询问是否使用已有的状态图,点 Yes, 出现如图 2 所示状态机设计向导对话框^[2]。点击 Next, 选择状态的数量,在此例中选 4。点击 Next 选择复位模式: 同步或异步,在此,选择异步,如图 3 所示。接着设置状态机转移方式,并完成状态机向导设置。

3 优化状态机

完成创建状态机后,启动 Optimizing Wizard 对状态机

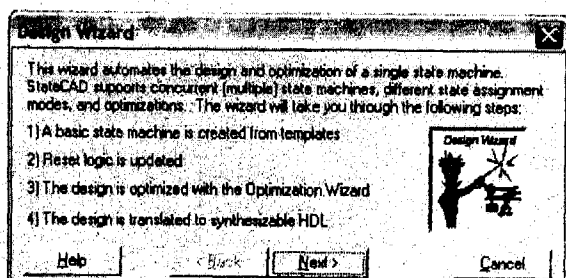


图 2 状态机设计向导

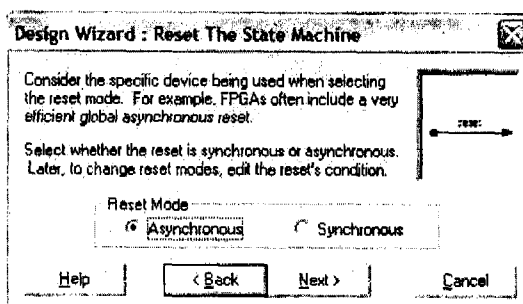


图 3 状态机设计向导之复位方式设置

进行优化^[2],如图 4 所示选择器件类型,在此选择 CPLD/PAL 项,使用的器件是 XILINX 的 XC95108。点击 Next 选择优化目标,在此选择 Speed(register outputs)项,点击 Next 选择提高性能选项,即 Guarantee coverage 项,点击 Next 选择装载类型,接下来选择源代码类型,在此为 VHDL,STATECAD 根据状态机自动生成 VHDL 语句^[3]。接着选择综合工具——XILINX XST,在所建项目中进行综合^[4],完成之后保存状态图。经过以上步骤后,STATECAD 完成了速度、面积、I/O 端口和综合结果等项目的全面优化。

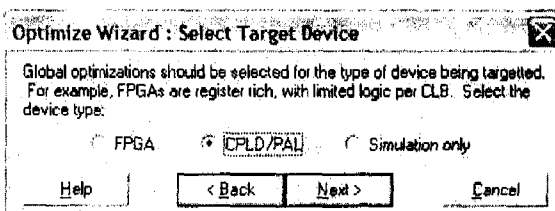


图 4 状态机优化向导——选择器件类型

4 定制状态机

如图 5 所示,双击每一个状态,重新命名为 Off, On-State, RECState, and PLAYState,并使用 STATEBENCH 设计状态机的测试激励。

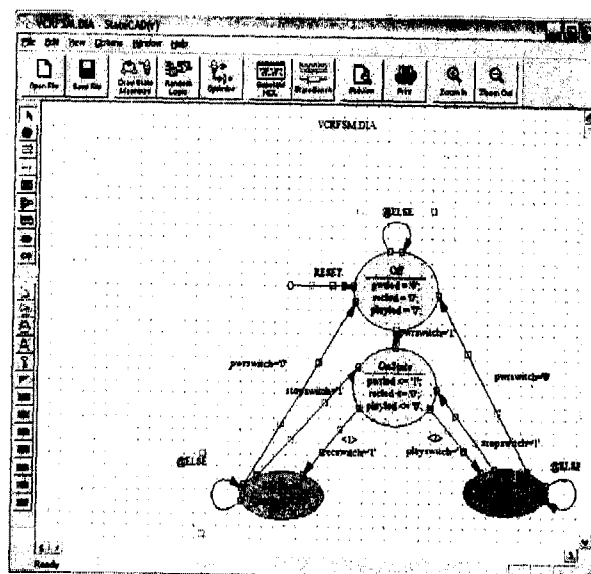


图 5 VCR 控制机状态图

(下转第 180 页)

