

# SOPC 设计中的两种片上总线分析

齐利芳, 贺占庄

(西安微电子技术研究所, 陕西 西安 710054)

**摘要:** 比较片上总线与传统总线的体系结构, 介绍了并发多主设备总线体系; 同时通过对 SoC, SOPC 设计中常用的两种片上总线: AMBA 和 Avalon 的详细分析、比较, 针对它们的不同特性及具体应用形式阐述了各自的应用范围。从而方便设计师对这两种片上总线的充分理解, 并为 SOPC 及其他 SoC 设计中的总线选择提供参考。

**关键词:** 可编程片上系统; 片上总线; AMBA; Avalon

**中图分类号:** TP336

**文献标识码:** A

**文章编号:** 1005-3751(2006)01-0179-03

## Analysis of Two on-Chip Buses for SOPC Design

QI Li-fang, HE Zhan-zhuang

(Xi'an Microelectronics Technology Institute, Xi'an 710054, China)

**Abstract:** Compare on-chip bus and traditional bus, introduce the simultaneous multi-master bus Architecture. Also, analyze the AMBA bus and the Avalon bus in detail. The two common on-chip buses can often be used for SoC and SOPC design. Then, give the areas the two buses can be used according to the differences of their characteristics and specified forms. Thus, let designers fully appreciate the two on-chip buses, and provide them with reference for SOPC and other SoC design.

**Key words:** SOPC; on-chip bus; AMBA; Avalon

### 0 引言

SoC(System on Chip, 片上系统)以其能提高产品性能、缩小产品体积等优点, 逐渐成为嵌入式系统发展的主流趋势。SOPC(System On a Programmable Chip, 可编程片上系统)利用可编程逻辑器件来实现 SoC, 具有设计方式灵活、可剪裁、可扩充、可升级, 并具备软硬件在系统可配置的性能<sup>[1]</sup>。将处理器 IP(Intellectual Property, 知识产权)内核嵌入到可编程逻辑器件是 SOPC 设计的前提条件。

在 Altera 的 FPGA 器件上嵌入处理器等 IP 核可实现 SOPC, 设计时可使用的 RISC 处理器核有 3 种: ARM 的工业标准处理器硬核 ARM922T、Altera 的 16 位 Nios 和 32 位 Nios II 处理器软核, 而片上总线可采用 AMBA 和 Avalon 两种总线。在嵌入了 ARM922T 的 Excalibur 系列 FPGA 上, 使用了 AMBA 总线的高性能总线 AHB(Advanced High-performance Bus); 而在可嵌入 Nios 的 FPGA 上则使用 Avalon 总线。这两种总线也是目前 SoC 设计使用较多的片上总线标准。

### 1 片上总线与传统总线体系的比较

片上总线是实现 SoC 中 IP 核连接最常见的技术手段,

它以总线方式实现 IP 核之间的数据通信。片上总线规范一般需要定义各个模块之间初始化、仲裁、请求传输、响应、发送接收等过程中的驱动、时序、策略等关系<sup>[2]</sup>。

传统总线协议中, 仲裁器控制一至多个总线主设备与从设备的通信。总线主设备首先通过仲裁器来申请总线控制权, 然后仲裁器才允许单一主设备访问总线。如果多个主设备试图同时访问总线, 仲裁器将根据既定的仲裁策略, 将总线资源分配给其中一个主设备。例如, 在优先级仲裁机制中, 优先级高的主设备将首先得到总线控制权。

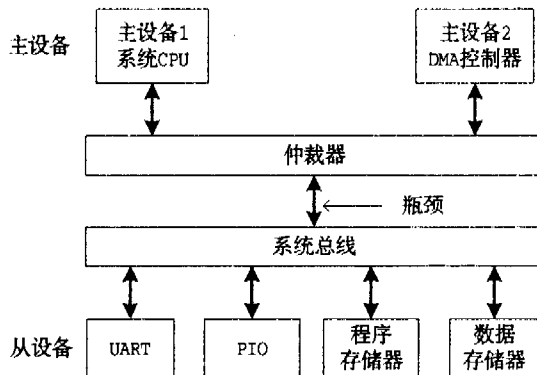


图1 传统微处理器系统中的总线体系

控制总线的主设备会占用总线, 并与相应从设备通信。图1说明了优先级仲裁总线体系的结构, 该体系在传统微处理器系统中工作良好<sup>[2]</sup>。由于主、从设备是位于印制板或底板上的独立部件, 总线需要驱动底板上的信号和连接器。而且, 鉴于有限的印制板资源和可用 I/O 引脚数

收稿日期: 2005-04-09

作者简介: 齐利芳(1975—), 女, 陕西人, 硕士研究生, 研究方向为计算机应用技术。

目,所有系统部件还必须共用总线。

片上总线无需驱动底板上的信号和连接器,使用更简单且速度更快;同时,为了满足带宽要求,片上总线普遍采用并发多主设备总线体系。这种总线体系通过消除传统总线系统中一次仅有一个主设备可以访问系统总线的带宽瓶颈,来增加系统带宽。在此体系中,总线主设备竞争的是独立的从设备,而非总线本身。

## 2 AMBA 总线及其应用

### 2.1 AMBA 总线

AMBA (Advanced Microcontroller Bus Architecture) 总线用于高性能嵌入式系统,独立于处理器和制造工艺技术,增强了各种应用中外设和系统宏单元的可重用性。AMBA 是多总线体系,目前的 AMBA 总线规范 2.0 版定义了 3 种可以组合使用的总线体系: APB (Advanced Peripheral Bus), ASB (Advanced System Bus), AHB<sup>[3]</sup>。AHB 是现阶段 AMBA 的主要形式。

典型的 AMBA 总线结构如图 2 所示<sup>[3]</sup>。其中的高性能系统总线(AHB 或 ASB)主要用以满足 CPU 和存储器之间的带宽要求。CPU、片内存储器和 DMA 等高速设备连接在系统总线上,而系统的大部分低速外设则连接在低带宽总线 APB 上。系统总线和外设总线之间用一个桥接器(AHB/ASB-APB-Bridge)连接。

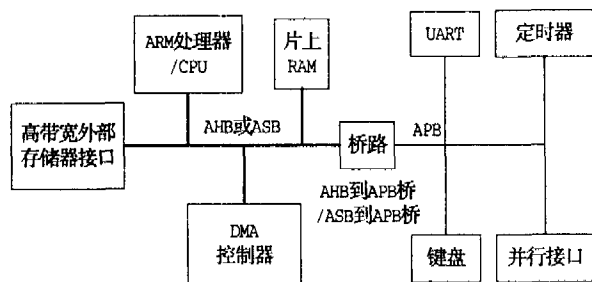


图 2 典型的 AMBA 总线结构

AHB 适用于高性能、高时钟频率的系统。作为高性能系统的骨干总线,AHB 主要用于高性能、大吞吐量设备之间的连接,如 CPU、片上存储器、DMA 设备和 DSP 或其它协处理器等,有支持并发多主设备、支持多种数据传输方式等主要特性。

在不使用 AHB 的高速特性时,可选择 ASB 作为系统总线。ASB 也支持 CPU、片上存储器和片外处理器接口与低功耗外部宏单元之间的连接。ASB 的主要特性与 AHB 类似,主要不同点是采用同一条双向数据总线来读、写数据。

APB 非常简单,适用于低速、低功耗的外设,只有一个总线主设备控制器,最大支持 32 位数据总线宽度,读、

写数据总线分开。

### 2.2 AMBA 在 Excalibur 器件中的应用

嵌入了 ARM922T 的 Excalibur 器件使用 AHB1 和 AHB2 两种总线提供有效处理数据给不同片上外设: AHB2 上的低速外设和 AHB1 上的高速外设。其优点是可以分开高、低速外设,最大发挥较快外设的性能,从而提高整个系统的性能。图 3 给出了基于 ARM922T 的 Excalibur 器件总线体系<sup>[3]</sup>。

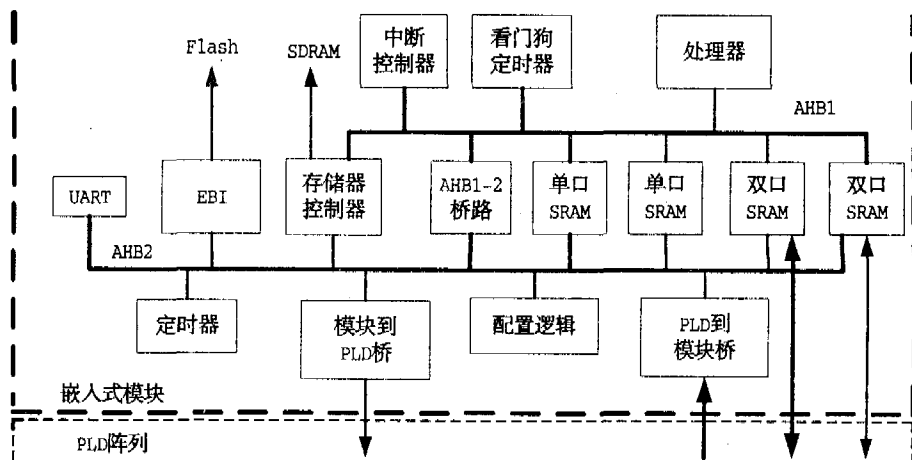


图 3 基于 ARM922T 的 Excalibur 器件总线体系

该总线体系通过总线桥允许 ARM922T 访问片上外设和 PLD。PLD 中的外设通过 PLD 到模块的桥访问 AHB2 外设。在 AHB1 和 AHB2 总线上都有片上存储器单元(SRAM、双口 SRAM 和 SDRAM)。为避免数据出错,总线内部仲裁在每个存储器单元中完成。

## 3 Avalon 总线及其应用

### 3.1 Avalon 总线

Avalon 总线是 SOPC 设计中连接片上处理器和其它 IP 模块的一种简单总线协议,规定了主、从构件之间的端口连接以及通信时序关系<sup>[1,4]</sup>。使用 Avalon 总线,能优化处理器和外设间的数据流,提高系统的吞吐量,并且允许根据应用特性裁剪总线体系,从而获得最佳的系统性能。Avalon 总线有支持并发多主设备、自动生成仲裁机制、可配置等主要特性。

在基于 Nios 或者 Nios II 软核的系统中,Avalon 总线通过可编程逻辑器件内部的互连逻辑来连接处理器和其他外设。当某外设接收多个资源的数据时,多路复用器选择正确数据。主设备无需访问某个特定从设备时,它们之间的互连逻辑将被取消,从而节省硬件资源。

主-从设备对之间有专门接口,因此多个主设备可以同时启动,并发传输数据给从设备。只有一个主设备访问某从设备时,该主设备可以立即访问目标从设备。有两个主设备的并发多主设备的总线体系能提供高达两倍的吞吐量;有 3 个主设备时,则能提供高达 3 倍的吞吐量。

两个主设备竞争同一个从设备时,需要执行从设备仲裁。对于基于 Nios 或者 Nios II 的系统,系统生成软件

SOPC Builder 完全在 Avalon 总线模块内执行从设备仲裁。每个可被多个主设备访问的从设备都有一个仲裁器,在 SOPC Builder 中也可以设置仲裁优先级。

图4说明了 Avalon 总线是如何实现从设备仲裁的<sup>[2,4,5]</sup>。其中,系统主设备 CPU 和 DMA 控制器共享一个从设备(数据存储器外设),数据存储器完成仲裁。如果所有主设备同时开始与从设备的数据传输,仲裁器会指定获得从设备访问权的主设备。CPU 使用和 DMA 控制器之间的互连来建立 DMA 传输。

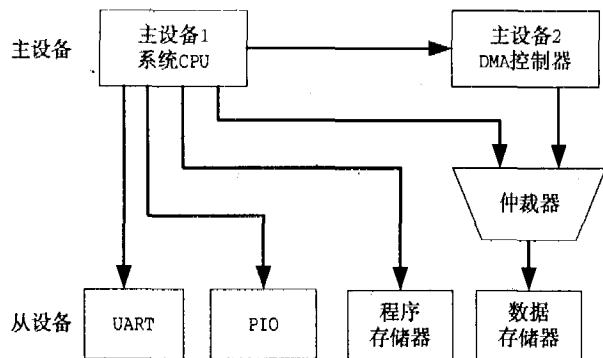


图4 Avalon 总线开关结构

### 3.2 Avalon 在 SOPC 设计中的应用

在 FPGA 系列器件上基于 Nios 或者 Nios II 进行 SOPC 设计时, Avalon 总线规范由系统生成工具 SOPC Builder 自动生成。Avalon 总线模块作为系统模块的主干,使系统外设间实现通信,很少作为分离单元使用。系统要与片外存储器通信时,必须在 Avalon 总线和连接外部存储器的总线之间加入 Avalon 三态桥,图5给出了一个 Avalon 总线模块框图的实例<sup>[4]</sup>。此时,需要选择总线输入信号是否需要寄存器寄存。寄存器会提高片外时钟寄存逻辑的最大频率,同时也增加延迟。

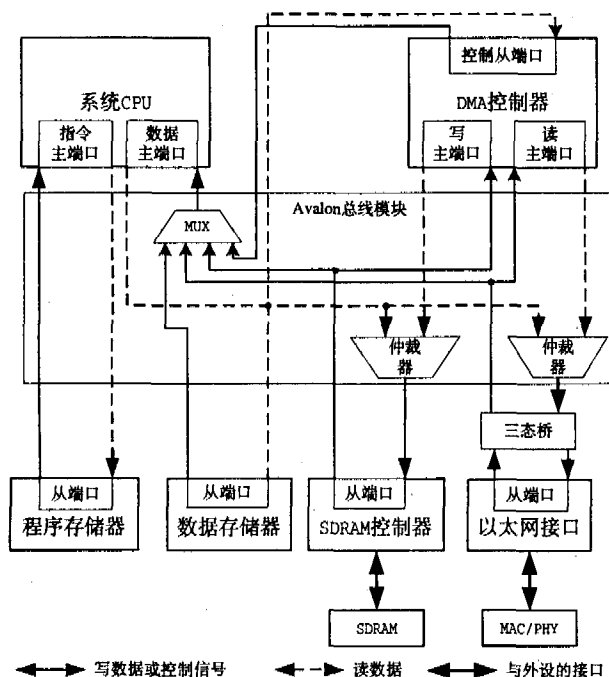


图5 Avalon 总线模块框图实例

### 4 两种片上总线比较

对两种总线的主要特性进行比较,结果如表1所示。

表1 AMBA 与 Avalon 的比较

	AMBA	Avalon
相同点	主设备控制器	多个
	数据传输方式	字节、半字和字
	数据对齐方式	大端对齐/小端对齐
	地址空间	32 位
不同点	互连方式	共享总线
	数据总线宽度	32~128 位
	事务传输方式	猝发、分裂、流水
	仲裁机制	系统定义
	独立性	与硬件技术、IP 核类型及综合工具无关
	处理器核	ARM 系列硬核
		Nios 或 Nios II 系列软核

AMBA 和 Avalon 的不同点,决定了其应用范围的不同。AMBA 总线规范拥有众多第三方支持,已成为广泛支持的现有互连标准之一,主要用于基于 ARM 处理器核的 SoC 设计中。Avalon 则主要用于在 Altera 系列 FPGA 上实现 SOPC,其配置的简单性、可由 EDA 工具快速生成等优点,再加上受 Altera 极力推荐,其影响范围也不可忽视,Nios II 处理器的高性能也进一步扩充了 Avalon 总线的应用范围。AMBA 和 Avalon 这两种总线都具有支持多主设备控制器、支持多种传输方式等特点,从而能满足片上总线的要求。

### 5 结束语

系统中片上总线的选择需要考虑总线的性能、应用范围、可用 IP 核资源等,总线的具体应用形式也各有其特性。文中将片上总线与传统总线进行比较,介绍了并发多主设备总线体系;同时通过对 AMBA 和 Avalon 两种片上总线的详细分析、比较,针对它们的不同特性及具体应用形式阐述了各自的应用范围,从而方便设计师对这两种片上总线的充分理解,为 SOPC 及其他 SoC 设计中的片上总线选择和应用提供了参考。除了 AMBA 和 Avalon 之外,SoC 设计中还可以选用 IBM 的 CoreConnect、Silicore 的 Wishbone 等总线,它们也各有其特点和适用领域<sup>[5]</sup>。

### 参考文献:

- [1] 彭澄廉.挑战 SOC—基于 NIOS 的 SOPC 设计与实践[M].北京:清华大学出版社,2004.
- [2] Altera. Simultaneous Multi-Mastering with the Avalon Bus [DB/OL]. <http://www.altera.com>,2002.
- [3] Altera. Excalibur Solution Multi-Master Reference Design [DB/OL]. <http://www.altera.com>,2002.
- [4] Altera. Avalon Bus Specification [DB/OL]. <http://www.altera.com>,2003.
- [5] 李瑞,张春元,罗莉.三种常用 SoC 片上总线的分析与比较[J].单片机与嵌入式系统应用,2004(2):3-8.